

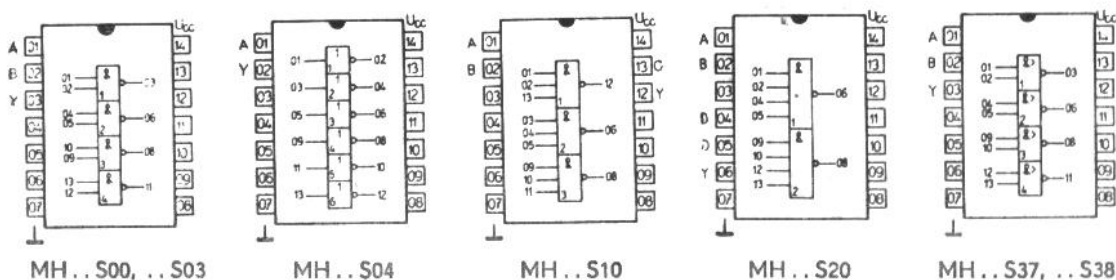
Typ	Označení	Log. funkce	Pouzdro
MH74S00 MH84S00 MH54S00	Čtveřice dvouvstupových pozitivních logických členů NAND	$Y = \overline{AB}$	IO 13
MH74S03 MH84S03 MH54S03	Čtveřice dvouvstupových pozitivních logických členů NAND s otevřeným kolektorovým výstupem	$Y = \overline{AB}$	IO 13
MH74S04 MH84S04 MH54S04	Šestice invertorů	$Y = \overline{A}$	IO 13
MH74S10 MH84S10 MH54S10	Trojice třívstupových pozitivních logických členů NAND	$Y = \overline{ABC}$	IO 13
MH74S20 MH84S20 MH54S20	Dvojice čtyřvstupových pozitivních logických členů NAND	$Y = \overline{ABCD}$	IO 13
MH74S37 MH84S37 MH54S37	Čtveřice dvouvstupových pozitivních výkonových logických členů NAND	$Y = \overline{AB}$	IO 13
MH74S38 MH84S38 MH54S38	Čtveřice dvouvstupových pozitivních výkonových logických členů NAND s otevřeným kolektorovým výstupem	$Y = \overline{AB}$	IO 13
MH74S40 MH84S40 MH54S40	Dvojice čtyřvstupových pozitivních výkonových logických členů NAND	$Y = \overline{ABCD}$	IO 13
MH74S51 MH84S51 MH54S51	Dvojice pozitivních logických členů AND-OR-INVERT	$Y = \overline{AB + CD}$	IO 13
MH74S64 MH84S64 MH54S64	Pozitivní 4-2-3-2 vstupový logický člen AND-OR-INVERT	$Y = \overline{ABCD + EF + GHI + JK}$	IO 13
MH74S74 MH84S74 MH54S74	Dvojitý bistabilní klopný obvod D		IO 13
MH74S112 MH84S112	Dvojice synchronních klopných obvodů J-K, vybavených asynchronními vstupy NASTAVENÍ a NULOVANÍ		IO 14

Pro zlepšení dynamických vlastností jsou u všech obvodů řady MH74S, MH84S, MH54S použity Schottkyho desaturací diody. Pro zvýšení spolehlivosti jsou vstupy opatřeny záchytnými diodami.

ZÁKLADNÍ TECHNICKÉ ÚDAJE	ŘADA	MH74S	MH84S	MH54S	
MEZNI HODNOTY					
Napětí zdroje	$U_{CC}$	max. +7	+7	+7	V
Napětí vstupu min. – max.	$U_I$	min. – max. -0,5 ... +5,5	-0,5 ... +5,5	-0,5 ... +5,5	V
Výstupní napětí <sup>1)</sup>	$U_{OH}$	max. +7	+7	+7	V
Výstupní proud <sup>1)</sup>	$I_{OL}$	max. +20	+20	+20	mA
Meziemitorové napětí <sup>2)</sup>	$U_{EE}$	max. 5,5	5,5	5,5	V
Rozsah pracovních teplot	$\vartheta_a$	max. 0 ... +70	-25 ... +85	-55 ... +125	°C
Rozsah teplot při skladování	$\vartheta_{stg}$	max. -55 ... +155	-55 ... +155	-55 ... +155	°C

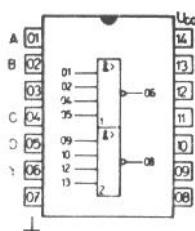
<sup>1)</sup> Platí pro MH...S03, ...S38

<sup>2)</sup> Napětí mezi emitory téhož vstupního tranzistoru (téhož logického členu).

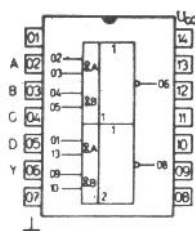


DOPORUČENÉ PRACOVNÍ PODMÍNKY

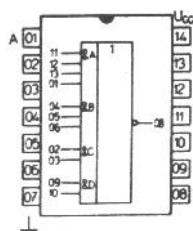
Rada		MH74S ..	MH84S ..	MH54S ..	
Napájecí napětí	$U_{CC}$	4,75 ... 5,25	4,75 ... 5,25	4,5 ... 5,5	V
Vstupní záchytné napětí					
$U_{CC} = 4,75 \text{ V}, U_I = -18 \text{ mA}$	$-U_D$	< 1,2	< 1,2	—	V
$U_{CC} = 4,5 \text{ V}, U_I = -18 \text{ mA}$	$-U_D$	—	—	< 1,2	V
Ztrátový výkon hradel					
MH .. S00, MH .. S10	P		23		mW
MH .. S03	P		21,5		mW
MH .. S04	P		26		mW
MH .. S20	P		21		mW
MH .. S37, MH .. S38	P		41		mW
MH .. S40	P		47		mW
MH .. S51	P		28		mW
MH .. S64	P		53		mW
Ztrátový výkon klopného obvodu					
MH .. S74	P		90		mW
MH .. S112	P		85		mW
Logický zisk		$N_L$		$N_H$	
MH .. S00, .. S10, .. S20		max. 10		max. 20	
MH .. S03		max. 15			
MH .. S40		max. 10		max. 20	
MH .. S74		max. 10		max. 20	
STATICKÉ ÚDAJE:					
Vstupní napětí — úroveň H		$U_{IH}$	> 2,0		V
Vstupní napětí — úroveň L		$U_{IL}$	< 0,8		V
Výstupní napětí — úroveň H		$U_{OH}$	> 2,7		V
MH74S .., MH84S ..		$U_{OH}$	> 2,5		V
MH54S ..					
Výstupní napětí — úroveň L		$U_{OL}$	< 0,5		V
Výstupní proud zkratový		$-I_{OS}$	40 ... 100		mA
MH .. S37, MH .. S40		$-I_{OS}$	50 ... 225		mA



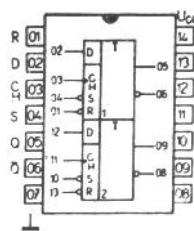
MH .. S40



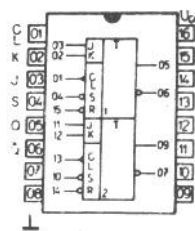
MH .. S51



MH .. S64



MH .. S74



MH .. S112

CHARAKTERISTICKÉ ÚDAJE:

Vstupní napětí — úroveň H

$$U_{CC} = 4,75 \text{ V}$$

Vstupní napětí — úroveň L

$$U_{CC} = 4,75 \text{ V}$$

Výstupní napětí — úroveň H

$$U_{CC} = 4,75 \text{ V}; U_{IH} = 2 \text{ V}, U_{IL} = 0,8 \text{ V}, I_{OH} = -1 \text{ mA}$$

MH74S, MH84S

Výstupní napětí — úroveň L

$$U_{CC} = 4,75 \text{ V}; U_{IH} = 2 \text{ V}, U_{IL} = 0,8 \text{ V}, I_{OL} = 20 \text{ mA}$$

Vstupní proud pro max. vstupní napětí

$$U_{CC} = 5,25 \text{ V}; U_{IH} = 5,5 \text{ V}, U_{IL} = 0 \text{ V}$$

Vstupní proud — úroveň H

$$U_{CC} = 5,25 \text{ V}; U_{IH} = 2,7 \text{ V}, U_{IL} = 0 \text{ V}, U_I = 4,5 \text{ V}$$

vstup J, K  
vstup CL  
vstup R  
vstup S

Vstupní proud — úroveň L

$$U_{CC} = 5,25 \text{ V}; U_{IH} = 4,5 \text{ V}, U_{IL} = 0,5 \text{ V}$$

vstup J, K  
vstup CL  
vstup R  
vstup S

Výstupní proud zkratový

$$U_{CC} = 5,25 \text{ V}; U_{IH} = 4,5 \text{ V}, U_{IL} = 0 \text{ V}$$

Odběr ze zdroje

$$U_{CC} = 5,25 \text{ V}; U_{IH} = 4,5 \text{ V}, U_{IL} = 0 \text{ V}$$

MH74S:  $\theta_a = 0^\circ\text{C}, +25^\circ\text{C}, +70^\circ\text{C}$   
MH84S:  $\theta_a = -25^\circ\text{C}, +25^\circ\text{C}, +85^\circ\text{C}$   
MH54S:  $\theta_a = -55^\circ\text{C}, +25^\circ\text{C}, +125^\circ\text{C}$

$U_{IH}$	> 2,0	V
$U_{IL}$	< 0,8	V
$U_{OH}$	> 2,7	V
$U_{OL}$	< 0,5	V
$I_{IH}$	< 1	mA
$I_{IH}$	< 50	$\mu\text{A}$
$I_{IH}$	< 100	$\mu\text{A}$
$I_{IH}$	< 100	$\mu\text{A}$
$I_{IH}$	< 100	$\mu\text{A}$
$-I_{IL}$	< 1,6	mA
$-I_{IL}$	< 4	mA
$-I_{IL}$	< 7	mA
$-I_{IL}$	< 7	mA
$-I_{OS}$	40 ... 100	mA
$I_{CC}$	< 50	mA
$t_{PLH}$	2 ... 7	ns
$t_{PHL}$	2 ... 7	ns
$t_{PHL}$	2 ... 7	ns
$t_{PLH}$	2 ... 7	ns
$t_{PHL}$	2 ... 7	ns
$f_{max}$	> 80	MHz

DYNAMICKÉ ÚDAJE:

$$U_{CC} = 5 \text{ V}, \theta_a = +25^\circ\text{C}, C_L = 15 \text{ pF}, R_L = 280 \Omega$$

Doba zpoždění průchodu signálu

ze vstupu S nebo R

na výstup Q nebo  $\bar{Q}$

vstup na úrovni H

vstup na úrovni L

ze vstupu CL na výstup Q nebo  $\bar{Q}$

Max. opakovací kmitočty hodinových impulsů

FUNKČNÍ TABULKA • SYNCHRONNÍ REŽIM

VSTUPY 1)				VÝSTUPY 2)	
S	R	J	K	Q	$\bar{Q}$
H	H	L	L	S	$\bar{S}$
H	H	H	L	H	L
H	H	L	H	L	H
H	H	H	H	$\bar{S}$	S

1) Stav na vstupech před příchodem záporného napěťového skoku na vstupu CL

2) Stav na výstupech po skončení záporného napěťového skoku na vstupu CL

S stav výstupu Q po skončení předchozího záporného napěťového skoku na vstupu CL

ASYNCHRONNÍ REŽIM

VSTUPY					VÝSTUPY	
S	R	J	K	CL	Q	$\bar{Q}$
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H*	H*

H vysoká úroveň L nízká úroveň

X může být H nebo L

S stav výstupu Q po skončení předchozího záporného skoku na vstupu CL

\* tento stav trvá pouze v době, kdy oba asynchronní vstupy jsou ve stavu L