

PERIFERNÍ OBVODY MIKROPROCESOROVÉHO SYSTÉMU
MHB8080, 8085, 8086

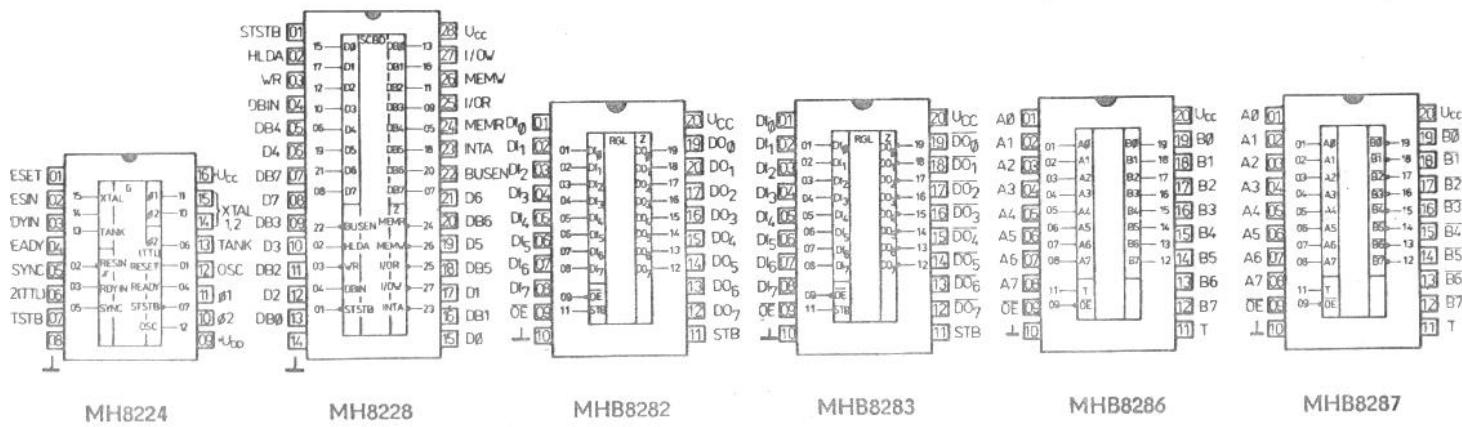
PŘEHLED

Typ	Druh	Pouzdro
MH8224	Hodinový a budicí obvod pro mikroprocesorový obvod MHB8080A. Sdružuje oscilátor řízený vnějším krystalem, děličky 1:9, dva budice s vysokým výstupním napětím a obvody pomocných logických funkcí.	IO—14
MH8228	Rídící obvod systému a budič sběrnice — vyrábí všechny řidicí signály, potřebné pro přímé propojení obvodů mikroprocesorové řady (paměti RAM, ROM a obvodů vstup/výstup) s centrální procesorovou jednotkou (CPU) MHB8080A.	IO—19
MHB8282 MHB8283	Úplné paralelní osmibitové stradače s třistavovými výstupními zesilovači jsou určeny pro stradače, oddělovací zesilovače nebo multiplexery v periferních a vstupních/výstupních funkci mikropočítacích systémů 8086, 8080, 8085 a 8048. Typ MHB8282 neinvertuje, MHB8283 invertuje vstupní data na výstupech.	IO—24 IO—24
MHB8286 MHB8287	Osmibitové vysilače/přijímače sběrnice s třistavovými výstupy jsou určeny pro periferické funkce v mikroprocesorovém systému 8086, 8080, 8085 a 8048. Typ MHB8286 neinvertuje, MHB8287 invertuje vstupní data na výstupech.	IO—24 IO—24
MH8641	Čtyřnásobný budič/přijímač unifikované sběrnice pro použití v systémech pro přenos dat s impedancí 120Ω (UNIBUS).	IO—14

MEZNÍ HODNOTY:

		min.	max.	
Napájecí napětí 1)	MH8641	U_{CC}	—0,5	+7,0
Napájecí napětí 1) jen MH8224		U_{CC}	—	+7,0
Vstupní napětí 1)	MHB8282, MHB8283, MHB8286, MHB8287 MH8641	U_{DD}	—0,5	+13,5
Výstupní proud	MH8224, MH8228	I_o	—	100 mA
Výstupní napětí	MH8641	U_o	—	5,5 V
Rozsah pracovních teplot okolí		ϑ_a	0	+70 °C
Rozsah skladovacích teplot		ϑ_{stg}	—55	+155 °C

1) Napětí se rozumí vzhledem ke společnému bodu — vývodu \perp .



**OBVOD PRO ŘÍZENÍ SYSTÉMU A BUDÍČ SBĚRNICE –
VYRÁBÍ VŠECHNY ŘÍDICÍ SIGNÁLY, POTŘEBNÉ PRO
PŘÍMÉ SPOJENÍ OBVODU VSTUP/VÝSTUP, PAMĚTI
RAM, ROM S OBVODEM CPU MIKROPROCESOROVÉHO
SYSTÉMU 8080.**

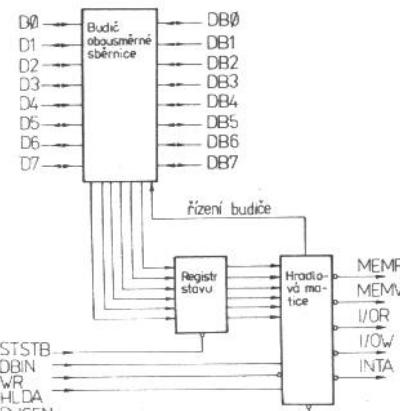
MEZNÍ HODNOTY:

U_{CC}	min.-max.	$-0,5 \dots +7$	V
U_I	min.-max.	$-1,5 \dots +7$	V
I_O	max.	100	mA
ϑ_a	min.-max.	$0 \dots +70$	°C
ϑ_{sig}	min.-max.	$-55 \dots +155$	°C

CHARAKTERISTICKÉ ÚDAJE: $\vartheta_a = 0^\circ\text{C} \dots +70^\circ\text{C}$

POUZDRO IO-19

Vstupní napětí — úroveň H $U_{CC} = 5 \text{ V}$	U_{IH}	$\geq 2,0$	V
Vstupní napětí — úroveň L $U_{CC} = 5 \text{ V}$	U_{IL}	$\leq 0,8$	V
Výstupní napětí — úroveň H $U_{CC} = 4,75 \text{ V}, U_{IH} = 2,0 \text{ V}, U_{IL} = 0,8 \text{ V}$	U_{OH}	$\geq 3,6$	V
$I_{OH} = 10 \mu\text{A}$, výstupy D ₀ ... D ₇ $I_{OH} = -1 \text{ mA}$, ostatní výstupy	U_{OL}	$\geq 2,4$	V
Výstupní napětí — úroveň L $U_{CC} = 4,75 \text{ V}, U_{IH} = 2,0 \text{ V}, U_{IL} = 0,8 \text{ V}$	U_{OL}	$\leq 0,45$	V
$I_{OL} = 2 \text{ mA}$, výstupy D ₀ ... D ₇ $I_{OL} = 10 \text{ mA}$, ostatní výstupy	U_{OL}	$\leq 0,45$	V
Vstupní proud — úroveň H $U_{CC} = 5,25 \text{ V}, U_{IH} = 5,25 \text{ V}$	I_{IH}	≤ 100	μA
vstup STSTB	I_{IH}	≤ 20	μA
vstup DB ₀ ... DB ₇	I_{IH}	≤ 100	μA
ostatní výstupy	I_{IH}	≤ 100	μA
Vstupní proud — úroveň L $U_{CC} = 5,25 \text{ V}, U_{IL} = 0,45 \text{ V}$	I_{IL}	≤ 500	μA
vstup STSTB	I_{IL}	≤ 750	μA
vstup D ₂ , D ₆	I_{IL}	≤ 250	μA
vstup D ₀ , D ₁ , D ₄ , D ₅ , D ₇	I_{IL}	≤ 250	μA
ostatní výstupy	I_{IL}	≤ 250	μA
Výstupní proud zkratový $U_{CC} = 5,0 \text{ V}, U_{IH} = 2,0 \text{ V}, U_{IL} = 0,8 \text{ V}$	$-I_{OS}$	$15 \dots 90$	mA
všechny výstupy	$-I_{OS}$	$15 \dots 90$	mA
Odběr ze zdroje $U_{CC} = 5,25 \text{ V}$	I_{CC}	≤ 190	mA
Výstupní svodový proud pro řídící výstup třetího stavu	I_O	≤ 100	μA
$U_{CC} = 5,25 \text{ V}, U_O = 5,25 \text{ V}$	$-I_O$	≤ 100	μA
$U_{CC} = 5,25 \text{ V}, U_O = 0,45 \text{ V}$			
Proud výstupu INTA $U_{CC} = 5,0 \text{ V}, U_O = 12 \text{ V}, R = 1 \text{ k}\Omega$	I_{INTA}	≤ 5	mA
Záhytné napětí $U_{CC} = 4,75 \text{ V}, I_I = -5 \text{ mA}$	$-U_D$	≤ 1	V
DYNAMICKÉ HODNOTY: $U_{CC} = 5 \text{ V}, \vartheta_a = +25^\circ\text{C}$			
Sírka impulu na vstupu STSTB	t_{PW}	≥ 22	ns
Doba předstihu na vstupech D ₀ ... D ₇ vůči STSTB	t_{SS}	≥ 8	ns
Doba přesahu na vstupech D ₀ ... D ₇ vůči STSTB	t_{SH}	≥ 5	ns
Doba zpoždění od STSTB na každý řídící signál	t_{DC}	$20 \dots 60$	ns
od DBIN na řídící výstupy	t_{TR}	≤ 30	ns
od DBIN na sběrnici 8080	t_{RE}	≤ 45	ns
od systémové sběrnice 8080 pro čtení	t_{RD}	≤ 30	ns
od WR na řídící výstupy	t_{WR}	$5 \dots 45$	ns
od STSTB na uvoln. sběrnice systému	t_{VE}	≤ 30	ns
od sběrnice 8080 na systém. sběrnici	t_{WD}	$5 \dots 40$	ns
od BUSEN na systémovou sběrnici	t_E	≤ 30	ns
od HLDA na řídící výstupy	t_{HD}	≤ 25	ns
Doba předstihu na systémové sběrnici vůči HLDA	t_{DS}	≥ 10	ns
Doba přesahu na systémové sběrnici vůči HLDA	t_{DH}	≤ 20	ns
Vstupní kapacita	C_I	≤ 12	pF
Výstupní kapacita řídících výstupů	C_O	≤ 15	pF
Kapacita vstup/výstup D, DB	$C_{I/O}$	≤ 15	pF



$D_0 \dots D_7$	datová sběrnice (ze strany CPU 8080)
$D_{B0} \dots D_{B7}$	datová sběrnice (ze strany systému)
I/O R	čtení vstup / výstup
I/O W	zápis vstup / výstup
MEMR	čtení paměti
MEMW	zápis do paměti
DBIN	signál od CPU 8080
INTA	potvrzení požadavku na přerušení
HLDA	signál od CPU 8080
WR	signál od CPU 8080
BUSEN	vstup vybavení sběrnice
STSTB	vstup stavového signálu z MH8224

Přehled stavových slov

N	1	2	3	4	5	6	7	8	9	10
D0	L	L	L	L	L	L	H	L	H	
D1	H	H	L	H	H	H	L	H	H	
D2	L	L	H	H	L	L	L	L	L	
D3	L	L	L	L	L	L	L	H	H	
D4	L	L	L	L	L	L	H	L	L	
D5	H	L	L	L	L	L	H	L	H	
D6	L	L	L	L	H	L	L	L	L	
D7	H	L	H	L	L	L	L	H	L	

- 1 — vyvolání instrukce
- 2 — čtení z paměti
- 3 — zápis do paměti
- 4 — čtení ze sklípku
- 5 — zápis do sklípku
- 6 — čtení ze vstupního zařízení
- 7 — zápis do výstupního zařízení
- 8 — potvrzení přerušení
- 9 — potvrzení HALT
- 10 — potvrzení přerušení během HALT

