

MHB 2114 STATICKÁ MNOS PAMĚТЬ 1024×4 BITY**MHB 2114/3**

ВОСЕМЬ НЕИНВЕРТУЮЩИХ ДРАЙВЕРОВ ШИНЫ • EIGHT NON-INVERT TRI-STATE BUS DRIVERS • ACHT NICHT INWERTIE-
RENTRI-STATE BUS TREIBER

Statická paměť RAM s kapacitou 4096 bit.

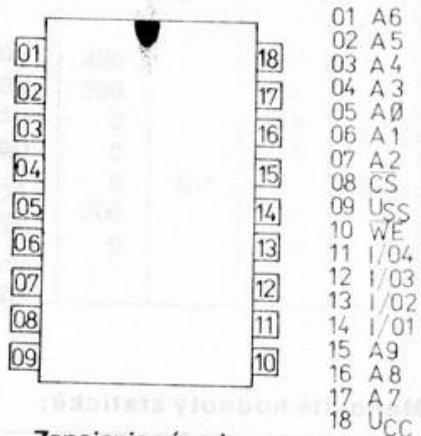
Puzdro: DIL 18

Organizácia pamäti: 1024 slov po 4 bitoch

Technológia výroby: NMOS s polykryštalickým hradlom

Stupeň integrácie: I05

Hmotnosť: 1,6 g

**Zapojenie vývodov****Pamäť sa vyznačuje:**

- priamo zlučiteľná s obvodmi TTL
- funkcia obvodu je plne statická
- organizácia pamäťovej matice v 64 riadkoch po 16 buniek a je adresovaná zo samostatných dekóderov stĺpca a riadkov

Popis funkcie

MHB 2114 je 4096bitová statická paměť RAM s organizáciou 1024 slov po 4 bitoch. Je vyrábaná technológiou NMOS s polykryštalickým hradlom. Funkcia obvodu je plne statická. Je plne kompatibilný s obvodmi TTL z hladiska vstupov, výstupov i napájacieho napätia.

Pamäťová matica je organizovaná v 64 riadkoch po 16 buniek a je adresovaná zo samostatných dekóderov stĺpca a riadkov.

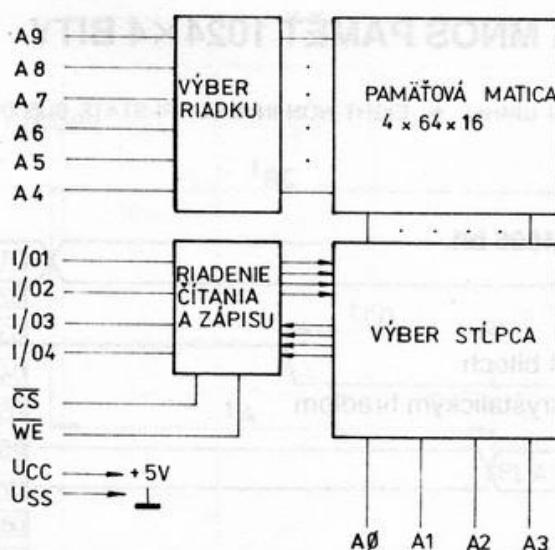
Stĺpcový dekóder obsahuje súčasne stĺpcové zosilňovače pre zápis a čítanie. Vstupy a výstupy údajov I/01 – I/04 sú spoločné, čo umožňuje jednoduché pripojenie na obojsmernú údajovú zbernicu. Výstupné údaje neinvertujú údaje zapísané do pamäťovej matice. Funkcia obvodu je riadená stavom vstupu pre výber obvodu CS a uvoľnenia zápisu WE. K zápisu informácie do práve naadresovanej bunky dochádza pri prekrytí signálov CS = L a WE = L k čítaniu obsahu naadresovanej bunky pri CS = 1 a WE = H. Pri naadresovaní nezávisle od stavu CS a WE daná pamäťová binka je sprístupnená cez stĺpcové obvody. Signály CS a WE ovládajú výstupné zosilňovače, resp. prenos údajov zo vstupu do stĺpcových zosilňovačov. Aby sa zabránilo nežiadúcemu zápisu, je potrebné, aby signál WE počas zmeny adresy bol na úrovni H.

Za účelom zabezpečenia prevádzkových parametrov v celom rozsahu pracovných teplôt obvod obsahuje interný blok generátora predpäťia substrátu pracujúceho na princípe nábojovej pumpy (CHARGE PUMP). Ten to spôsobí, že obvod je pripravený k prevádzke až po uplynutí doby (cca 500 µs) po pripojení napájacieho napätia U_{CC}.

Typ MHB 2114/3 sa od typu MHB 2114 líši dynamickými parametrami.

Medzné hodnoty:

Napätie jednotlivých privodov oproti U _{SS}	-0,5 až +7 V
Stratový výkon	max. 1 W
Rozsah pracovných teplôt	0 až +70 °C

Bloková schéma**Menovité hodnoty statické:**

$$U_{CC} = 4,75 \div 5,25 \text{ V}; \quad \vartheta_a = 0 \div +70^\circ\text{C}$$

Parameter	Ozn.	Jedn.	Hodnota		Poznámka
			min.	max.	
Odber zo zdroja U_{CC}	I_{CC}	mA		100	$U_i = 5,25 \text{ V}; I_{i0} = 0$
Zvodový prúd vstupov	I_i	μA		10	$U_i = 0 \text{ až } 5,25 \text{ V}$
Zvodový prúd prívodov I/O	I_{iO}	μA		10	absolútne hodnota $U_{CS} = -2,4 \text{ V}; U_{iO} = 0,4 \text{ až } U_{CC}$
Vstupná úroveň L	U_{IL}	V	-0,5	0,8	
Vstupná úroveň H	U_{IH}	V	2,0	U_{CC}	
Výstupná úroveň L	U_{OL}	V		0,4	$I_{OL} = 2,1 \text{ mA}$
Výstupná úroveň H	U_{OH}	V	2,4		$I_{OH} = -1,0 \text{ mA}$

Hodnoty kapacít:

$$\vartheta_a = 25^\circ\text{C}, f = 1 \text{ MHz}$$

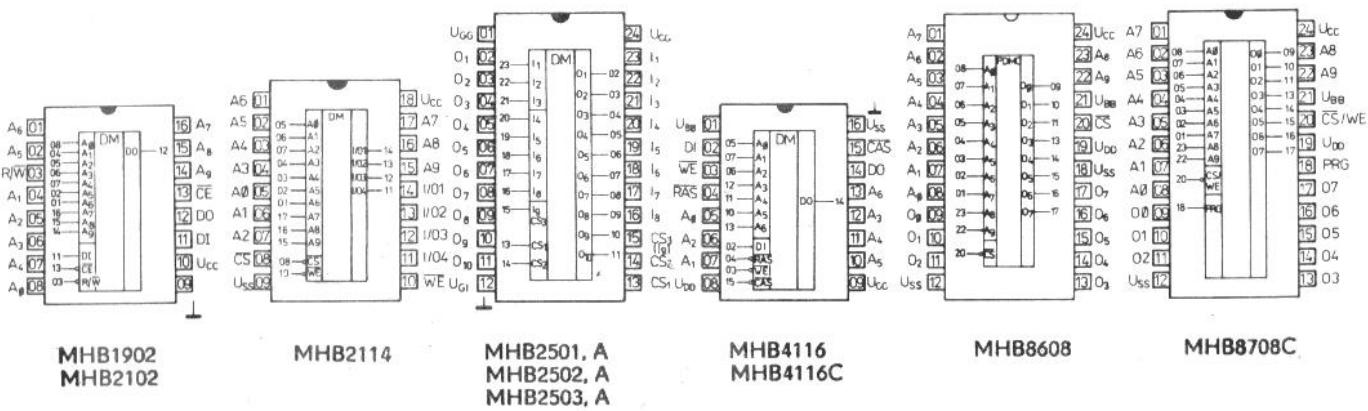
Parameter	Ozn.	Jedn.	Hodnota	Poznámka
Kapacita vstupov	C_i	pF	max. 5	$U_i = 0$
Kapacita prívodov I/O	C_{iO}	pF	max. 5	$U_{iO} = 0$

Menovité hodnoty dynamické:

$$U_{CC} = 4,75 \text{ až } 5,25 \text{ V}; \quad \vartheta_a = 0 \div +70^\circ\text{C}$$

Parameter	Ozn.	Jedn.	Hodnota			
			MHB 2114		MHB 2114/3	
			min.	max.	min.	max.
Režim čítania						
Doba cyklu	t_{RC}		450		350	
Doba výberu	t_A			450		350
Oneskorenie výstupu dat od vstupu CS	t_{CO}	ns	120		110	
Oneskorenie aktívneho stavu výstupu dat od vstupu CS	t_{CX}		20		20	
Trvanie aktívneho stavu výstupu od ukončenia CS	t_{OTD}		0	100	-	80
Presah výstupu dat od ukončenia adresy	t_{OHA}		50		50	

T y p	D r u h	Pouzdro
MHB1902	Statická paměť CMOS RAM 1024×1 bit, organizace paměťové matice 64×16 buňek, vstup a výstup dat je oddělen, výstup tristavový hradlovaný signálem CE. Provoz pro uchování informace vyžaduje napájecí napětí min. 2,5 V. Typ MHB1902C je v keramickém pouzdru.	IO—18
MHB1902C		IO—18/C
MHB2102	Statická paměť NMOS RAM 1024×1 bit, organizace paměťové matice 32×32 , vstup a výstup dat je oddělen, výstup tristavový aktivovaný signálem CE.	IO—14A
MHB2102/2		
MHB2114	Statická paměť NMOS RAM 1024×4 bytů s polykrystalickým hradlem, organizace paměťové matice 64×16 , vstup a výstup dat je společný, výstup tristavový. Systém obsahuje vnitřní blok generátoru předpěti substrátu, pracujícího na principu nábojové pumpy (Charge Pump), který je připraven k provozu asi $500 \mu\text{s}$ po připojení napájecího napětí U_{CC} .	IO—18/1
MHB2500 řada	Statické pevné paměti ROM 2560 bitů, vyrobené technologií MNOS na křemikové podložce typu N s tranzistory s kanálem P; mohou pracovat s organizační 256 slov po 10 bitech nebo 512 slov po 5 bitech. Výstupy tristavové, hradlované signálem CS. Organizace, obsah paměti a nastavení signálů CS se vkládají během výroby přepojovací maskou.	IO—15/1
MHB2501	Generátor alfanumerických znaků v latinské abecedě; kód znaků ASCII odpovídá ČSN 36 8802, RVHP RS 2175-69. Organizace paměti 512×5 , matice znaku 5×7 .	
MHB2501A		
MHB2502	Generátor alfanumerických znaků v ruské abecedě; kód znaků odpovídá normě RVHP RS 2175-69. Organizace paměti 512×5 , matice znaku 5×8 .	
MHB2502A		
MHB2503	Převodník sedmibitového kódu ISO/7 na dálnopisný kód CCIT2 nebo CCIT2 na ISO/7. Organizace 256×10 .	
MHB4116	Dynamická paměť NMOS RAM $16\,384 \times 1$ bit s paměťovou maticí rozdělenou na dvě symetrické části po 64 řádcích a 128 sloupcích. Paměťová buňka jednotranzistorová s paměťovou kapacitou. Paměť vyžaduje obnovení informace vždy po 2 ms činnosti a to 128 cykly čtení nebo prázdnými cykly. Výstup tristavový.	IO—14A
MHB4116C		IO—18/C
MHB8608	Statická paměť NMOS PROM 1024×8 bitů naprogramovaná výrobcem. Vstupy a výstupy jsou plně slučitelné s obvody TTL. Výstupy tristavové, aktivují se signálem pro výběr obvodu CS.	IO—15/1
MHB8708C	Programovatelná paměť NMOS EPROM 1024×8 bitů s možností mazání obsahu paměti ultrafialovým světlem s vlnovou délkou max. $0,4 \mu\text{m}$. Dávka energie pro mazání min. 15 Wcm^{-2} při zdroji záření $0,2537 \mu\text{m}$. Při provozu čtení je funkce obvodu plně statická. Vstupy a výstupy slučitelné s obvody TTL. Výstupy tristavové, aktivují se signálem CS.	IO—15/2



UNIPOLÁRNÍ INTEGROVANÉ OBVODY NMOS STATICKÁ PAMĚŤ RAM 4096 BITŮ

MHB2114

Organizuje paměti: 1024×4 bity

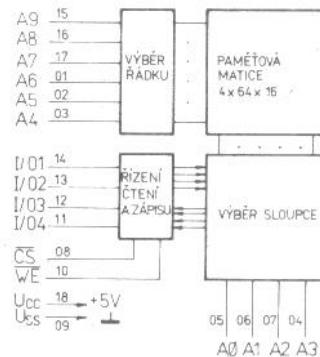
Paměťová matice: 64×16

Funkce obvodu je řízena stavem vstupu \overline{CS} pro výběr obvodu a \overline{WE} pro uvolnění zápisu

Vstupy a výstupy dat I/O jsou společné, což dovoluje připojení na obousměrnou sběrnici dat

Zápis informace do adresované buňky je při úrovni signálu na vstupu $\overline{CS} = L$, $\overline{WE} = L$, čtení obsahu při $\overline{CS} = L$, $\overline{WE} = H$

Funkce obvodu plně statická.



Funkční blokové zapojení

MEZNÍ HODNOTY:

	min.	max.	
U_1)	-0,5	+7,0	V
P_{tot}	0	1	W
θ_a	+70		°C

) Napětí jednotlivých vývodů proti substrátu.

CHARAKTERISTICKÉ ÚDAJE:

Základní hodnoty statické: $U_{CC} = 5,0 \text{ V} \pm 0,25 \text{ V}$, $\theta_a = 0 \dots +70 \text{ }^{\circ}\text{C}$

min.-max.

Odběr ze zdroje $U_I = 5,25 \text{ V}$, $I_{II/O} = 0$	I_{CC}	≤ 100	mA
Svodový proud vstupů $U_I = 0 \dots 5,25 \text{ V}$	I_{LU}	≤ 10	μA
Svodový proud vstupů/výstupů I/O absolutní hodnota $U_{CS} = 2,4 \text{ V}$, $U_{I/O} = 0,4 \text{ V} \dots U_{CC}$	I_{LO}	≤ 10	μA
Vstupní napětí — úroveň L	U_{IL}	$-0,5 \dots +0,8$	V
Vstupní napětí — úroveň H	U_{IH}	$2,0 \dots U_{CC}$	V
Výstupní napětí — úroveň L $I_{OL} = 2,1 \text{ mA}$	U_{OL}	$\leq 0,4$	V
Výstupní napětí — úroveň H $I_{OH} = -1,0 \text{ mA}$	U_{OH}	$\geq 2,4$	V

Kapacity:

Vstupní kapacita $U_I = 0 \text{ V}$	C_I	≤ 5	pF
Kapacita vstupů/výstupů I/O $U_{I/O} = 0 \text{ V}$	$C_{I/O}$	≤ 5	pF

DYNAMICKÉ HODNOTY:

PROVOZ ČTENÍ: 1)

t_{RC}	≥ 450	ns
t_A	≤ 450	ns
t_{CO}	≤ 120	ns
t_{CX}	≥ 20	ns
t_{TOD}	$0 \dots 100$	ns
t_{TOH}	≥ 50	ns

1) Zátěž jedno hradlo TTL, $C_L = 100 \text{ pF}$.

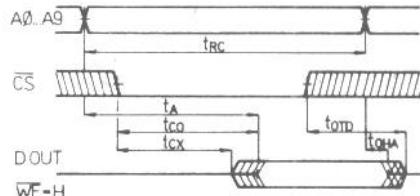
2) Od poslední sestupné hrany \overline{CS} nebo \overline{WE} po náběžnou hranci $\overline{WE}/\overline{CS}$.

3) $U_{IL} = 0,8 \text{ V}$, $U_{IH} = 2,4 \text{ V}$, trvání čela a týlu 10 ns, rozdělovací úroveň vstupů a výstupů 1,5 V.

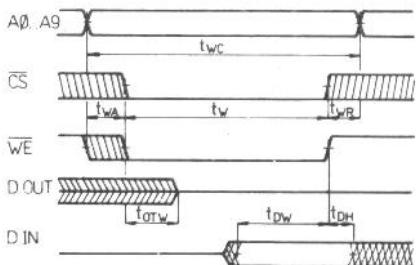
PROVOZ ZÁPIS:

t_{WC}	≥ 450	ns
$t_{W}^2)$	≥ 200	ns
t_{WA}	≥ 0	ns
t_{WR}	≥ 0	ns
$t_{TW}^1)$	$0 \dots 100$	ns
t_{DW}	≥ 200	ns
t_{DH}	≥ 0	ns

PROVOZ ČTENÍ



PROVOZ ZÁPIS



Impulsní diagram