

# MHB 4116 DYNAMICKÁ NMOS PAMĚŤ 16384×1 BIT

## MHB 4116C

ДИНАМИЧЕСКАЯ ПАМЯТЬ С ПРОИЗВОЛЬНЫМ ГОСТУПОМ 16К×1 • DYNAMIC RAM 16К×1 • DYNAMISCHER RAM SPEICHER 16К×1

Dynamická pamäť RAM s kapacitou 16384 BIT.

Organizácia pamäti: 16384×1 bit

Technológia výroby: NMOS s dvojitou vrstvou polykryštalického kremíku.

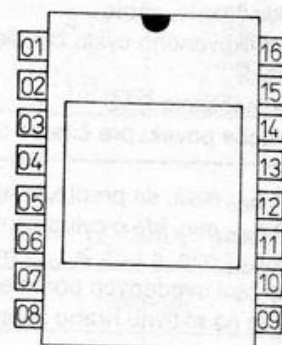
Stupeň integrácie: IO5

Puzdro: DIL 16

Hmotnosť: max. 1,4 g

Pamäť sa vyznačuje:

- pracuje so štyrmi napájacími napätiami  $U_{CC} = +5\text{ V}$ ;  $U_{SS} = 0$ ;  $U_{BB} = -5\text{ V}$ ;  $U_{DD} = +12\text{ V}$
- zlučiteľná s obvody TTL.



Zapojenie vývodov

$A_0 + A_6$	Vstupy adres
$\overline{RAS}$	Strobovanie adresy riadkov
$\overline{CAS}$	Strobovanie adresy stĺpcov
DI	Vstup údajov
DO	Výstup údajov
$\overline{WE}$	Zápis údajov do pamäti
$U_{SS}$	Zem (spoločný bod napáj. zdrojov)
$U_{DD}$	Hlavné napájací napätie (+12 V)
$U_{BB}$	Prepätie substrátu (-5 V)
$U_{CC}$	Napájanie výstupu údajov (+5 V)

### Popis funkcie

Pamäťová bunka je jednotranzistorová s pamäťovou kapacitou. Pamäťová matica je rozdelená na dve symetrické časti po 64 riadkov a 128 stĺpcov. Čítacie stĺpcové zosilňovače sú tiež symetrické a pracujú do samostatnej zbernice vstup-výstup pre obidve časti pamäťovej matice.

Pre naadresovanie jednej z pamäťových buniek je potrebné 14 adresných bitov. Aby bolo možné zapuzdriť túto pamäť do puzdra so 16 prívodmi, použilo sa multiplexovanie siedmich adresných vstupov ( $A_0 + A_6$ ) pomocou hodinových signálov  $\overline{RAS}$ ,  $\overline{CAS}$ . Signál  $\overline{RAS}$  pri prechode do aktívneho stavu (z úrovne H do úrovne L) zapíše stav adresných vstupov do registra adresy riadkov, signál  $\overline{CAS}$  pri prechode do aktívneho stavu prepíše stav adresných vstupov do registra adresy stĺpcov. Dekódovaním stavu registra adresy riadkov sa nastaví daný riadok pamäťovej matice a dekodovaním stavu registra adresy stĺpcov sa riadi príslušný stĺpcový zosilňovač. Signály  $\overline{RAS}$ ,  $\overline{CAS}$ , uvoľnenie a sekvencia impulzov sú riadené tiež hodinovými impulzami generovanými vo vnútri obvodu. Pre správne prenesenie úplnej adresy do obvodu treba dodržať doby predstihu a prídržné doby adresných vstupov vzhľadom k zostupným hranám signálov  $\overline{RAS}$ ,  $\overline{CAS}$  a časovanie samotných signálov  $\overline{RAS}$ ,  $\overline{CAS}$ .

Vstup a výstup dát (DI, DO) sú oddelené. Režim čítania a zápisu je riadený signálom  $\overline{WE}$ . Informácia je zapísaná do naadresovanej bunky kombináciou signálov  $\overline{WE}$ ,  $\overline{CAS}$  počas aktívnej doby signálu  $\overline{RAS}$ . V cykle zápisu ( $\overline{WE}$  je aktívny) výstup dát je neaktívny. Výstup dát, ktorý neinvertuje dáta zapísané do danej pamäťovej bunky, je aktívny v cykle čítania, keď  $\overline{WE}$  je na úrovni H, počas aktívnej doby signálu  $\overline{CAS}$ .

Popísaná vlastnosť obvodu sa využíva na aktivovanie obvodu pri vytváraní pamäťového systému: Výber pamäťovej bunky daného obvodu sa uskutoční len v prípade, ak sú dekodované oba signály  $\overline{RAS}$ ,  $\overline{CAS}$ .

Činnosť pamäti možno urýchliť v niektorých aplikáciách pomocou režimu stránkovania (PAGE MODE): V prípade, že za sebou majú byť aktivované pamäťové bunky nachádzajúce sa v tom istom riadku pamäťovej matice, nie je potrebné v každom cykle zvlášť naadresovať riadok pomocou signálu  $\overline{RAS}$ .

V stránkovom móde po naadresovaní daného riadku signálom  $\overline{RAS}$  naadresuje prvá bunka signálom  $\overline{CAS}$ , uskutoční sa ďalšie adresovanie signálom  $\overline{CAS}$  atď.

Pre správnu funkciu dynamických pamätí je potrebné pravidelné obnovenie informácie v pamäťových bunkách (REFRESH). K obnoveniu informácie dochádza naraz vo všetkých bunkách naadresovaného riadku počas cyklu zápisu, alebo čítania. Pričom je potrebné, aby k procesu obnovenia informácie došlo v každom riadku minimálne raz za dobu  $t_{REF}$ .

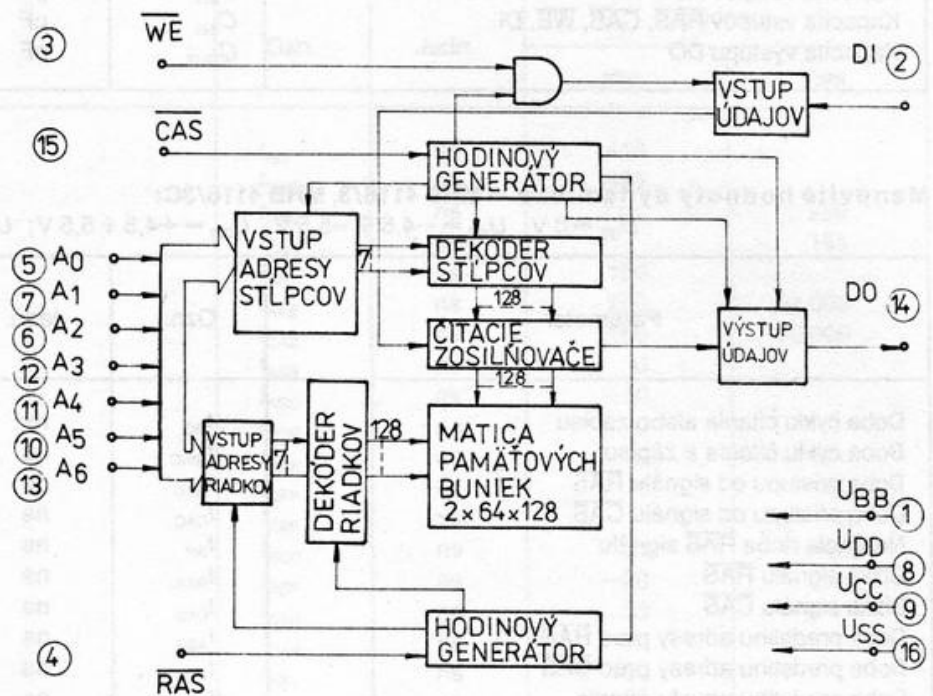
V prípade, že pamäť nie je funkčne činná a je potrebné uchovať informáciu zapísanú do pamätej matice, možno výhodne použiť režim obnovenia informácie signálom  $\overline{RAS}$  (RAS ONLY REFRESH MODE), pri ktorom ide o postupné naadresovanie všetkých 128 riadkov signálom  $\overline{RAS}$  pričom signál  $\overline{CAS}$  je neaktívny. Tento režim je zvlášť výhodný z hľadiska príkonu.

Obvod MHB 4116 je pamäťový obvod navrhnutý premyslenou architektúrou a vyrobený moderným technologickým postupom. Je určený hlavne pre aplikácie vo väčších pamäťových systémoch, ale hlavne v poslednom čase je využívaný aj v mikropočítačových aplikáciách. Typy MHB 4116/3 a MHB 4116/4 sa líšia od prevedenia MHB 4116 dynamickými vlastnosťami.

Z aplikačných pravidiel najdôležitejšie je dodržanie poradia zapínania a vypínania napájacích zdrojov. Zásadou je, že zdroj  $U_{BB}$  musí nabiehať prvý a vypínať posledný. Dynamická pamäť odoberá z napájacích zdrojov počas pracovného cyklu prúdy s rôznymi amplitúdami, s rýchlymi zmenami a relatívne vysokými prechodovými špičkami. Veľmi dôležité je usporiadanie prívodov napájacích napätí na plošnom spoji a rozmiestnenie blokovacích kondenzátorov. Budiče hodinových a adresných signálov musia byť umiestnené čo najbližšie k pamäťovému systému a musia byť k nemu pripojené čo najkratšími prívodmi. Na obmedzenie parazitných zákmitov pri prepínaní signálov sa doporučuje používať pre adresné a hodinové vstupy sériové odpory, alebo ochranné diódy.

Poznámka: Pri prepojení napájacích napätí je cca 8 pracovných cyklov potrebných pre nastavenie vnútornej logiky obvodu do funkčného stavu. To znamená, že počas týchto cyklov logická funkcia obvodu sa nezačína.

**Bloková schéma**



**Medzné hodnoty:**

Napätie všetkých prívodov voči $U_{BB}$	-0,3 až +20 V <sup>1)</sup>
Rozsah pracovných teplôt	0 až +70 °C

1) DO je v neaktívnom stave.

## Menovité hodnoty statické:

$$U_{SS} = 0 \text{ V}; U_{BB} = -4,5 \div -5,5 \text{ V}; U_{CC} = +4,5 \div 5,5 \text{ V}; U_{DD} = +10,8 \div +13,2 \text{ V}; \vartheta_a = 0 \div +70 \text{ }^\circ\text{C}$$

Parameter	Ozn.	Jedn.	Hodnota		Poznámka
			min.	max.	
Stredná hodnota napájacieho prúdu $I_{DD}$	$I_{DD1}$	mA		35	$t_{RC} = 510 \text{ ns}$
Napájací prúd v statickom (nefunkčnom) režime	$I_{DD2}$	mA		1,5	$U_{RAS} = U_{IH2}$
Prúd zo zdroja $U_{CC}$	$I_{CC}$	$\mu\text{A}$	-10	10	DO neaktívny
Prúd zo zdroja $U_{BB}$	$I_{BB}$	$\mu\text{A}$		200	$t_{RC} = 510 \text{ ns}$
Zvodový prúd vstupov	$I_{IN}$	$\mu\text{A}$	-10	10	$U_{IN} = 0 \text{ až } +7 \text{ V}$
Vstupná úroveň „L“	$U_{IL}$	V		0,8	
Vstupná úroveň „H“ pre vstupy A0 – A6, DI	$U_{IH1}$	V	2,4		
Vstupná úroveň „H“ pre vstupy $\overline{RAS}$ , $\overline{CAS}$ , $\overline{WE}$	$U_{IH2}$	V	2,7		
Prúd výstupu v neaktívnom stave	$I_{OUT}$	$\mu\text{A}$	-10	10	$U_O = 0 \text{ až } +5,5 \text{ V}$
Výstupná úroveň „L“	$U_{OL}$	V		0,4	$I_{OL} = 3,2 \text{ mA}$
Výstupná úroveň „H“	$U_{OH}$	V	2,4		$I_{OH} = -5 \text{ mA}$

## Hodnoty kapacít

$$U_{SS} = 0 \text{ V}; U_{BB} = -5 \text{ V}; U_{DD} = +12 \text{ V}; \vartheta_a = +25 \text{ }^\circ\text{C}$$

Parameter	Ozn.	Jedn.	Hodnota	Pozn.
Kapacita vstupov A0 – A6	$C_{IN1}$	pF	$\leq 5$	$U = 5 \text{ V}$ $f = 1 \text{ MHz}$
Kapacita vstupov $\overline{RAS}$ , $\overline{CAS}$ , $\overline{WE}$ , DI	$C_{IN2}$	pF	$\leq 10$	
Kapacita výstupu DO	$C_{OUT}$	pF	$\leq 7$	

## Menovité hodnoty dynamické – MHB 4116/3, MHB 4116/3C:

$$U_{SS} = 0 \text{ V}; U_{BB} = -4,5 \div -5,5 \text{ V}; U_{CC} = +4,5 \div 5,5 \text{ V}; U_{DD} = +10,8 \div +13,2 \text{ V}; \vartheta_a = 0 \div +70 \text{ }^\circ\text{C}$$

Parameter	Ozn.	Jedn.	Hodnota	
			min.	max.
Doba cyklu čítania alebo zápisu	$t_{RC}$	ns	375	
Doba cyklu čítania a zápisu	$t_{RWC}$	ns	375	
Doba prístupu od signálu $\overline{RAS}$	$t_{RAC}$	ns		200
Doba prístupu od signálu $\overline{CAS}$	$t_{CAC}$	ns		135
Nabíjacia doba $\overline{RAS}$ signálu	$t_{RP}$	ns	120	
Dĺžka signálu $\overline{RAS}$	$t_{RAS}$	ns	200	32 000
Dĺžka signálu $\overline{CAS}$	$t_{CAS}$	ns	135	10 000
Doba predstihu adresy pred $\overline{RAS}$	$t_{ASR}$	ns	0	
Doba predstihu adresy pred $\overline{CAS}$	$t_{ASC}$	ns	-10	
Doba predstihu povelu-čítanie	$t_{RCS}$	ns	0	
Prídržná doba povelu-čítanie	$t_{RCH}$	ns	0	
Vypínacia doba výstupu	$t_{OFF}$	ns	0	50
Doba obnovenia	$t_{REF}$	ms		2
Oneskorenie $\overline{CAS}$ signálu $\overline{RAS}$	$t_{RCD}$	ns	25	65
Nabíjacia doba $\overline{CAS}$ ku $\overline{RAS}$	$t_{CRP}$	ns	-20	
Prídržná doba adresy riadkov	$t_{RAH}$	ns	25	
Prídržná doba adresy stĺpcov	$t_{CAH}$	ns	55	
Prídržná doba adresy stĺpcov k $\overline{RAS}$	$t_{AR}$	ns	120	
Nábežná a tylová hrana vstup. sig.	$t_T$	ns	3	50



Typ	Druh	Pouzdro
MHB1902 MHB1902C	Statická paměť CMOS RAM 1024 × 1 bit, organizace paměťové matice 64 řádků po 16 buňkách, vstup a výstup dat je oddělen, výstup třístavový hradlovaný signálem CE. Provoz pro uchování informace vyžaduje napájecí napětí min. 2,5 V. Typ MHB1902C je v keramickém pouzdru.	IO—18 IO—18/C
MHB2102 MHB2102/2	Statická paměť NMOS RAM 1024 × 1 bit, organizace paměťové matice 32 × 32, vstup a výstup dat je oddělen, výstup třístavový aktivovaný signálem CE.	IO—14A
MHB2114	Statická paměť NMOS RAM 1024 × 4 bity s polykrystalickým hradlem, organizace paměťové matice 64 × 16, vstup a výstup dat je společný, výstup třístavový. Systém obsahuje vnitřní blok generátoru předpětí substrátu, pracujícího na principu nábojové pumpy (Charge Pump), který je připraven k provozu asi 500 μs po připojení napájecího napětí U <sub>CC</sub> .	IO—18/1
MHB2500 řada	Statické pevné paměti ROM 2560 bitů, vyrobené technologií MNOS na křemikové podložce typu N s tranzistory s kanálem P; mohou pracovat s organizací 256 slov po 10 bitech nebo 512 slov po 5 bitech. Výstupy třístavové, hradlované signálem CS. Organizace, obsah paměti a nastavení signálů CS se vkládají během výroby přepojovací maskou.	IO—15/1
MHB2501 MHB2501A	Generátor alfanumerických znaků v latinské abecedě; kód znaků ASCII odpovídá ČSN 36 8802, RVHP RS 2175-69. Organizace paměti 512 × 5, matice znaku 5 × 7.	
MHB2502 MHB2502A	Generátor alfanumerických znaků v ruské abecedě; kód znaků odpovídá normě RVHP RS 2175-69. Organizace paměti 512 × 5, matice znaku 5 × 8.	
MHB2503	Převodník sedmibitového kódu ISO/7 na dálkopisný kód CCIT2 nebo CCIT2 na ISO/7. Organizace 256 × 10.	
MHB4116 MHB4116C	Dynamická paměť NMOS RAM 16 384 × 1 bit s paměťovou maticí rozdělenou na dvě symetrické části po 64 řádcích a 128 sloupcích. Paměťová buňka jednotranzistorová s paměťovou kapacitou. Paměť vyžaduje obnovení informace vždy po 2 ms činnosti a to 128 cykly čtení nebo prázdnými cykly. Výstup třístavový.	IO—14A IO—18/C
MHB8608	Statická paměť NMOS PROM 1024 × 8 bitů naprogramovaná výrobcem. Vstupy a výstupy jsou plně slučitelné s obvody TTL. Výstupy třístavové, aktivují se signálem pro výběr obvodu CS.	IO—15/1
MHB8708C	Programovatelná paměť NMOS EPROM 1024 × 8 bitů s možností mazání obsahu paměti ultrafialovým světlem s vlnovou délkou max. 0,4 μm. Dávka energie pro mazání min. 15 Wscm <sup>2</sup> při zdroji záření 0,2537 μm. Při provozu čtení je funkce obvodu plně statická. Vstupy a výstupy slučitelné s obvody TTL. Výstupy třístavové, aktivují se signálem CS.	IO—15/2

