

MHB 5902, MHB 5902/4 STATICKÁ CMOS PAMĚŤ 1024×1 BIT MHB 5902C, MHB 5902/4C

СТАТИЧЕСКАЯ ПАМЯТЬ С ПРОИЗВОЛЬНЫМ ГОСТУПОМ 1024×1 • CMOS STATIC RAM 1024×1 • STATISCHER CMOS RAM SPEICHER 1024×1

Statická pamäť RAM s kapacitou 1024×1 bit.

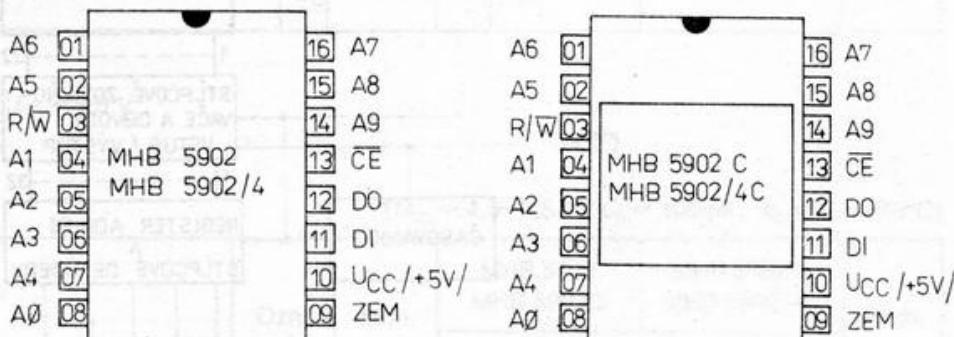
Puzdro: DIL-16

Organizácia pamäti: 1024×1 bit

Technológia výroby: CMOS
s kremíkovým hradlom

Stupeň integrácie: IO 4

Hmotnosť: max. 1,4 g



Zapojenie vývodov

Pamäť sa vyznačuje:

- priamo zlúčiteľná s obvodmi TTL
- veľmi nízka hodnota odberu prúdu zo zdroja napájacieho napätia
- napájacie napätie možno znížiť až na hodnotu +2,0 V bez straty informácie zapísanej do pamäťovej matice
- organizácia pamäťovej matice v 32 riadkoch po 32 buniek

Popis funkcie

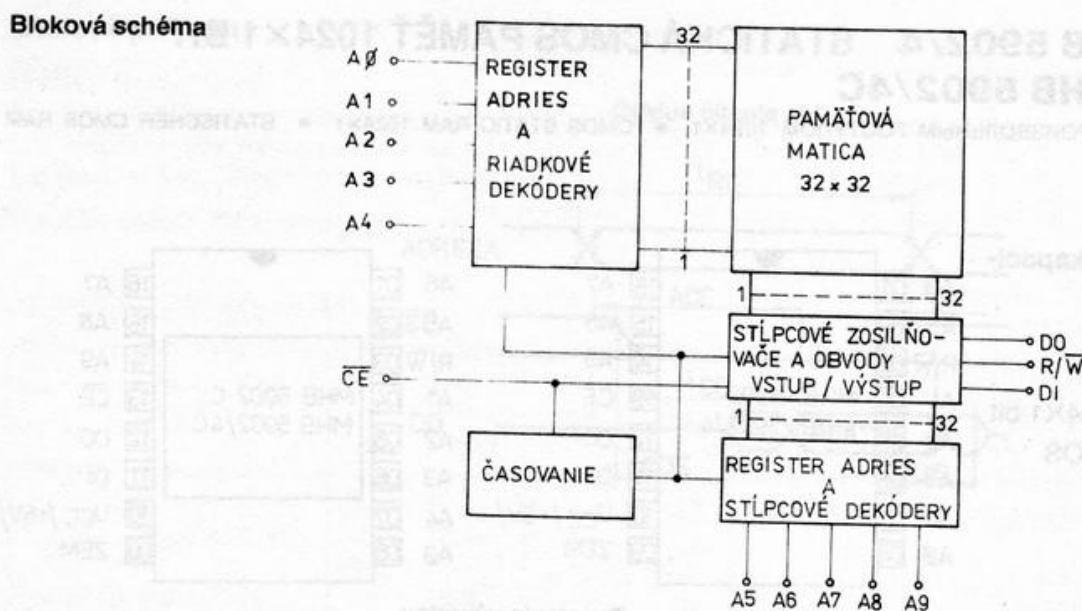
Obvod MHB 5902 je statická pamäť RAM s kapacitou 1024×1 bit, je vyrobený technológiou CMOS s kremíkovým hradlom. Je priamo zlúčiteľný s obvodmi TTL. Vyznačuje sa veľmi nízkou hodnotou odberu prúdu zo zdroja napájacieho napätia. Napájacie napätie možno znížiť až na hodnotu +2,0 V bez straty informácie zapísanej do pamäťovej matice.

Pamäťová matica je organizovaná v 32 riadkoch po 32 buniek. Riadkové a stĺpcové dekódery sú riadené z adresných registorov, pričom zápis adresy riadku (A0–A4) do regiszra riadkových adres a zápis adresy stĺpca (A4–A9) do regiszra stĺpcových adres je riadený signálom pre výber obvodu CE. Adresa musí byť ustálená pred zmenou signálu CE z úrovne H na L a počas trvania zapisovacieho impulzu do adresných registorov (časy t_{AS} a t_{AH}).

Zápis informácie do pamäťovej bunky, resp. čítanie stavu pamäťovej bunky sa deje cez samostatné zosilovače pre jednotlivé stĺpce pamäťovej matice. Režim zápisu a čítania je riadený signálom R/W. Vstup a výstup údajov (D1, D0) sú navzájom oddelené, výstup údajov počas cyklu zápisu dát R/W = L je v neaktívnom stave. V režime zápisu signál R/W musí mať predpísaný predstih (t_{ws}) pred prechodom signálu CE z úrovne H na L. Samotný zápis prebieha pri prechode signálu R/W prípadne CE z úrovne H na L v závislosti na ich poradí. V prípade, že signál R/W je ukončený pred signálom CE výstup údajov sa môže dostať do neurčitého stavu.

Ak pri zápisе nie je dodržaný predstih signálu R/W pred signálom CE nastane najprv čítanie informácie z nádresovanej pamäťovej bunky, o ktoré sa predĺži doba trvania cyklu (modifikovaný režim čítania-zápis). Typy MHB 5902, 5902C sa líšia od typov MHB 5902/4 a MHB 5902/4C dynamickými vlastnosťami.

Obvod MHB 5902 je určený ako náhrada typu MHB 1902, oproti ktorému má lepšie dynamické vlastnosti, ne-náročnejšie časovanie a priaznivejšie vlastnosti v režime uchovania informácie.

Bloková schéma**Medzné hodnoty:**

Parameter	Hodnota	Poznámka
Napätie jednotlivých vývodov oproti vývodu č. 9	-0,3 až +7,0 V	1) 2)
Stratový výkon	500 mW	
Rozsah pracovných teplôt	0 až +70 °C	

1) Výstup DO v neaktívnom stave, $U_{DD} \leq U_{CC}$ 2) Maximálne napätie na vstupoch nesmie presiahnuť $U_{CC} + 0,3$ V**Menovité hodnoty statické:** $(U_{CC} = 4,5 \text{ až } 5,5 \text{ V}; \vartheta_a = 0 \text{ až } +70 \text{ }^{\circ}\text{C})$

Parameter	Ozn.	Jedn.	Hodnota		Pozn.
			min.	max.	
Odber zo zdroja U_{CC}	I_{CC}	µA		20,0	1)
Vstupný zvodový prúd	I_i	µA	-1,0	+1,0	2)
Vstupné napätie nízkej úrovne	U_{IL}	V		0,8	
Vstupné napätie vysokej úrovne	U_{IH}	V	$U_{CC} - 2,0$		
Zvodový prúd výstupu v neaktívnom stave	I_o	µA	-5,0	+5,0	3)
Výstupné napätie nízkej úrovne	U_{OL}	V		0,4	4)
Výstupné napätie vysokej úrovne	U_{OH}	V		2,4	5)
Napájacie napätie v režime uchovania informácie	U_{CCdr}	V		2,0	6)

1) $U_i = 5,5 \text{ V}; U_{CE} = U_{CC} - 0,2 \text{ V}; U_i = 0,2 \text{ V}$ alebo $U_{CC} - 0,2 \text{ V}$ 2) $U_i = 0 \text{ až } U_{CC}$ 3) $U_o = 0 \text{ až } U_{CC}$ 4) $I_{OL} = 2,0 \text{ mA}; U_{CC} = 4,5 \text{ V}$ 5) $I_{OH} = -1,0 \text{ mA}; U_{CC} = 4,5 \text{ V}$ 6) $U_{CE} = U_{CC} - 0,2 \text{ V}$