

MHB 7524, MHB 7524J MHB 7524K D/A 8BITOVÝ NÁSOBÍCÍ PŘEVODNÍK S PAMĚTÍ

ИС КМОТ, ЧЧ/А 8-РАЗРЯДНЫЙ УМНОЖИТЕЛНЫЙ ПРЕОБРАЗОВАТЕЛЬ С ПАМЯТЬЮ • CMOS IC, DIA 8-BIT MULTIPLYIAG CONVERTER MITK MEMORY • IS CMOS, D/A 8-BIT MULTIPLIZIERWANDLER MIT SPEICHER

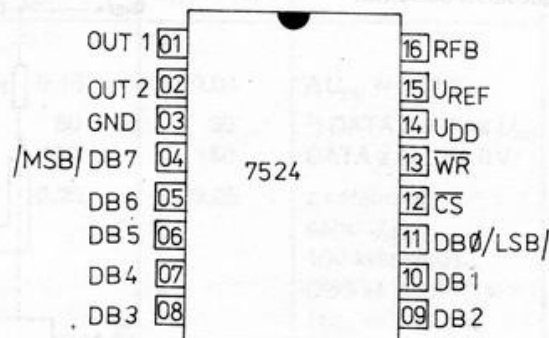
Násobiaci osembitový D/A prevodník s napätovým vstupom a dvoma komplementárnymi prúdovými výstupmi, určený pre spoluprácu s mikropočítačom. Vstupné obvody sú v celom rozsahu napájacieho napätia zlučiteľné s TTL.

Technológia výroby: SG CMOS

Stupeň integrácie: IO2

Puzdro: DIL 16

Hmotnosť: max. 1,4 g



Zapojenie vývodov

- 1 Prúdový výstup OUT 1
 - 2 Komplementárny prúdový výstup OUT 2
 - 3 GND-vzťažný potenciál
 - 4...11 Váhové vstupy DB7 (MSB) až DB0 (LSB)
 - 12 Riadiaci vstup \overline{CS}
 - 13 Riadiaci vstup \overline{WR}
 - 14 Napájacie napätie U_{DD}
 - 15 Referenčné napätie U_{REF}
 - 16 Spätiväzobný odpor (Feedback) RFB
- LSB najmenej významný bit
MSB Bit s najvyššou váhou

Medzné parametre

$\vartheta_a = 25^\circ\text{C}$, GND = 0 V

Parameter	Ozn.	Jedn.	Hodnota	
			min.	max.
Napájacie napätie	U_{DD}	V	-0,3	+17
Referenčné napätie	U_{REF}	V		± 25
Napätie na spätiväzobnom odpore RFB	U_{RFB}	V		± 25
Napätie na logických vstupoch	U_{IN}	V	-0,3	U_{DD}
Napätie na prúdových výstupoch OUT1, OUT2	U_{OUT1} U_{OUT2}	V	-0,3	U_{DD}
Stratový výkon	P_{tot}	mW		500
Rozsah pracovných teplôt	ϑ_a	$^\circ\text{C}$	0	70

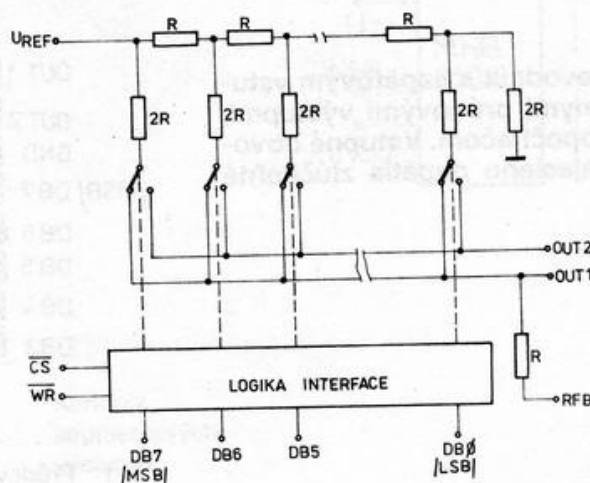
Popis funkcie:

Obvod MHB 7524 je násobiaci osembitový D/A prevodník s napätovým vstupom a dvoma komplementárnymi prúdovými výstupmi, určený pre spoluprácu s mikropočítačmi. Obsahuje presnú odporovú sieť $R-2R$, presný spätiväzobný odpor, prúdové prepínače a vstupný register ovládaný signálmi \overline{WR} a \overline{CS} . Využíva vonkajší referenčný zdroj napätia alebo prúdu a pri požadovanom napätovom výstupe aj vonkajší operačný zosilňovač. Vstupný kód je priamy binárny pre I_{OUT1} a komplementárny binárny kód pre I_{OUT2} . Invertovaná odporová sieť $R-2R$ je tvorená tenkovrstvovými odpormi z CrSi_2 , s teplotným koeficientom rádovo $5 \cdot 10^{-5} \% \text{ deg}^{-1}$. Hodnota odporu R je typicky $10 \text{ k}\Omega$ (5 až $20 \text{ k}\Omega$). Prúdové prepínače sú riadené z obvodu logiky interface, kde každý prepínač je riadený jedným váhovým vstupom, režim činnosti vstupného obvodu je daný stavom signálov na vstupoch \overline{CS} a \overline{WR} , ak sú signály \overline{WR} a \overline{CS} na nízkej úrovni potom výstup sleduje zmeny na

váhových vstupoch, ak je ľubovoľný zo signálov \overline{WR} a \overline{CS} na vysokej úrovni potom výstupná úroveň odpovedá stavu na vstupoch tesne pred zmenou riadiaceho signálu z nízkej úrovne na vysokú, obvod pracuje v pamäťovom režime.

Vstupné obvody sú v celom rozsahu napájacieho napätia zlučiteľné s TTL.

Bloková schéma:



Základné statické parametre:

$GND = 0V$, $\overline{WR} = \overline{CS} = 0V$, $U_{OUT1} = U_{OUT2} = 0V$, $U_{REF} = +10V$,
pokiaľ nie je uvedené inak

Parameter	Jedn.	Hodnota $\vartheta_a = 25^\circ C$		Hodnota ϑ_{min} až ϑ_{max}		Poznámka
		$U_{DD} = +5V$	$U_{DD} = +15V$	$U_{DD} = +5V$	$U_{DD} = +15V$	
Rozlíšenie Monotonicita	bit	8 zaručená				
Integrálna nelinearita (max.) MHB 7524 MHB 7524J MHB 7524K	LSB	$\pm 1/2$	$\pm 1/2$	$\pm 1/2$	$\pm 1/2$	²⁾
Chyba zisku (max.) MHB 7524 MHB 7524J, K	%	± 1	$\pm 0,5$	$\pm 1,4$	$\pm 2,5$ $\pm 0,6$	z celého rozsahu ¹⁾
Vstupný odpor (pin 15 voči GND) R_{IN}	k Ω	min. 5 max. 20				
Napätie na vstupe pre úroveň H, U_{IH}	V	min. 2,4				
Napätie na vstupe pre úroveň L, U_{IL}	V	max. 0,8				
Prúd logických vstupov (max.)	μA	± 1		± 10		$U_{IN} = 0, U_{DD}$
Zbytkový prúd výstupov OUT1 (max.) OUT2 (max.)	nA	± 50 ± 50	± 50 ± 50	± 400 ± 400	± 200 ± 200	DB0 až 7 = 0V DB0 až 7 = U_{DD} $U_{REF} = \pm 10V$
Prúdový odber I_{DDO} max.	μA mA	100 2	100 5	500 2	500 5	$U_{IN} = 0V; U_{DD}$ $U_{IN} = U_{IL}; U_{IH}$

¹⁾ Chyba zisku sa meria pri použití vnútorného odporu RFB.

Teplotný koeficient chyby zisku je typ. $0,001\% \text{ deg}^{-1}$ pri $U_{DD} = 15V$ a $0,004\% \text{ deg}^{-1}$ pri $U_{DD} = 5V$.

²⁾ LSB – hodnota odpovedajúca váhe najmenej významného bitu.

Informatívne elektrické parametre ¹⁾

GND = 0 V, $\vartheta_a = 25^\circ\text{C}$, $t_{ri} = t_{fi} = 20\text{ ns}$, $R_{OUT} = 100\ \Omega$, $\overline{WR} = \overline{CS} = 0\text{ V}$,
 $U_{OUT1} = U_{OUT2} = 0\text{ V}$, $U_{REF} = +10\text{ V}$, pokiaľ nie je uvedené inak

Parameter	Jedn.	Hodnota $\vartheta_a = 25^\circ\text{C}$		Hodnota ϑ_{\min} až ϑ_{\max}		Poznámka
		$U_{DD} = 5\text{ V}$	$U_{DD} = 15\text{ V}$	$U_{DD} = 5\text{ V}$	$U_{DD} = 15\text{ V}$	
Vplyv zmeny napájacieho napätia na výstupnú hodnotu	%/%	0,08	0,02	0,16	0,04	$\Delta U_{DD} = \pm 10\%$
Oneskorenie analógového výstupu voči vstupu DB0 až DB7	ns	60	20	80	30	²⁾ DATA z 0 V na U_{DD} DATA z U_{DD} na 0 V
Prienik z referenčného vstupu na výstup	%	0,1	0,1	0,25	0,25	z celého rozsahu U_{REF} 100 kHz sínus. DB0 až DB7=0 V $U_{REF} = \pm 10\text{ V}$ šš
Kapacita analógových výstupov COUT1 COUT2	pF			max. 120 max. 30		DB0 až DB7 = U_{DD}
Kapacita riadiacich vstupov	pF			max. 30 max. 120		DB0 až DB7 = 0 V
				5 20		DB0 až DB7 \overline{CS} , \overline{WR}
Predstih signálu \overline{CS} pred \overline{WR} , min.	t_{CS}	ns	0	0		⁴⁾
Presah signálu \overline{CS} za signálom \overline{WR} , min.	t_{CH}	ns	0	0		⁴⁾
Šírka zapisovacieho impulzu, min.	t_{WR}	ns	500	150		³⁾ ⁴⁾
Predstih dát voči zapisovaciemu impulzu, min.	t_{DS}	ns	135	60		³⁾ ⁴⁾
Presah dát voči zapisovaciemu impulzu, min.	t_{DH}	ns	10	10		³⁾ ⁴⁾

¹⁾ Informatívne parametre slúžia pre orientáciu konštruktéra, nie sú testované a ich hodnota je daná konštrukciou.

²⁾ $R_{OUT} = 100\ \Omega // 13\text{ pF}$. Odozva na vstup do dosiahnutie 90% analógového výstupu. \overline{WR} a $\overline{CS} = 0\text{ V}$.

³⁾ $t_{DS} + t_{DH} \geq 150\text{ ns}$.

⁴⁾ Časové priebehy sú definované podľa obrázkov:

