

MHB 8251A PROGRAMOVATELNÝ SÉRIOVÝ INTERFEJS (USART) MHB 8251AC

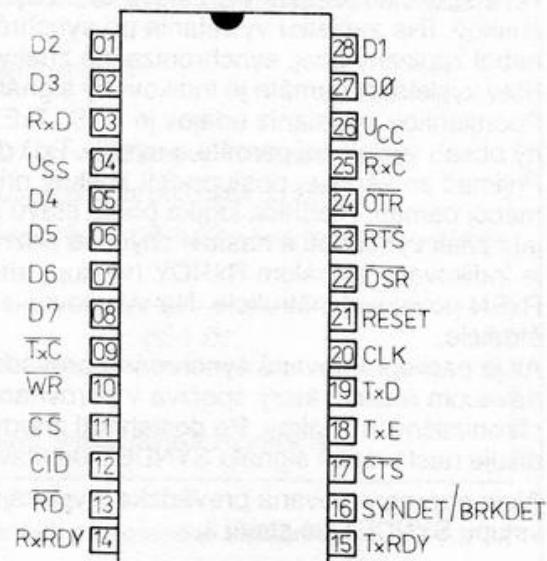
ПРОГРАМИРУЮЩИЙ СИНХРОННЫЙ/АСИНХРОННЫЙ ПРИЕМНИК-ПЕРЕДАТЧИК (USART) • PROGRAMMABLE SYNCHRONOUS/ASYNCHRONOUS RECEIVER/TRANSMITTER (USART) • PROGRAMIERBAR SYNCHRON/ASYNCHRON EMPFÄNGER/SENDER (USART)

Programovateľný obvod slúži k vysielaniu a prijímaniu dát v synchrónnej alebo asynchronnej prevádzke v spojení periférnych prístrojov so sériovým prenosom dát s mikropočítačovým systémom MHB 8080A. Druh prevádzky, počet údajových bitov, spôsob ukončenia paritou sú dané programom. Architektúra obvodu umožňuje úplnú duplexnú prevádzku pri plnej zlúčiteľnosti s obvodmi TTL.

Puzdro: DIL 28

Stupeň integrácie: IO4

Hmotnosť: max. 4,2 g



Zapojenie vývodov
(pohľad zhora)

MHB 8251A, MHB 8251C je programovateľný obvod pre pripojenie periférií so sériovým prenosom dát k mikropočítačovému systému 8080. Možno ho použiť pre vysielanie a príjem údajov v synchrónnom alebo asynchronnom režime. Prevádzkový režim, počet údajových bitov, spôsob ukončenia paritou sú dané programom. Tak isto programom je dané použitie internej alebo externej synchronizácie a počet synchronizačných znakov pri synchrónnej prevádzke a pomer medzi dĺžkou údajového bitu a períodou hodinových impulzov a dĺžka STOP bitu pri asynchronnej prevádzke.

Samostatná architektúra vysielača i prijímača umožňuje plne duplexnú prevádzku pri zachovaní plnej kompatibility s obvodmi TTL. Obvod je zapuzdrený do puzdra s 28 prívodmi.

Riadiace slovo, ktoré určí režim činnosti obvodu, sa skladá z dvoch častí: inštrukcia pre druh prevádzky a povelová inštrukcia. Inštrukcia pre druh prevádzky musí nasledovať po uvedení obvodu do čakacieho – nefunkčného – stavu signálom RESET alebo stavom IR = 1 povelovej inštrukcie. V prípade ak inštrukciu pre druh prevádzky bol nastavený synchrónny režim, po nej musí nasledovať zápis daného počtu synchronizačných znakov. Zápis riadiaceho slova je ukončený zápisom povelovej inštrukcie, ktorú možno získať aj počas prenosu údajov a tak riadiť priebeh prenosu. Počas prenosu údajov možno prečítať aj stavovú informáciu, vyhodnotením ktorej možno sledovať stav prenosu.

Interná zbernice obvodu s údajovou zbernicou mikropočítača (D0 ÷ D7) je spojená cez obojsmerný osembitový budič, ktorý sa súčasne využíva ako vyrovnavacia pamäť vysielača a výstupná pamäť prijímača. Spolupráca budiča internej zbernice so zbernicou mikropočítača pri vykonaní inštrukcií IN a OUT mikropočítača je riadená z bloku riadiacej logiky signálmi CS, WR a RD. Rozlíšenie údajov a riadiaceho alebo stavového slova, (ktoré z hľadiska mikropočítača majú tiež charakter údajov) je podľa stavu vstupu C/D. Blok riadiacej logiky ďalej obsahuje registre pre inštrukciu o druhu prevádzky, pre povelovú inštrukciu, stavového slova a registre synchronizačných znakov. Činnosť bloku je riadená hodinovými impulzami CLK.

Blok riadenia periférnych zariadení prostredníctvom signálov DSR, DTR, CTS a RTS riadi prenos údajov medzi mikropočítačom a periférnym zariadením modemového typu. Stavy prívodov DTR, RTS a DSR sú obsiahnuté v povelovej inštrukcii resp. v stavovom slove a vstup CTS slúži pre hardwareove blokovanie vysielača sériového znaku.

Vysielač a prijímač sú riadené samostatnými hodinovými impulzami TxC , RxC , ktorých frekvencia spolu s ob-sahom inštrukcie pre druh prevádzky udáva časové parametre sériového prenosu.

Údaje zo zbernice D0–D7 sú signálom WR zapísané do vysielacej vyrovnávacej pamäti. Z vysielacej vyrovnávacej pamäti údaje sa automaticky presúvajú do vysielacej pamäti, ak táto je voľná. Údaje na vysielacej pamäti sú upravené na sériový tvar podľa obsahu registra inštrukcie pre druh prevádzky a vysielané cez výstup TxD.

V prípade, že počas vysielania nový údaj na vysielacej vyrovnávacej pamäti sa nenachádza a vysielacia pamäť je tiež prázdna, výstup TxD pri asynchronnom vysielaní je v stave 1 (pokiaľ nie je signálom SBRK povelenie inštrukcie nastavený do stavu 0) pri synchronnej prevádzke sa vysielajú obsah registru synchronizačných znakov. (Na začiatku vysielania pri synchronnej prevádzke, v prípade, že do vysielacej vyrovnávacej pamäti je zapísaný údaj, synchronizačné znaky sa nevysielajú).

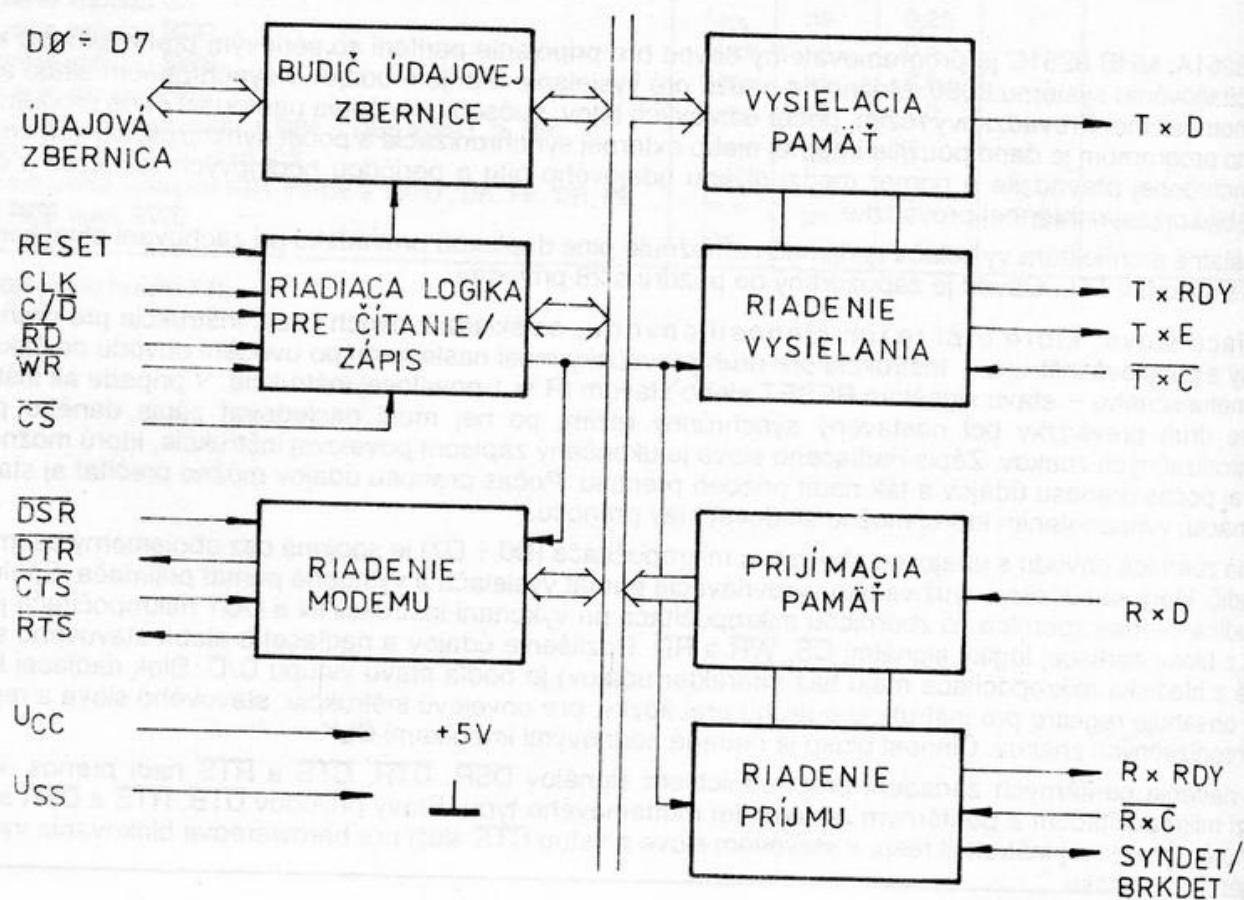
Stav vysielacej pamäte je indikovaný signálom TxE, stav vysielacej vyrovnávacej pamäte signálom TxRDY. Podmienkou vysielania údajov je CTS. TxEN = 1. Pri zrušení tejto podmienky obvod dovysielá práve vysielaciu pamäť obsah vysielacej pamäte a uvedie TxD do stavu 1.

Prijímač zo sériovej postupnosti znakov privedených na vstup RxD zostaví paralelný údaj, ktorý uloží v prijímaci pamäti. Riadiaca logika podľa stavu zapísanej inštrukcie pre druh prevádzky a povelovej inštrukcie prijatý znak vyhodnotí a nastaví chybové príznaky PE, FE, OE stavového slova. Stav výstupnej pamäti prijímača je indikovaný signálom RxRDY (výstup, stavové slovo). Uvoľnenie a blokovanie prijímača je riadené stavom RxEN povelovej inštrukcie. Na vynulovanie príznakových chýb stavového slova slúži signál ER povelovej inštrukcie.

Ak je naprogramovaná synchronná prevádzka s internou synchronizáciou, prijímač začne pracovať vo vyhľadávacom režime, ktorý spočíva v porovnaní prijatého znaku (po jednotlivých bitoch) s obsahom registra synchronizačných znakov. Po dosiahnutí zhody vyhľadávací režim sa ukončí a dosiahnutie synchronizácie sa indikuje nastavením signálu SYNDET do stavu 1 (výstup, stavové slovo).

Ak je naprogramovaná prevádzka s vonkajšou synchronizáciou, jej dosiahnutie sa musí indikovať privedením vstupu SYNDET do stavu 1.

Bloková schéma



MHB 8251A, MHB 8251AC – prehľad funkcie prívodov

Č.	Názov	Funkcia						
4	U_{SS}	Pripojenie nulového potenciálu (Zem)						
26	U_{CC}	Napájacie napätie +5 V						
20	CLK	Vstup hodinových impulzov						
21	RESET	Vstup pre nastavenie obvodu do nefunkčného stavu trvajúcej do zápisu inštrukcie pre druh prevádzky						
27, 28, 1, 2, 5 ÷ 8	D0 ÷ D7	Pripojenie údajovej zbernice mikropočítača						
11	CE	Vstup pre výber obvodu						
10	WR	Vstup pre zápis údajov z D0 ÷ D7 do vysielacej vyrovnávacej pamäti						
13	RD	Vstup pre čítanie údajov z výstupnej pamäti prijímača do D0 ÷ D7						
12	C/D	Vstup udávajúci charakter prenosu medzi D0 ÷ D7 a budičom údajovej zbernice						
		<table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <th style="padding: 2px;">C/D</th><th style="padding: 2px;">D0 ÷ D7</th></tr> <tr> <td style="padding: 2px; text-align: center;">0</td><td style="padding: 2px;">údaje</td></tr> <tr> <td style="padding: 2px; text-align: center;">1</td><td style="padding: 2px;">riadiace slovo alebo stavová informácia</td></tr> </table>	C/D	D0 ÷ D7	0	údaje	1	riadiace slovo alebo stavová informácia
C/D	D0 ÷ D7							
0	údaje							
1	riadiace slovo alebo stavová informácia							
22	DSR	Vstup označujúci stav (pripravenosť) prenosového zariadenia						
24	DIR	Výstup označujúci stav prenosu údajov						
23	RTS	Výstup označujúci žiadost o vysielanie znaku						
17	CTS	Vstup pre uvoľnenie vysielania znaku						
9	TxC	Vstup hodinových impulzov vysielača						
19	TxD	Sériový výstup vysielača						
15	TxRDY	Výstup pre indikáciu stavu vysielacej vyrovnávacej pamäti. Je vynulovaný zápisom údaju z D0 ÷ D7. Pri zápisе údajov z vysielacej vyrovnávacej pamäti do vysielacej pamäti je nastavený do stavu 1 (za predpokladu CTS. TxEN = 1)						
18	TxE	Výstup pre indikáciu stavu vysielacej pamäti. Je nulovaný zápisom údaju z vysielacej vyrovnávacej pamäti alebo synchronizačných znakov z registra synchronizačných znakov. Ak vysielacia vyrovnávacia pamäť neobsahuje nový údaj alebo funkcia vysielača bola zablokovaná, po vyprázdení obsahu vysielacej pamäti (ukončenie vysielania sériového znaku) je nastavený do stavu 1.						
25	RxC	Vstup hodinových impulzov prijímača						
3	RxD	Vstup sériových znakov prijímača						
14	RxRDY	Výstup pre indikáciu stavu výstupnej pamäti prijímača. Po presune údaju z prijímacej pamäti je nastavený do stavu 1. Je vynulovaný prečítaním údajov z budiča internej údajovej zbernice do D0 ÷ D7.						
16	SYNDET/ /BRKDET	Detekcia synchronizácie (pri synchrónnej prevádzke). Interná synchronizácia – (privod SYNDET je vo funkcií výstupu) – Prijem SYNC znaku je indikovaný stavom 1. Je vynulovaný pri prečítaní stavového slova. Externá synchronizácia – (privod SYNDET je vo funkcií vstupu) – Prijem SYNC znaku je potrebné indikovať prevedením signálu 1 na dobu minimálnej jednej períody hodinových impulzov prijímača. Detekcia ukončenia znaku (pri asynchronnej prevádzke). Stav 1 indikuje chybu ukončenia (chýbajúci STP bit) ak táto sa nachádza u dvoch po sebe idúcich znakov.						

Mezdné hodnoty:

Napätie jednotlivých privodov oproti U_{SS} Stratový výkon Rozsah pracovných teplôt	-0,5 až +7 V 1,0 W 0 až +70 °C
---	--------------------------------------

Menovité hodnoty statické:

$$U_{SS} = 0; U_{CC} = 4,75 \div 5,25 \text{ V}; \vartheta_a = 0 \div +70 \text{ }^{\circ}\text{C}$$

Parameter	Ozn.	Jed.	Hodnota			Poznámka
			min.	typ.	max.	
Nízka úroveň vstupov	U_{IL}	V	-0,5		0,8	
Vysoká úroveň vstupov	U_{IH}	V	2,2		U_{CC}	
Nízka úroveň výstupov	U_{OL}	V			0,45	$I_{OL} = 2,2 \text{ mA}$
Vysoká úroveň výstupov	U_{OH}	V	2,4		100	$I_{OH} = -0,4 \text{ mA}$
Prúdový odber zo zdroja napájacieho napäťia	I_{CC}	mA		45	±10	$U_O = U_{CC}$ až 0,45 V
Zvodový prúd údajovej zbernice	I_{OFL}	µA				
Zvodový prúd vstupov	I_{IL}	µA			+10	$U_I = U_{CC}$ až 0,45 V

Hodnoty kapacít:

$$U_{SS} = U_{CC} = 0 \text{ V}; \vartheta_a = +25 \text{ }^{\circ}\text{C}$$

Parameter	Ozn.	Jed.	Hodnota		Poznámka
			typ.	max.	
Vstupné kapacity	C_I	pF		10	$f_G = 1 \text{ MHz}$
Kapacity privodov údajovej zbernice	$C_{I/O}$	pF		20	Nemerané priamo, sú pripojené na U_{SS}

Menovité hodnoty dynamické:

$$U_{CC} = 4,75 \text{ až } 5,25 \text{ V}; U_{SS} = 0; \vartheta_a = 0 \text{ až } +70 \text{ }^{\circ}\text{C}$$

Symbol	Parameter	Min.	Max.	Jedn.	Podmienky testu
t_{AR}	Predstih adres pre RD, (CS, C/D)	0		ns	
t_{RA}	Presah adresy po RD, (CS, C/D)	0		ns	
t_{RR}	Šírka RD pulzu	250		ns	
t_{RD}	Oneskorenie údajov za RD			ns	
t_{DF}	Platné údaje po skončení RD pulzu	10	100	ns	$C_L = 150 \text{ pF}$
t_{AW}	Predstih adres pre WR	0		ns	
t_{WA}	Presah adres po WR	0		ns	
t_{WW}	Šírka WR pulzu	250		ns	
t_{DW}	Nastavovacia doba WR	150		ns	
t_{WD}	Udržovacia doba pre WR	30		ns	
t_{RV}	Doba medzi WR pulzami	6		t_{CY}	1.
t_{CY}	Periódna hodinového pulzu	320	1 350	ns	2. 3.
t_{\emptyset}	Šírka H hodinového pulzu	120	$t_{CY} = 90$	ns	
$t_{\overline{\emptyset}}$	Šírka L hodinového pulzu	90		ns	
t_F, t_R	Doba nábehu a poklesu hod. pulzu		20	ns	
t_{DTX}	Oneskorenie TxD za zostupnou hranou TxC		1	µs	

Symbol	Parameter	Min.	Max.	Jedn.	Podmienky testu
f_{TX}	Kmitočet vysielacích hodín 1 X 16 X 64 X	DC	64	kHz	
t_{TPW}	Šírka L hodinového pulzu \overline{TxC} 1 X 16 X a 64 X	12	1	t_{CY}	
t_{TPD}	Šírka H hodinového pulzu \overline{TxC} 1 X 16 X a 64 X	15	3	t_{CY}	
f_{RX}	Kmitočet prijímacích hodín 1 X 16 X 64 X	DC	64	kHz	
t_{RPW}	Šírka L hodinového pulzu \overline{RxC} 1 X 16 X a 64 X	12	1	t_{CY}	
t_{RPD}	Šírka H hodinového pulzu \overline{RxC} 1 X 16 X a 64 X	15	3	t_{CY}	
t_{TXRDY} t_{TXRDY} t_{CLEAR} t_{RXRDY} t_{RXRDY} t_{CLEAR}	Oneskorenie TXRDY od stredu posledného bitu TXRDY od zostupnej hrany WR Oneskorenie RXRDY od stredu posledného bitu RXRDY od zostupnej hrany RD		8 400 26 400	t_{CY} ns t_{CY} ns	
t_{IS}	Oneskorenie interného SYNDET od nábežnej hrany \overline{RxC}		26	t_{CY}	
t_{ES}	Externý SYNDET od nábežnej hrany \overline{RxC}	18		t_{CY}	
t_{WC}	Oneskorenie signálov DTR RTS od nábežnej hrany WR	8		t_{CY}	
t_{CR}	Prednastavenie DSR CTS pred zostupnou hranou RD	20		t_{CY}	

Poznámka:

1. Tento údaj platí len pre inicializáciu IO.
Zápis údajov sa uskutočňuje len ak TxRDY = 1.
2. Pre frekvenciu hodín \overline{TxC} a \overline{RxC} platí:
1 X $f_{TX}, f_{rx} \leq 1 / (30 t_{CY})$
16 X, 64 X $f_{TX}, f_{rx} \leq 1 / (4,5 t_{CY})$
3. Dĺžka RESET pulzu: $\geq 6 t_{CY}$

Systémové hodiny:

