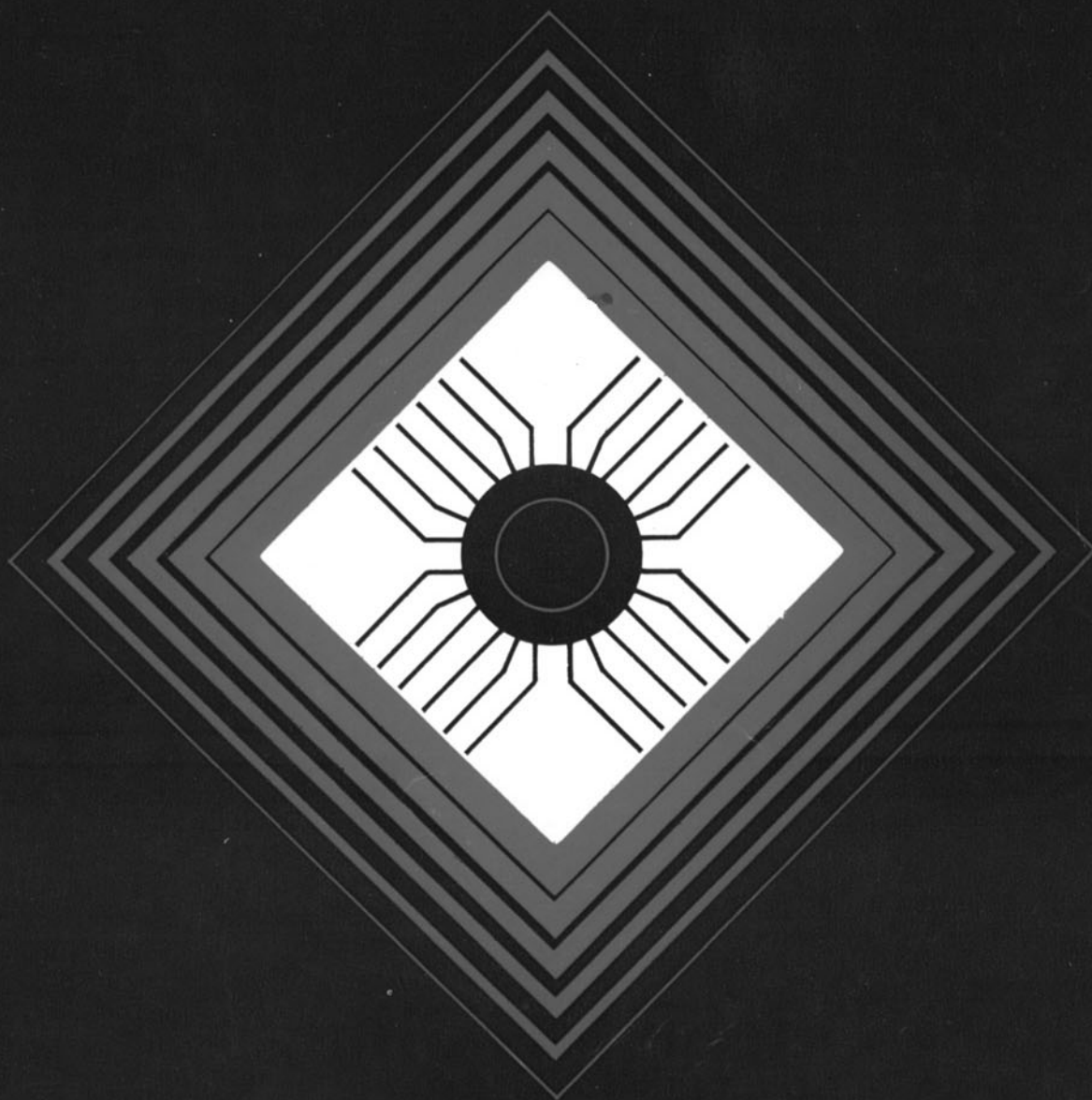


**ИНТЕГРАЛЬНЫЕ
МИКРОСХЕМЫ**

**INTEGRATED
MICROCIRCUITS**



ELORG

USSR · MOSCOW

ИНТЕГРАЛЬНЫЕ МИКРОСХЕМЫ

Часть I

ИНТЕГРАЛЬНЫЕ МИКРОСХЕМЫ ЦИФРОВЫЕ

Электронная промышленность СССР – один из крупнейших в мире производителей высококачественных изделий электронной техники, которые в настоящее время экспортируются во многие страны мира. Изделия советской электроники, обеспечивающие надежную работу любой аппаратуры, завоевали заслуженную популярность на мировом рынке.

Данный каталог знакомит с интегральными схемами, предлагаемыми на экспорт В/О «Электроноргтехника».

Каталог содержит общие сведения, сведения об области применения, функциональном назначении входящих в серию микросхем, условиях эксплуатации, основные электрические параметры, электрические и функциональные схемы, временные диаграммы, обозначения типа корпуса и формулировку заказа по каждому типу изделий.

Каталог состоит из двух частей.

Часть I содержит цифровые интегральные микросхемы.

Часть II содержит аналоговые интегральные микросхемы.

Вследствие непрерывного совершенствования изделий электронной техники параметры ряда изделий могут отличаться в лучшую сторону от приведенных в каталоге.

ФОРМУЛИРОВКА ЗАКАЗА

Условное обозначение при заказе составляется из условного обозначения интегральной микросхемы.

Пример обозначения: K131ЛА1

С запросами обращайтесь по адресу:

СССР, 121200, Москва, Смоленская-Сенная пл., 32/34, ЭЛОРГ

Телеграфный адрес: ЭЛОРГ Москва 200

Телефон: 251-39-46

Телекс: 7586

СОДЕРЖАНИЕ

	Стр.
Перечень цифровых интегральных микросхем	1
Условия эксплуатации	3
Интегральные микросхемы сверхвысокого быстродействия	6
Быстродействующие интегральные микросхемы	23
Маломощные интегральные микросхемы	29
Интегральные микросхемы среднего быстродействия	33
МОП – интегральные микросхемы	64
Элементы управления ЗУ	80
Специальные микросхемы для ЦВМ	86
Элементы ОЗУ и ПЗУ	92
Микропроцессорные схемы	97
Корпуса	105

INTEGRATED MICROCIRCUITS

Part I

INTEGRATED DIGITAL MICROCIRCUITS

Electronic industry of the USSR is one of the largest producers of high-quality electronic components that are exported to numerous countries of the world. Soviet-made electronic components, which provide reliable operation in every equipment, have become popular worldwide.

The present Catalogue covers the integrated circuits designed for export by V/O "Electronorgtechnika".

The Catalogue indicates general data, spheres of application, functional application, operating conditions, basic specifications, electrical and functional diagrams, timing diagrams, package type, and request card for each component.

The Catalogue consists of two parts.

Part I contains integrated digital microcircuits.

Part II contains integrated analog microcircuits.

Since efforts are continually made to improve the products of the electronic industry, performance characteristics of items supplied may differ to better advantage from those specified in this Catalogue.

PURCHASING ORDER

Conventional number of the purchasing order is compiled from the conventional symbols for integrated circuits.

Example of numbering: K131ЛА1

Please send your inquiries to:

USSR, 121200, Moscow, Smolenskaya-Sennaya Sq., 32/34, ELORG

Cable: ELORG Moscow 200

Telephone: 251-39-46

Telex: 7586

CONTENTS

	Page
List of Integrated Digital Circuits	1
Operating Conditions	3
Superhigh-Speed Integrated Microcircuits	6
High-Speed Integrated Microcircuits ...	23
Low-Power Integrated Microcircuits ...	29
Medium-Speed Integrated Microcircuits	33
MOS – Integrated Microcircuits	64
Memory Control Elements	80
Special Microcircuits for Digital Computers	86
Read-Write and Read-Only Memory Elements	92
Microprocessor Units	97
Packages	105

Перечень цифровых интегральных микросхем

List of Integrated Digital Circuits

Серия Family	Тип логики Type of logic	Обозначение микросхемы Conventional symbol of IC	Стр. Page
1	2	3	4
K131	ТТЛ (TTL)	K131ЛА1 K131ЛА2 K131ЛА3 K131ЛА4 K131ЛА6 K131ЛР1 K131ЛР3 K131ЛР4 K131ЛД1 K131ТВ1 K131ЛН1 K131БР1 K131ТМ2	23
K155	ТТЛ (TTL)	K155ЛА1 K155ЛА2 K155ЛА3 K155ЛА4 K155ЛА6 K155ЛА7 K155ЛА8 K155ЛР1 K155ЛР3 K155ЛР4 K155ЛД1 K155ЛД3 K155ИЕ1 K155ИЕ2 K155ИЕ4 K155ИЕ5 K155ИМ1 K155ИМ2 K155ИМ3 K155ТВ1 K155ТМ2 K155ЛИ1 K155ЛН1 K155ИР1 K155ТМ5 K155ТМ7 K155ИД1 K155КП5 K155КП7 K155ХЛ1 K155РУ1 K155РУ2 K155ИЕ6 K155ИЕ7 K155ИЕ8 K155ЛИ5	33

1	2	3	4
K155	ТТЛ (TTL)	K155ЛП7 K155АГ1 K155ТЛ1 K155ПР6 K155ПР7 K155РЕ21 K155РЕ22 K155РЕ23 K155РЕ24 K155РУ3 K155ЛН2 K155ЛЛ1 K155ЛА11 K155ЛА12 K155ЛЕ1 K155ЛЕ2 K155ИД3 K155ИП3 K155РЕ3 K155ЛН3 K155ЛН4 K155ЛН5 K155ЛЕ3 K155ЛЕ5 K155ЛЕ6 K155ИЕ9 K155ЛП8 K155ИР13 K155ИР15 K155ТМ8 K155РП1 K155РУ5	33
KM155	ТТЛ (TTL)	KM155ЛА1 KM155ЛА2 KM155ЛА3 KM155ЛА4 KM155ЛА6 KM155ЛА7 KM155ЛА8 KM155ЛР1 KM155ЛР3 KM155ЛР4 KM155ЛД1 KM155ЛД3 KM155ИЕ2 KM155ИЕ4 KM155ИЕ5 KM155ИМ1 KM155ИМ2 KM155ИМ3 KM155ТВ1 KM155ТМ2	33

1	2	3	4
KM155	ТТЛ (TTL)	KM155ИР1 KM155ТМ5 KM155ТМ7 KM155ИД1 KM155КП5 KM155КП7 KM155ХЛ1 KM155РУ1 KM155РУ2 KM155ИЕ6 KM155ИЕ7 KM155ПР6 KM155ПР7 KM155ЛП8 KM155ИР15 MK155ИД8А KM155ИД8Б KM155ИД9	33
K158	ТТЛ (TTL)	K158ЛА1 K158ЛА2 K158ЛА3 K158ЛА4 K158ЛР1 K158ЛР3 K158ЛР4 K158ЛР5 K158ЛР6 K158ТВ1 K170АА1 K170АА2 K170АА3 K170АА4 K170АА6 K170УЛ1 K170УЛ2 K170УЛ4 K170УЛ5 K170УЛ6 K170УЛ7 K170АГ1 K170УП1	29
K170	ЭУЗ (MCE)	K170АА1 K170АА2 K170АА3 K170АА4 K170АА6 K170УЛ1 K170УЛ2 K170УЛ4 K170УЛ5 K170УЛ6 K170УЛ7 K170АГ1 K170УП1	80
K176	НСТЛМ (DCUTL MOS)	K176ЛП1 K176ЛП11 K176ЛП12 K176ЛА8 K176ЛЕ5 K176ЛЕ6 K176ЛА9 K176ЛП2 K176ЛП4 K176ЛЕ10 K176ЛА7	64

1	2	3	4
K176	НСТЛМ (DCUTL MOS)	K176IE3 K176IE4 K176IE5 K176TM1 K176TM2 K176IP2 K176IP3 K176IP10 K176TB1 K176IE2 K176IE8 K176ЛИ1 K176PM1 K176ПУ1 K176ПУ2 K176ПУ3 K176ИД1 K176КТ1 K176ЛС1 K176IE1 K176ИМ1 K176РУ2	6
K500	ЭСЛ (ECL)	K500ЛМ109 K500ЛМ109М K500ЛП107 K500ЛП107М K500ЛК117 K500ЛК117М K500ЛК121 K500ЛК121М K500ТМ130 K500ТМ130М K500ТМ134 K500ТМ134М K500РУ401 K500РУ401М K500ЛС118М K500ЛС119М K500ИД161 K500ИД161М K500ИД162 K500ИД162М K500ИД164 K500ИД164М K500IE160 K500IE160Т K500ИП179 K500ИП179Т K500ИМ180 K500ИМ180Т K500ЛМ101 K500ЛМ101Т K500ЛМ102 K500ЛМ102Т K500ЛП115 K500ЛП115Т K500ЛМ105Т	6

1	2	3	4
K500	ЭСЛ (ECL)	K500ЛМ105М K500ЛЕ111Т K500ЛЕ111М K500ЛЕ211Т K500ЛЛ110Т K500ЛЛ110М K500НР400Т K500НР400М K500ЛЕ106Т K500ЛЕ106М K500ЛП1116Т K500ЛП1116М K500ТМ131Т K500ТМ131М K500ТМ133Т K500ТМ133М K500ИП181 K500ИП181Т K500ИР141 K500ПУ124 K500ПУ124Т K500ПУ125 K500ПУ125Т K500IE136 K500IE137 K500РУ148 K500РУ148М K500РУ410 K500РУ411 K500РУ412 K500РЕ149 K500ЛП128 K500ЛП129 K500ИБ165 K500ТМ173	6
K511	ТТЛ (TTL)	K511ЛА1 K511ЛА2 K511ЛА3 K511ЛА4 K511ЛА5 K511ЛИ1 K511ПУ1 K511ПУ2 K511ТВ1 K511IE1 K511ИД1	86
K514	ТТЛ (TTL)	K514ИД1 K514ИД2 K514КТ1	86
K524	ПЗУ (ROM)	K524РП1А K524РП1Б	92
K531	ТТЛ (TTL)	K531ЛА1П K531ЛА3П K531ЛА2П K531ЛА4П K531ЛИ3П K531ЛР9П	92

1	2	3	4
K531	ТТЛ (TTL)	K531ЛР11П K531ЛН1П K531ЛН2П K531ЛА9П K531ЛЕ1П K531ЛП5П K531ТВ9П K531ТВ10П K531ТВ11П	6
K558	ПЗУ (ROM)	K558РЕ1 K558РЕ11	92
K559	ДТЛ (DTL)	K559ИП1П K559ИП2П	86
ЭК561	НСТЛМ с допол- няющей симме- трией (DCUTL with adding symme- try)	ЭК561ЛЕ5П ЭК561ЛЕ6П ЭК561ЛП2П ЭК561ЛС2П ЭК561ЛН1П ЭК561ПУ4П ЭК561ТМ3П ЭК561ТР2П ЭК561ТВ1П ЭК561IE9П ЭК561IE10П ЭК561ИП2П ЭК561РУ2А ЭК561РУ2Б	64
K565	ОЗУ (RWM)	K565РУ1А K565РУ1Б	92
K584	МПР (MPU)	K584ИК1А K584ИК1Б K584ИК1В K584ИК1Г	97
K587	МПР (MPU)	K587РП11 K587РП12 K587РП13 K587РП14 K587РП15 K587ИК1 K587ИК2	97
K588	МПР (MPU)	K588ИК1	97
K589	МПР (MPU)	K589ИК01 K589ИК02 K589ИК03 K589ИК14 K589ИР12 K589АП16 K589АП26	97
K590	МПР (MPU)	K590ИР1 K590КН1 K590КН2	64
K599	ТТЛ (TTL)	K599ЛК1 K599ЛК3 K599ЛК4 K599ЛК5	23

Условия эксплуатации

Operating conditions

Серия и обозначение микросхемы Microcircuit family and designation	Тип корпуса Package type	Интервал температур, °C Temperature range, °C	Относительная влажность при температуре 25 °C, % Relative humidity at 25 °C, %	Вибрация с ускорением 10 g в диапазоне частот, Гц Vibration with 10 g acceleration within frequency range, Hz	Линейные нагрузки с ускорением, g Linear loads with acceleration, g	Одиночные удары с ускорением, g Single impacts with acceleration, g	Многократные удары с ускорением, g Multiple impacts with acceleration, g
1	2	3	4	5	6	7	8
1 K131	201.14-1	—10...+70	98	1...600	25	—	75
2 K155 K155КП7, K155PY3, K155TM8, K155ИД1, K155ЛЕ2	238.16-1	—10...+70	98	1...2000	50	150	75
3 K155 K155TM7, K155ИМ3, K155PY2, K155ИЕ6, K155ИЕ7, K155ИЕ8, K155ПР6, K155ПР7, K155РЕ21, K155РЕ22, K155РЕ23, K155РЕ24, K155РЕ3, K155ИЕ9, K155ИР15	238.16-2	—10...+70	98	1...2000	50	150	75
4 K155 K155ИД3, K155ИП3	239.24-2	—10...+70	98	1...2000	50	150	75
5 K155 K155ЛА1, K155ЛА2, K155ЛА3, K155ЛА4, K155ЛА6, K155ЛА7, K155ЛА8, K155ЛР1, K155ЛР3, K155ЛР4, K155ЛД1, K155ЛД3, K155ИЕ1, K155ИЕ2, K155ИЕ4, K155ИЕ5, K155ИМ1, K155ИМ2, K155ТВ1, K155ТМ2, K155ЛИ1, K155ЛН1, K155ИР1, K155ТМ5, K155КП5, K155ХЛ1, K155PY1, K155ЛП7, K155АГ1, K155ТЛ1, K155ЛН2, K155ЛЛ1, K155ЛА11, K155ЛА12, K155ЛЕ1, K155ЛН3, K155ЛН4, K155ЛН5, K155ЛЕ3, K155ЛЕ5, K155ЛЕ6, K155ЛП8, K155ИР13, K155РП1, K155PY6, K155ЛИ5	201.14-1 201.14-2	—10...+70	98	1...2000	50	150	75
6 KM155 KM155КП7, KM155ИД1, KM155ИЕ6, KM155ИЕ7, KM155ПР6, KM155ПР7, KM155PY2, KM155ИМ3, KM155ИР15	201.16-5	—45...+85	98	1...2000	50	150	75
7 KM155 KM155ЛА1, KM155ЛА2, KM155ЛА3, KM155ЛА4, KM155ЛА6, KM155ЛА8, KM155ЛР1, KM155ЛР3, KM155ЛР4, KM155ЛД1, KM155ЛД3, KM155ИЕ2, KM155ИЕ4, KM155ИЕ5, KM155ИМ1, KM155ИМ2, KM155ТВ1, KM155ТМ2, KM155ИР1, KM155ТМ5, KM155ТМ7, KM155КП5, KM155ХЛ1, KM155PY1, KM155ЛП8, KM155ИД8А, KM155ИД8Б, KM155ИД9	201.14-8 201.14-9	—45...+85	98	1...2000	50	150	75
8 K158	201.14-1	—10...+70	98	1...600	25	—	75
9 K170	201.14-1	—10...+70	98	1...600	25	—	75
10 K176 K176PY2, K176ИР2, K176ПУ2, K176ПУ3, K176ИЕ2, K176ИД1, K176ИЕ8, K176ТВ1	238.16-1	—45...+70	98	1...600	25	—	75
11 K176 K176ЛП1, K176ЛП11, K176ЛП12, K176ЛА8, K176ЛЕ5, K176ЛЕ6, K176ЛА9, K176ЛП2, K176ЛП4, K176ЛЕ10, K176ЛА7, K176ИЕ3, K176ИЕ4, K176ИЕ5, K176ТМ1, K176ТМ2, K176ИР3, K176ИР10, K176ЛИ1, K176РМ1, K176ПУ1, K176КТ1, K176ЛС1, K176ИЕ1, K176ИМ1	201.14-1	—10...+70	98	1...600	25	—	75

1	2	3	4	5	6	7	8
12 K500 K500ИД164М, K500ЛП116М, K500ЛЕ106М, K500ТМ131М, K500ТМ133М	201.16-5	—10...+70	98	1...600	25	—	75
13 K500 K500ЛМ109, K500ЛП107, K500ЛК117, K500РУ401, K500ЛМ101, K500ЛМ102, K500ЛП115, K500ЛК121, K500ТМ130, K500ТМ134, K500ИЕ160, K500ИП179, K500ИМ180, K500ПУ124, K500ПУ125, K500РЕ149, K500ИЕ136, K500ИЕ137, K500ИР141, K500РУ410, K500РУ411	238.16-2	—10...+75	98	1...600	25	—	75
14 K500 K500РУ412, K500РУ148	201.16-6	—10...+75	98	1...600	25	—	75
15 K500 K500ЛМ109М, K500ЛП107М, K500ЛК117М, K500РУ401М, K500ЛК121М, K500ТМ130М, K500ТМ134М, K500РУ148М	201.16-6	—10...+75	98	1...600	25	—	75
16 K500 K500ЛМ101Т, K500ЛМ102Т, K500ЛП115Т, K500ИЕ160Т, K500ИП179Т, K500ИМ180Т, K500ЛЕ106Т, K500ЛП116Т, K500ТМ131Т, K500ТМ133Т, K500ПУ125Т, K500ПУ124Т, K500ЛЛ210Т, K500ЛЕ211Т, K500ЛМ105Т, K500ЛЛ110Т, K500ЛЕ111Т, K500НР400Т	201.16-1	—10...+75	98	1...600	25	—	75
17 K500 K500ЛМ105М, K500ЛЛ110М, K500ЛЕ111М, K500НР400М, K500ЛС118М, K500ЛС119М, K500ИД161М, K500ИД162М	201.16-5	—10...+75	98*	1...2000**	200	500	150
18 K500 K500ИП181	239.24-2	—10...+75	98*				
19 K500 K500ИП181Т	405.24-1	—10...+75	98*				
20 K511 K511ИД1	201.16-6	—10...+70	98	1...600	25	—	75
21 K511 K511ЛА1, K511ЛА2, K511ЛА3, K511ЛА4, K511ЛА5, K511ЛИ1, K511ПУ1, K511ПУ2, K511ТВ1, K511ИЕ1	201.14-8, 201.14-9	—10...+70	98	1...600	25	—	75
22 K514 K514ИД1, K514ИД2	402.16-1	—60...+70	98	1...3000***	100	500	75
23 K514 K514КТ1	239.24-2	—45...+85	98	1...600	25	—	75
24 K524	244.48-1	—10...+70	98	1...600	25	—	75
25 K531 K531ТВ9П, K531ТВ10П, K531ТВ11П	201.16-1	—10...+70	98	1...600	25	—	75
26 K531 K531ЛА1П, K531ЛА3П, K531ЛА2П, K531ЛА4П, K531ЛИ3П, K531ЛР9П, K531ЛР11П, K531ЛН1П, K531ЛН2П, K531ЛА9П, K531ЛЕ1П, K531ЛП5П	201.14-1	—10...+70	98	1...600	25	—	75
27 K558	405.24-1	—45...+70	98	1...600	25	—	75
28 K559	238.16-2	—45...+70	98	1...600	25	—	75
29 ЭК561 ЭК561РУ2А, ЭК561РУ2Б	2103.16-А	—45...+85	98	1...600	25	—	75

1	2	3	4	5	6	7	8
30 ЭК561 ЭК561ЛП2П, ЭК561ЛЕ6П, ЭК561ЛЕ5П	201.14-1, 201.14-2	—45...+85	98	1...600	25	—	75
31 ЭК561 ЭК561ЛС2П, ЭК561ИЕ9П, ЭК561ТВ1П, ЭК561ИП2П, ЭК561ИЕ10П, ЭК561ЛН1П, ЭК561ТР2П, ЭК561ТМ3П, ЭК561ПУ4П	201.16-1	—45...+85	98	1...600	25	—	75
32 К565	210А.22-1	—45...+70	98	1...600	25	—	75
33 К584	244.48-8	—10...+70	98*	1...3000**	150	1000	150
34 К587	429.42-1	—45...+70	98	1...600	25	—	75
35 К588	429.42-1	—60...+85	98	1...2000***	25	150	75
36 К589 К589ИК01	2123.40-1	—10...+70	98	1...600	25	—	75
37 К589 К589ИК02, К589ИК03	2121.28-1	—10...+70	98	1...600	25	—	75
38 К589 К589ИР12, К589ИК14	239.24-2	—10...+70	98	1...600	25	—	75
39 К589 К589АП16, К589АП26	238.16-2	—10...+70	98	1...600	25	—	75
40 К590	402.16-1	—45...+85	98	1...600	25	—	75
41 К599	201.14-1	—10...+70	98	1...600	25	—	75

* При температуре 35 °С.

** С ускорением 20 g.

*** С ускорением 15 g.

* At 35°C.

** With 20 g acceleration.

*** With 15 g acceleration.

СЕРИИ
ИНТЕГРАЛЬНЫХ
МИКРОСХЕМ

INTEGRATED
MICROCIRCUITS
FAMILIES

Интегральные микросхемы сверхвысокого быстродействия Superhigh-Speed Integrated Microcircuits

K500
K531

Микросхемы серии K500 предназначены для построения высокопроизводительных сверхбыстродействующих комплексов.

Микросхемы серии K531 предназначены для работы в радиоэлектронной аппаратуре широкого применения, в ЭВМ и в устройствах автоматики повышенной производительности.

Microcircuits of the K500 family are designed for building high-efficiency superhigh-speed equipment.

Microcircuits of the K531 family are designed for use in radioelectronic equipment of wide application, computers and high-efficiency automatic equipment.

ОСНОВНЫЕ ЭЛЕКТРИЧЕСКИЕ ПАРАМЕТРЫ BASIC SPECIFICATIONS

Таблица 1
Table 1

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Мощность потреб- ления, мВт Power consump- tion, mW	Выходное напряжение, В Output voltage, V		Время задержки, нс Delay time, ns	
				лог. «0» log. "0"	лог. «1» log. "1"	включения turn-on	выключения turn-off
1	2	3	4	5	6	7	8
1 Серия K500 Family K500 K500ЛМ109, K500ЛМ109М	Два логических элемента «ИЛИ-НЕ/ИЛИ» «4ИЛИ-НЕ/ИЛИ» Dual 5-input NOR/OR and 4-input NOR/OR gate	$-5,2 \pm 0,26$	—	$-1,63$	$-0,98$	2,9	2,9
2 K500ЛП107, K500ЛП107М	Три логических элемента ИСКЛЮЧЕНИЕ «ИЛИ-НЕ/ИЛИ» Triple EXCLUSIVE NOR/OR gate	$-5,2 \pm 0,26$	—	$-1,63$	$-0,98$	3,9	3,9
3 K500ЛК117, K500ЛК117М	Два логических элемента «2-ЗИЛИ-2И/ИЛИ-2И-НЕ» Dual 2 wide 2-3-input OR-AND gate /OR-2 input invert gate	$-5,2 \pm 0,26$	—	$-1,63$	$-0,98$	3,4	3,4

1	2	3	4	5	6	7	8
4 K500ЛК121, K500ЛК121М	Логический элемент «ИЛИ-И/ИЛИ-И-НЕ» OR-AND/OR-AND-invert gate	—5,2±0,26	—	—1,63	—0,98	3,4	3,4
5 K500ТМ130, K500ТМ130М	Два Д-триггера Dual D-flip-flop	—5,2±0,26	—	—1,63	—0,98	3,4	3,4
6 K500ТМ134, K500ТМ134М	Два триггера Dual flip-flop	—5,2±0,26					
7 K500РУ401, K500РУ401М	Сверхоперативное запо- минающее устройство на 16 бит со схемами упра- вления Superhigh-speed 16-bit read-write memory with driving circuits	—5,2±0,26	—	—1,66	—0,98	10*	10*
8 K500ЛС118М	Два логических элемента «ЗИЛИ-2И» Dual 3-2-input OR-AND gate	—5,2±0,26	140	—1,63	—0,98	3,4	3,4
9 K500ЛС119М	Логический элемент «4-3-3-ЗИЛИ-4И» 4-wide 4-3-3-3 OR-AND gate	—5,2±0,26	140	—1,63	—0,98	3,4	3,4
10 K500ИД161 K500ИД161М	Дешифратор на 3 входа (8 инверсных выходов с управлением) 3-input decoder (8 in- verted controlled outputs)	—5,2±0,26	650	—1,63	—0,98	6,0	6,0
11 K500ИД162 K500ИД162М	Дешифратор на 3 входа (8 выходов с управлением) 3-input decoder (8 con- trolled outputs)	—5,2±0,26	650	—1,63	—0,98	6,0	6,0
12 K500ИД164 K500ИД164М	Мультиплексер на 8 вхо- дов с управлением Controlled 8-input multiplexer	—5,2±0,26	650	—1,63	—0,98	8,0	8,0
13 K500ИЕ160 K500ИЕ160Т	Двенадцативходовая схема контроля четности 12-input parity check circuit	—5,2±0,26	—	—1,63	—0,98	8,0	8,0
14 K500ИП179 K500ИП179Т	Схема быстрого переноса High-speed carry circuit	—5,2±0,26	—	—1,63	—0,98	4,5 (выводы 3,6) (leads 3, 6)	4,5 (выводы 3,6) (leads 3, 6)
						5,5 (вывод 2) (lead 2)	5,5 (вывод 2) (lead 2)
						2,9 (вывод 15) (lead 15)	2,9 (вывод 15) (lead 15)
15 K500ИМ180 K500ИМ180Т	Сдвоенный высокоско- ростной сумматор- вычитатель Dual high-speed sub- tractor-adder	—5,2±0,26	—	—1,63	—0,98	2,9; 6,7 (выводы 3, 15) (leads 3,15) 6,7; 2,9 (выводы 13, 14) (leads 13,14)	2,9; 7,6 (выводы 3, 15) (leads 3, 15) 6,7; 2,9 (выводы 13, 14) (leads 13,14)

*Время считывания лог. «0» и лог. «1» — 10 нс.
**"Log 0" and "log 1" readout time — 10 ns.

Таблица 2

Table 2

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потреб- ления, мА Current consump- tion, mA	Выходное напряжение, В Output voltage, V		Время задержки, нс Delay time, ns	
				лог. «0» log. "0"	лог. «1» log. "1"	включения turn-on	выключения turn-off
Серия K500 Family K500							
1 K500ЛМ101, K500ЛМ101Т	Четыре логических эле- мента «ИЛИ/НЕ-ИЛИ» Quad 2-input NOR/OR gate	$-5,2 \pm 0,26$	26	-1,63	-0,98	2,9	2,9
2 K500ЛМ102, K500ЛМ102Т	Четыре логических эле- мента «ИЛИ-НЕ/ИЛИ» Quad NOR/OR gate	$-5,2 \pm 0,26$	26	-1,63	-0,98	2,9	2,9
3 K500ЛП115, K500ЛП115Т	Четыре приемника с ли- нии Quad line receiver	$-5,2 \pm 0,26$	26	-1,63	-0,98	2,9	2,9
4 K500ЛМ105Т, K500ЛМ105М	Три логических элемента «ИЛИ-НЕ/ИЛИ» Triple NOR/OR gate	$-5,2 \pm 0,26$	21	-1,63	-0,98	2,9	2,9
5 K500ЛЕ111Т, K500ЛЕ111М, K500ЛЕ211Т	Два логических элемента «ИЛИ-НЕ» с мощным вы- ходом Dual power NOR gate	$-5,2 \pm 0,26$	38	-1,63	-0,98	3,5	3,5
6 K500ЛЛ110Т, K500ЛЛ110М	Два логических элемента «ИЛИ» с мощным выхо- дом Dual power OR gate	$-5,2 \pm 0,26$	38	-1,63	-0,98	3,5	3,5
7 K500НР400Т, K500НР400М	Матрица резисторов Resistor array	$-5,2 \pm 0,26$	—	—	—	—	—
8 K500ЛЕ106Т, K500ЛЕ106М	Три логических элемента «ИЛИ-НЕ» Triple NOR gate	$-5,2 \pm 0,26$	—	-1,63	-0,98	—	—
9 K500ЛП116Т, K500ЛП116М	Три приемника с линии Triple line receiver	$-5,2 \pm 0,26$	21	-1,63	-0,98	2,9	2,9
10 K500ТМ131Т, K500ТМ131М	Два Д-триггера Dual D-flip-flop	$-5,2 \pm 0,26$	-56	-1,63	-0,98	4,5 (вход C _c) (input C _c) 4,3 (входы R, S) (inputs R, S) 3,3 (входы C _c , R, S) (inputs C _c , R, S)	4,5 (вход C _c) (input C _c) 4,3 (входы R, S) (inputs R, S) 3,3 (входы C _c , R, S) (inputs C _c , R, S)
11 K500ТМ133Т, K500ТМ133М	Четыре триггера с защелкой Quad flip-flop with a latch	$-5,2 \pm 0,26$	-75	-1,63	-0,98	5,4 4,4 (вход D) (input D) 3,0 (вход G) (input G)	5,4 4,4 (вход D) (input D) 3,0 (вход G) (input G)
12 K500ИП181, K500ИП181Т	Арифметико-логическое устройство на 16 операций с двумя четырехбитными словами Two four-bit-word 16-operation arithmetic logic unit	$-5,2 \pm 0,26$	145	-1,63	-0,98	2,9	2,9
13 K500ИР141	Регистр сдвига универ- сальный, 4-разрядный General-purpose 4-bit shift register	$-5,2 \pm 0,26$	-102	-1,63	-0,98	4,3 (вход C) (input C)	4,3 (вход C) (input C)
14 K500ПУ124, K500ПУ124Т	Преобразователь уровня (ТТЛ-ЭСЛ) Level converter (TTL-ECL)	$-5,2 \pm 0,26$ $5 \pm 0,25$	66 25	-1,63	-0,98	6 (вход 7) (input 7)	6 (вход 7) (input 7)
15 K500ПУ125 K500ПУ125Т	Преобразователь уровня (ЭСЛ-ТТЛ) Level converter (ECL-TTL)	$-5,2 \pm 0,26$ $5 \pm 0,25$	40 52	0,5	2,5	10 (вход 2) (input 2)	10 (вход 2) (input 2)

Таблица 3
Table 3

Обозначение микросхемы Circuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления, мА Current consumption, mA	Выходное напряжение, В Output voltage, V		Время задержки распространения сигнала при включении или время задержки распространения сигнала Turn-on or turn-off propagation delay time, ns		
				лог. «0» log. "0"	лог. «1» log. "1"	при выключении по входу «С», нс for "C" input	при выключении по входу «переноса», нс for "carry" input	при выключении по входу «С» относительно выхода «переноса», нс for "C" input with respect to "carry" output
Серия K500 Family K500 1 K500IE136	Счетчик двоичный универсальный, 4-разрядный General-purpose 4-bit binary counter	$-5,2 \pm 0,26$	-150	-1,63	-0,98	4,5	6,9	10,5
2 K500IE137	Счетчик десятичный универсальный General-purpose decimal counter	$-5,2 \pm 0,26$	-150	-1,63	-0,98	4,5	6,9	10,5

Таблица 4
Table 4

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления, мА Current consumption, mA	Выходное напряжение, В Output voltage, V		Время выборки адреса, время установления записи, нс Address access time, write enable time, ns	Время восстановления после записи, нс Reset time after write cycle, ns	Время выборки кристалла, время восстановления, нс Chip select time, recovery time, ns
				лог. «0» log. "0"	лог. «1» log. "1"			
Серия K500 Family K500 K500PY148 K500PY148M	ОЗУ на 64 бит с произвольной бьювкой (64×1) 64-bit random access read/write memory (64×1)	$-5,2 \pm 0,26$	-120	-1,63	-0,98	15	15	12

Таблица 5
Table 5

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления, мА Current consumption, mA	Выходное напряжение, В Output voltage, V		Время выборки адреса, нс Address access time, ns	Время задержки включения и выключения разрешения выборки, нс Chip enable turn-on and turn-off delay, ns
				лог. «0» log. "0"	лог. «1» log. "1"		
1	2	3	4	5	6	7	8
Серия K500 Family K500 1 K500PY410	Оперативное запоминающее устройство на 256 бит (256 слов × 1 разряд) со схемами управления 256-bit RWM with control circuits (256×1 organization)	$-5,2 \pm 0,26$	130	-1,6	-1,0	45	—

1	2	3	4	5	6	7	8
2 K500PY411 K500PY412	Оперативное запоминающее устройство на 128 бит (128 слов × 1 разряд) со схемами управления 128-bit RWM with control circuits (128 × 1 organization)	$-5,2 \pm 0,26$	130	$-1,6$	$-1,0$	45	—
3 K500PE149	Программируемое постоянное запоминающее устройство на 1024 бит 1024-bit programmed read-only memory	$-5,2 \pm 0,26$	140	$-1,62$	$-0,98$	—	15

Таблица 6
Table 6

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления, мА Current consumption, mA	Выходное напряжение, В Output voltage, V		Время задержки распространения, нс Propagation delay time, ns		Время подготовки лог. «1», нс Log. "1" preconditioning time, ns	Время выдержки лог. «1», нс Log. "1" time, ns
				лог. «0» log. "0"	лог. «1» log. "1"	при включении turn-on	при выключении turn-off		
Серия K500 Family K500									
1 K500ЛП128	Возбудитель с линии Line driver	$-5,2 \pm 0,26$ $5 \pm 0,25$	97	0,5	2,5	16	18	4	3
2 K500ЛП129	Два Д-триггера Dual D-flip-flop	$-5,2 \pm 0,26$ $5 \pm 0,25$	172	$-1,63$	$-0,98$	16	18	20	20
3 K500ИБ165	Кодирующий элемент с приоритетом Priority encoder	$-5,2 \pm 0,26$ $5 \pm 0,25$	-140	$-1,63$	$-0,98$	18	5,5	—	—
4 K500ТМ173	Четыре Д-триггера с входными мультиплексерами Quad D-flip-flop with input multiplexers	$-5,2 \pm 0,26$ $5 \pm 0,25$	-66	$-1,63$	$-0,98$	18	5,5	—	—

Таблица 7
Table 7

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления, мА Current consumption, mA		Выходное напряжение, В Output voltage, V		Время задержки распространения, нс Propagation delay, ns	
			лог. «0» log. "0"	лог. «1» log. "1"	лог. «0» log. "0"	лог. «1» log. "1"	при включении turn-on	при выключении turn-off
1	2	3	4	5	6	7	8	9
Серия K531 Family K531								
1 K531ЛА1П	Два логических элемента «4И-НЕ» Dual 4-input NAND gate	$5 \pm 0,25$	18	8	0,5	2,7	5,0	4,5

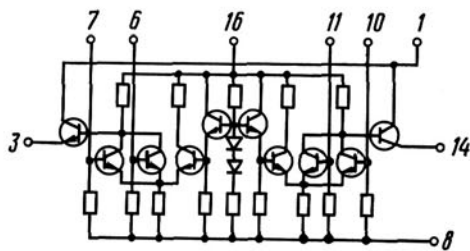
1	2	3	4	5	6	7	8	9
2 K531ЛА3П	Четыре логических элемента «2И-НЕ» Quad 2-input NAND gate	$5 \pm 0,25$	36	16	0,5	2,7	5,0	4,5
3 K531ЛА2П	Логический элемент «8И-НЕ» 8-input NAND gate	$5 \pm 0,25$	10	5	0,5	2,7	7,0	6,0
4 K531ЛА4П	Три логических элемента «3И-НЕ» Triple 3-input NAND gate	$5 \pm 0,25$	27	12	0,5	2,7	5,0	4,5
5 K531ЛИ3П	Три логических элемента «3И» Triple 3-input AND gate	$5 \pm 0,25$	42	24	0,5	2,7	7,5	7,0
6 K531ЛР9П	Логический элемент «4-2-3-2И-4ИЛИ-НЕ» 4-wide 2-input 4-2-3 AND-NOR gate	$5 \pm 0,25$	16	12,5	0,5	2,7	5,5	5,5
7 K531ЛР11П	Два логических элемента «2-2И-2ИЛИ-НЕ» Dual 2-input 2-2-2 AND-NOR gate	$5 \pm 0,25$	22	17,8	0,5	2,7	5,5	5,5
8 K531ЛН1П	Шесть инверторов Hex inverters	$5 \pm 0,25$	54	24	0,5	2,7	5,0	4,5
9 K531ЛН2П	Шесть инверторов с открытым коллектором Hex open collector inverters	$5 \pm 0,25$	54	19,8	0,5	—	7,0	7,5
10 K531ЛА9П	Четыре 2-входовых элемента «И-НЕ» с открытым коллектором Quad 2-input NAND gate with open collector	$5 \pm 0,25$	36	13,2	0,5	—	7,0	7,5
11 K531ЛЕ1П	Четыре 2-входовых логических элемента «ИЛИ-НЕ» Quad 2-input NAND gate	$5 \pm 0,25$	45	29	0,5	2,7	5,5	5,5
12 K531ЛП5П	Четыре 2-входовых элемента «исключающие ИЛИ» Quad 2-input EXOR gate	$5 \pm 0,25$	75		0,5	2,7	10	10,5
13 K531ТВ9П	Двойной «J-K» триггер Dual J-K-flip-flop	$5 \pm 0,25$	50	50	0,5	2,7	7,0	7,0
14 K531ТВ10П	Двойной «J-K» триггер Dual J-K-flip-flop	$5 \pm 0,25$	50	50	0,5	2,7	7,0	7,0
15 K531ТВ11П	Двойной «J-K» триггер Dual J-K-flip-flop	$5 \pm 0,25$	50	50	0,5	2,7	7,0	7,0

Примечание. Частота переключения по тактовому входу для схем K531ТВ9П, K531ТВ10П, K531ТВ11П – 80 МГц.
Note. Clock input switching frequency for the K531ТВ9П, K531ТВ10П, K531ТВ11П is 80 MHz.

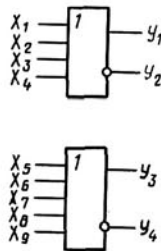
Таблица 8
Table 8

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления, мА Current consumption, mA	Выходное напряжение, В Output voltage, V		Время задержки распространения, нс Propagation delay, ns					
				лог. «0» log. "0"	лог. «1» log. "1"	при включении turn-on			при выключении turn-off		
						по информационным входам data inputs	по стробирующим входам strobe inputs	по адресным входам address inputs	по информационным входам data inputs	по стробирующим входам strobe inputs	по адресным входам address inputs
Серия K531 Family K531 K531 КР2П	Сдвоенный цифровой селектор-мультиплексер «4-1» Dual digital selector-multiplexer 4-1	$5 \pm 0,25$	70	0,5	2,7	9	13,5	18	9	15	18

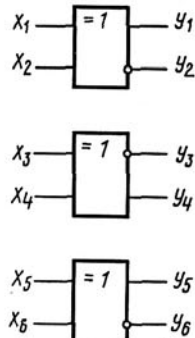
ФУНКЦИОНАЛЬНЫЕ СХЕМЫ FUNCTIONAL DIAGRAMS



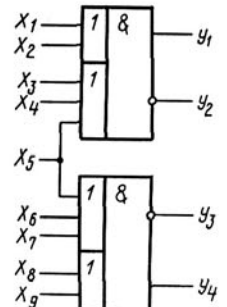
Основной базовый элемент серии K500
Basic element of the K500 family



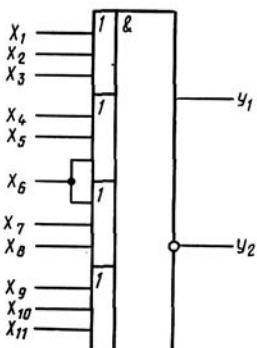
K500ЛМ109,
K500ЛМ109М



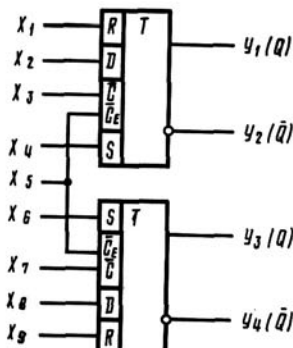
K500ЛГ107,
K500ЛГ107М



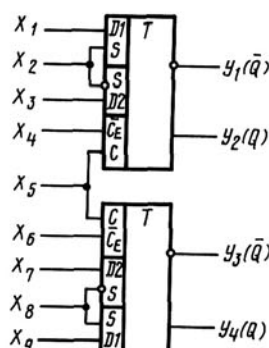
K500ЛК117,
K500ЛК117М



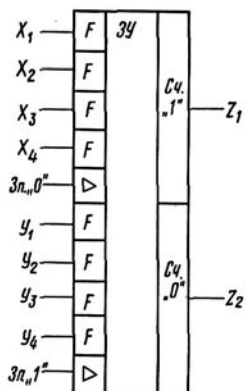
K500ЛК121,
K500ЛК121М



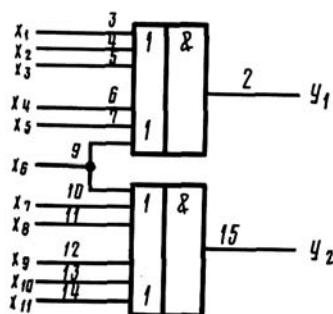
K500ТМ130,
K500ТМ130М



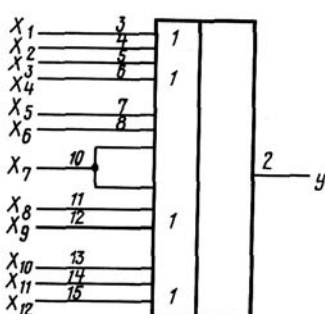
K500ТМ134,
K500ТМ134М



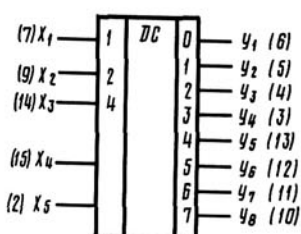
K500РУ401, K500РУ401М
Зп. «0» - запись «0»; Зп. «1» - запись «1»; Сч. «0» - считывание «0»; Сч. «1» - считывание «1»
Зп. «0» - write «0»; Зп. «1» - write «1»; Сч. «0» - read «0»; Сч. «1» - read «1»



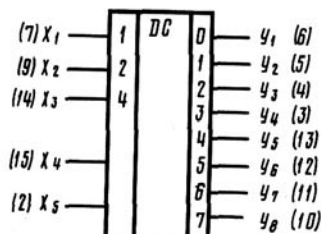
K500ЛС118М



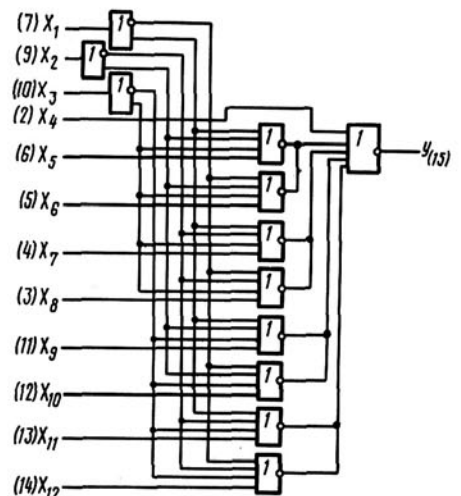
K500ЛС119М



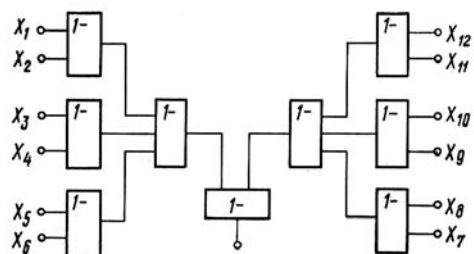
K500ИД161М



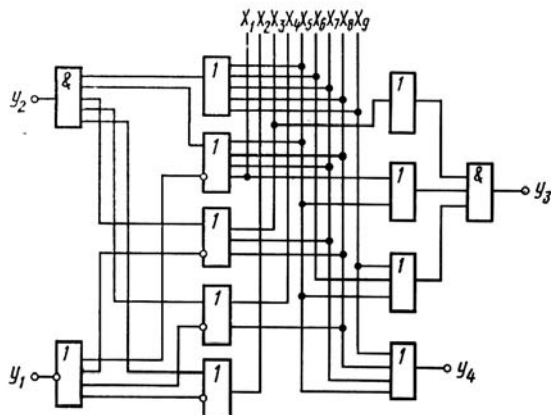
K500ИД162,
K500ИД162М



K500ИД164,
K500ИД164М



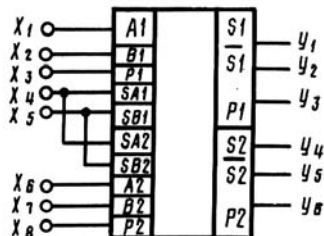
**K500IE160,
K500IE160T**



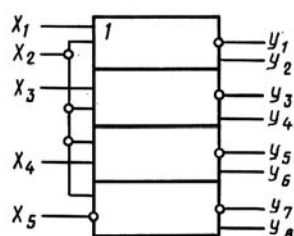
**K500ИП179,
K500ИП179Т**

Вывод	Назначение
2	Выход Y ₁
3	Выход Y ₂
6	Выход Y ₃
15	Выход Y ₄

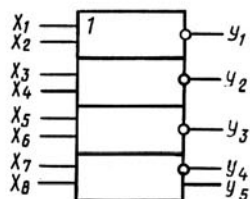
Lead	Function
2	Y ₁ output
3	Y ₂ output
6	Y ₃ output
15	Y ₄ output



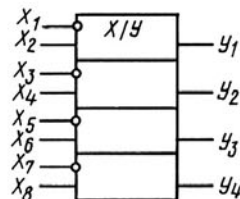
**K500ИМ180,
K500ИМ180Т**



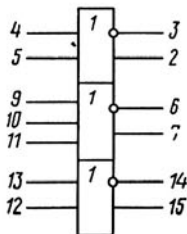
**K500ЛМ101,
K500ЛМ101Т**



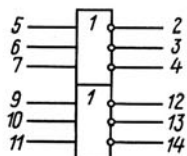
**K500ЛМ102,
K500ЛМ102Т**



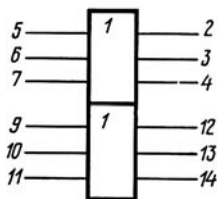
**K500ЛП115,
K500ЛП115Т**



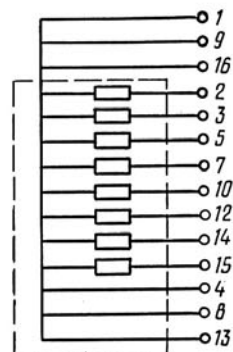
**K500ЛМ105Т,
K500ЛМ105М**



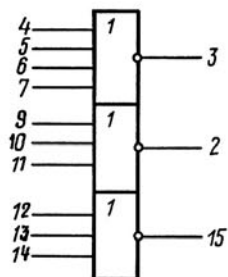
**K500ЛЕ111Т,
K500ЛЕ111М,
K500ЛЕ211Т**



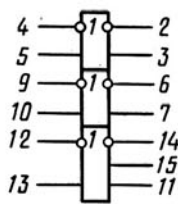
**K500ЛЛ110Т,
K500ЛЛ110М**



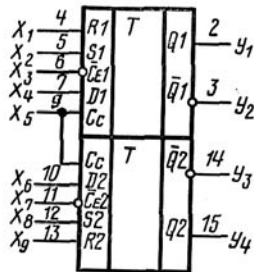
**K500НР400Т,
K500НР400М**



**K500ЛЕ106Т,
K500ЛЕ106М**



**K500ЛП116Т,
K500ЛП116М**



**K500TM131T,
K500TM131M**

**Таблица истинности
Validity Table**

Входы Inputs				Выходы Outputs	
D	$\overline{C}VC_C$	R	S	Q_{n+1}	$\overline{Q}_{n+1}$
X	1	0	0	Q_n	$\overline{Q}_n$
X	0	0	0	Q_n	$\overline{Q}_n$
1	1*	0	0	1	0
0	1*	0	0	0	1
X	X	1	0	0	1
X	X	0	1	1	0
X	X	1	1	н/с	н/с

1* - переход входного сигнала с лог. «0» на лог. «1» в промежутке между моментом времени n и $n+1$;

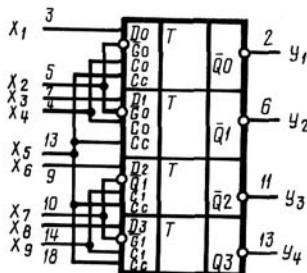
X - произвольное состояние;

н/с - неопределенное состояние

1* - Log "0" input signal jumps to Log "1" within time interval between n and $n+1$;

X - "don't care" state;

н/с - indefinite state



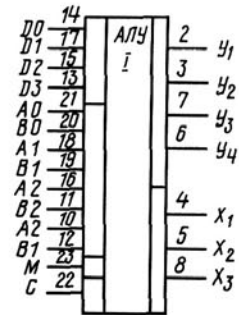
**K500TM133T,
K500TM133M**

**Таблица истинности
Validity Table**

G	D	$\overline{C}VC_C$	Q_{n+1}
0	1	1	1
0	0	1	0
0	X	0	0
1	X	X	0

X - произвольное состояние

X - "don't care" state

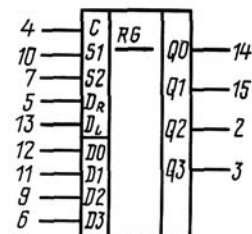


Logical and arithmetic operations

**K500ИП181,
K500ИП181T**

**Таблица логических и арифметических операций
Table of Logical and Arithmetic Operations**

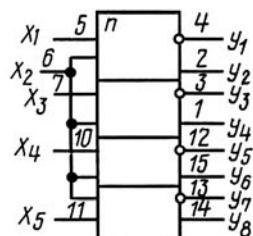
Состояние входов управления Control inputs state				Логические функции при M=1 Logical operations at M=1	Арифметические действия при M=0, C=0 Arithmetic operations at M=0, C=0
D3	D2	D1	D0		
0	0	0	0	$y = \overline{A}$	$y = A$
0	0	0	1	$y = \overline{A+B}$	$y = A + (A \cdot \overline{B})$
0	0	1	0	$y = \overline{A+B}$	$y = A + (A \cdot B)$
0	0	1	1	$y = 1$	$y = A \cdot 2$
0	1	0	0	$y = \overline{A+B}$	$y = (A \cdot B) + 0$
0	1	0	1	$y = \overline{B}$	$y = (A \cdot B) + (A+B)$
0	1	1	0	$y = A \cdot B + \overline{A} \cdot \overline{B}$	$y = A+B$
0	1	1	1	$y = A+B$	$y = A + (A+B)$
1	0	0	0	$y = \overline{A \cdot B}$	$y = (A+B) + 0$
1	0	0	1	$y = \overline{A \cdot B} + A \cdot \overline{B}$	$y = A-B-1$
1	0	1	0	$y = B$	$y = (A+B) + (A+B)$
1	0	1	1	$y = A+B$	$y = A + (A+B)$
1	1	0	0	$y = 0$	$y = 1$
1	1	0	1	$y = A \cdot \overline{B}$	$y = (A \cdot \overline{B}) - 1$
1	1	1	0	$y = A \cdot B$	$y = (A \cdot B) - 1$
1	1	1	1	$y = A$	$y = A-1$



K500ИП141

**Таблица состояния
Table of States**

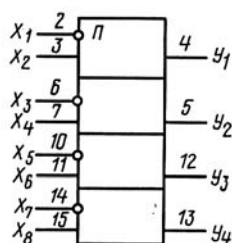
S1	S2	Режим State
0	0	Установка числа Word (number setting)
0	1	Сдвиг вправо Shift right
1	0	Сдвиг влево Shift left
1	1	Хранение числа Word (number) storage



**K500ПУ124,
K500ПУ124Т**

**Таблица истинности
Validity Table**

Входы Inputs					Выходы Outputs							
X ₁	X ₂	X ₃	X ₄	X ₅	Y ₁	Y ₂	Y ₃	Y ₄	Y ₅	Y ₆	Y ₇	Y ₈
1	1	1	1	1	0	1	0	1	0	1	0	1
1	0	1	1	1	1	0	1	0	1	0	1	0
0	1	0	0	0	1	0	1	0	1	0	1	0
0	0	0	0	0	1	0	1	0	1	0	1	0

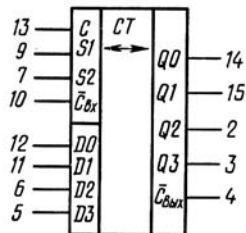


**K500ПУ125,
K500ПУ125Т**

**Таблица истинности
Validity Table**

Входы Inputs								Выходы Outputs			
X ₁	X ₂	X ₃	X ₄	X ₅	X ₆	X ₇	X ₈	Y ₁	Y ₂	Y ₃	Y ₄
0	1	0	1	0	1	0	1	1	1	1	1
1	0	1	0	1	0	1	0	0	0	0	0
1	U _{оп}	1	U _{оп}	1	U _{оп}	1	U _{оп}	0	0	0	0
0	U _{оп}	0	U _{оп}	0	U _{оп}	0	U _{оп}	1	1	1	1
U _{оп}	1	U _{оп}	1	U _{оп}	1	U _{оп}	1	1	1	1	1
U _{оп}	0	U _{оп}	0	U _{оп}	0	U _{оп}	0	0	0	0	0

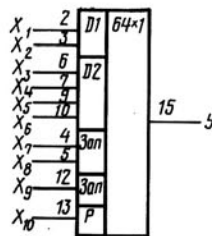
U_{оп} – опорное напряжение
U_{оп} – reference voltage



**K500ИЕ136,
K500ИЕ137**

Вывод	Назначение
2	Выход Q2
3	Выход Q3
4	Выход переноса $\bar{C}_{\text{вых}}$
5	Вход D3
6	Вход D2
7	Вход дешифратора S2
9	Вход дешифратора S1
10	Вход переноса $\bar{C}_{\text{вх}}$
11	Вход D1
12	Вход D0
13	Вход синхронизации C
14	Выход Q0
15	Выход Q1

Lead	Function
2	Q2 output
3	Q3 output
4	$\bar{C}_{\text{вых}}$ carry output
5	D3 input
6	D2 input
7	S2 decoder input
9	S1 decoder input
10	$\bar{C}_{\text{вх}}$ carry input
11	D1 input
12	D0 input
13	Clock input C
14	Q0 output
15	Q1 output



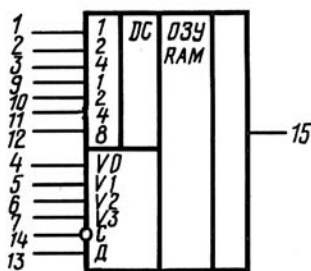
**K500PY148,
K500PY148M**

Вывод	Назначение	Lead	Function
2	Вход дешифратора D1 адреса X ₁	2	D1 address decoder input X ₁
3	Вход дешифратора D1 адреса X ₂	3	D1 address decoder input X ₂
4	Запрет обращения записи X ₇	4	Write access inhibit X ₇
5	Запрет обращения записи X ₈	5	Write access inhibit X ₈
6	Вход дешифратора D2 адреса X ₃	6	D2 address decoder input X ₃
7	Вход дешифратора D2 адреса X ₄	7	D2 address decoder input X ₄
9	Вход дешифратора D2 адреса X ₅	9	D2 address decoder input X ₅
10	Вход дешифратора D2 адреса X ₆	10	D2 address decoder input X ₆
12	Запрет записи X ₉	12	Write inhibit X ₉
13	Разрядный вход X ₁₀	13	Bit input X ₁₀
15	Разрядный выход Y	15	Bit output Y

**Таблица состояния
Table of States**

Состояние входов Input states				Состояние выхода Output state	Операция Operation
X ₇	X ₈	X ₉	X ₁₀	Y	
1	1	H	H	0	Запрет обращения
1	0	H	H	0	Access inhibit
0	1	H	H	0	
0	0	1	H	Соответствует информации, хранимой по выбранному адресу Corresponds to data stored at selected location	Считывание Read
0	0	0	1	0	Запись «1» Write "1"
0	0	0	0	0	Запись «0» Write "0"

H – безразличное состояние
H – "don't care" state

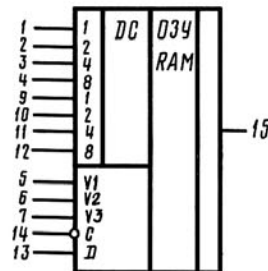


K500PY410

**Таблица истинности
Validity Table**

Вход Input			Выход Output	Режим работы State
V	C	D		
1	H	H	0	Хранение Store
0	0	0	0	Запись «0» Write "0"
0	0	1	0	Запись «1» Write "1"
0	1	H	Информация в «прямом» коде True data	Считывания Read

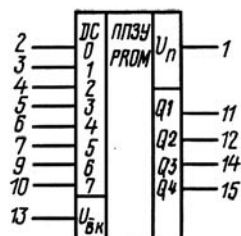
H – безразличное состояние
H – "don't care" state



**K500PY411,
K500PY412**

Вход Input			Выход Output	Режим работы State
V	C	D		
1	H	H	0	Хранение Store
0	0	0	0	Запись «0» Write "0"
0	0	1	0	Запись «1» Write "1"
0	1	H	Информация в «прямом» коде True data	Считывания Read

H – безразличное состояние
H – "don't care" state



K500PE149

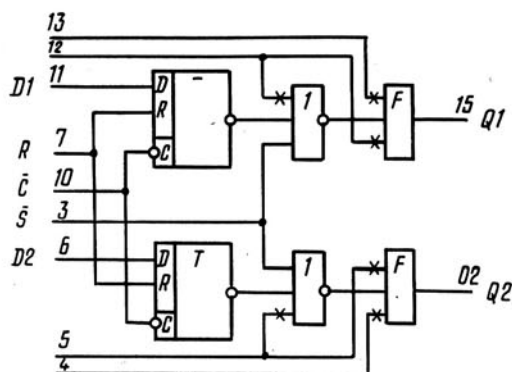
Таблица истинности
Validity Table

Вход выборки кристалла Chip select input	Входы адреса Address inputs								Выходы разрядов Bit outputs			
$\overline{B\kappa}$ ($\overline{Cs}$)	0	1	2	3	4	5	6	7	Q1	Q2	Q3	Q4
1	H	H	H	H	H	H	H	H	0	0	0	0
0	Состояние выходов разрядов соответствует заложенной программе Bit output state corresponds to the loaded program											

а) для положительной логики
a) for positive logic

Вход выборки кристалла Chip select input	Входы адреса Address inputs							Выходы разрядов Bit outputs				
$\overline{B\kappa}$ ($\overline{Cs}$)	0	1	2	3	4	5	6	7	Q1	Q2	Q3	Q4
0	H	H	H	H	H	H	H	H	1	1	1	1
1	Состояние выходов разрядов соответствует заложенной программе Bit output state corresponds to the loaded program											

б) для отрицательной логики
b) for negative logic
H – безразличное состояние
H – "don't care" state

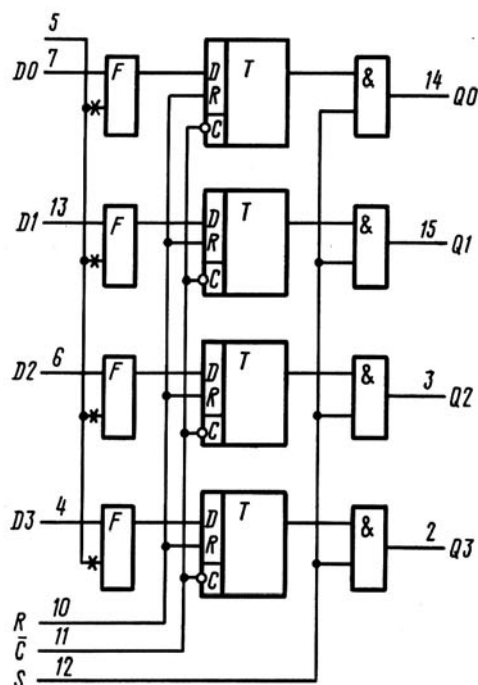


K500ЛГ128

Таблица истинности
Validity Table

Входы Inputs				Выход Output
$D1$	$\overline{C}$	$\overline{S}$	R	$Q_i(n+1)$
1	1	1	1	0
0	0	1	0	0
1	1	0	1	0
0	0	0	1	0
1	1	0	0	$Q_i(n)$
0	0	0	0	$Q_i(n)$
1	0	0	1	1
0	1	0	0	1

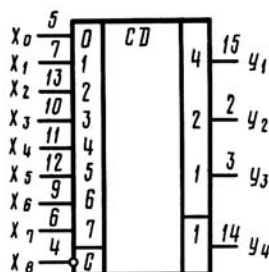
$i = 1, 2$



K500ЛГ129

Таблица истинности
Validity Table

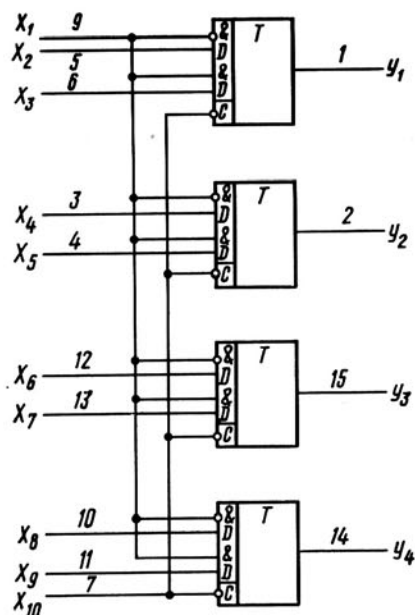
Входы Inputs				Выход Output
D_i	$\overline{C}$	S	R	$Q_i(n+1)$
1	1	0	1	0
0	0	0	0	0
1	1	1	1	0
0	0	1	0	0
1	1	0	1	0
0	0	0	1	0
1	1	1	0	$Q_i(n)$
0	0	1	0	$Q_i(n)$
1	0	1	1	1
0	1	1	0	1



K500IB165

Таблица истинности
Validity Table

Входы Inputs										Выходы Outputs			
X_0	X_1	X_2	X_3	X_4	X_5	X_6	X_7	X_8		$Y_{1(n+1)}$	$Y_{2(n+1)}$	$Y_{3(n+1)}$	$Y_{4(n+1)}$
1	1/0	1/0	1/0	1/0	1/0	1/0	1/0	0	0	0	0	0	1
0	1	1/0	1/0	1/0	1/0	1/0	1/0	0	0	0	0	1	1
0	0	1	1/0	1/0	1/0	1/0	1/0	0	0	0	1	0	1
0	0	0	1	1/0	1/0	1/0	1/0	0	0	0	1	1	1
0	0	0	0	1	1/0	1/0	1/0	0	1	0	0	0	1
0	0	0	0	0	1	1/0	1/0	0	1	0	0	1	1
0	0	0	0	0	0	1	1/0	0	1	1	0	1	1
0	0	0	0	0	0	0	1	0	1	1	1	1	1
0	0	0	0	0	0	0	0	0	0	0	0	0	0
1/0	1/0	1/0	1/0	1/0	1/0	1/0	1/0	1		$Y_{1(n)}$	$Y_{2(n)}$	$Y_{3(n)}$	$Y_{4(n)}$

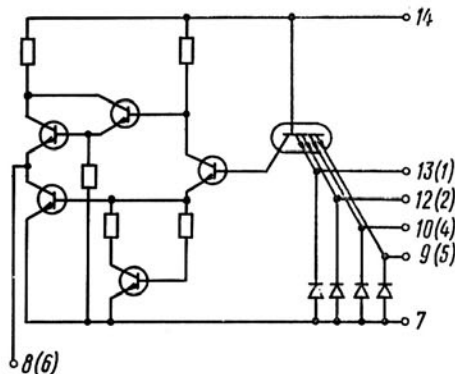


K500TM173

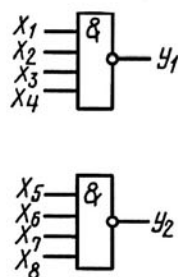
Таблица истинности
Validity Table

X_{10}	X_1	X_{2i}	X_{2i+1}	$Y_{i(n+1)}$
0	0	0	1	0
0	0	1	0	1
0	1	1	0	0
0	1	1	1	1
1	1	1	1	$Y_{i(n)}$

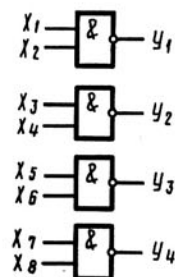
$i = 1, 2, 3, 4$



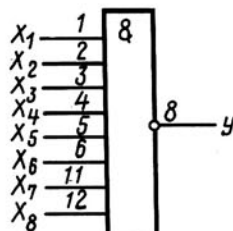
Основной базовый элемент серии K531
Basic element of the K531 family



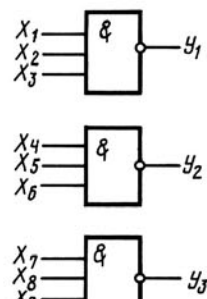
K531ЛА1П



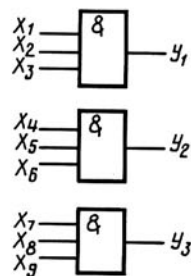
K531ЛА3П



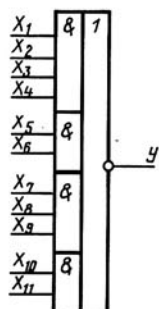
K531ЛА2П



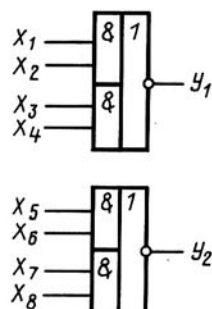
K531ЛА4П



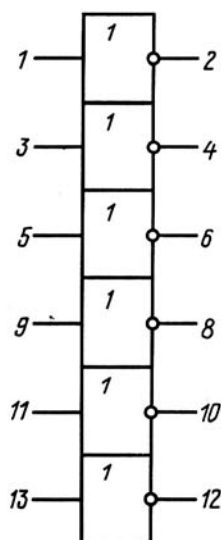
K531ЛИЗП



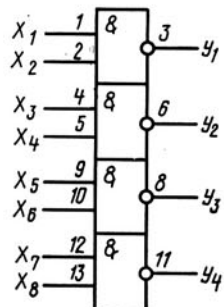
K531ЛР9П



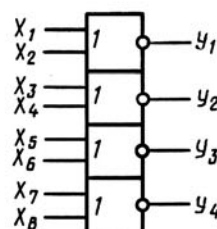
K531ЛР11П



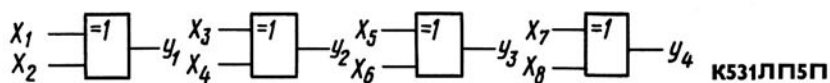
**K531ЛН1П
K531ЛН2П**



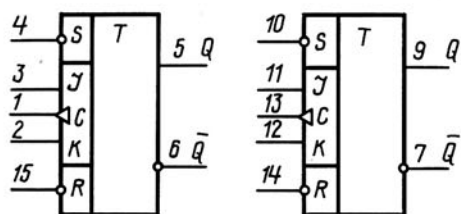
K531ЛА9П



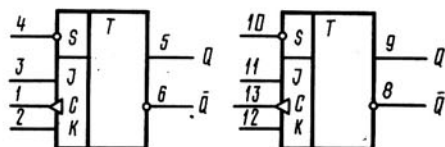
K531ЛЕ1П



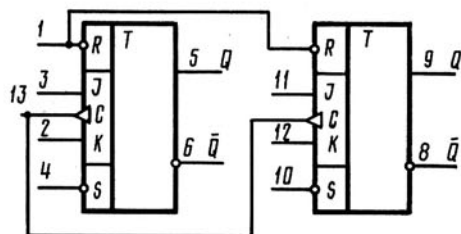
K531ЛГ5П



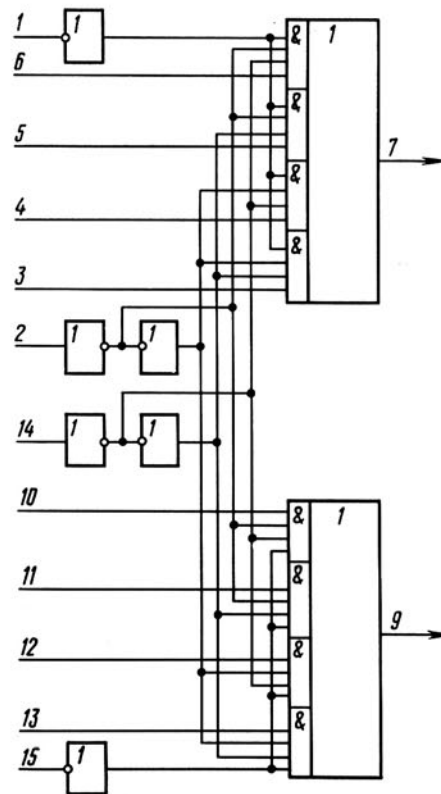
K531ТВ9П



K531ТВ10П

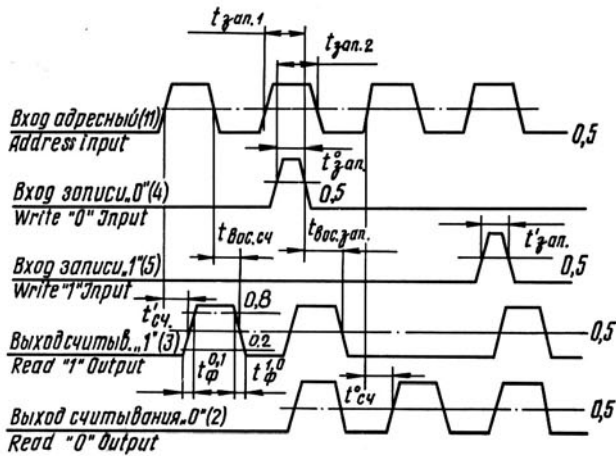


K531ТВ11П



K531КП2П

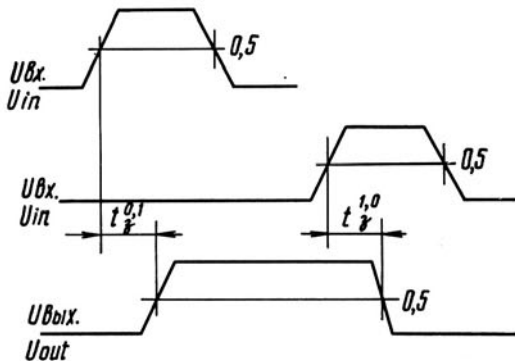
ВРЕМЕННЫЕ ДИАГРАММЫ TIME DIAGRAM



Распределение импульсов микросхем K500PY401, K500PY401M:
 $t_{зан}$ — время записи; $t_{вос.сч}$ — время восстановления считывания;
 $t_{вос.зан}$ — время восстановления записи; $t_{сч}$ — время считывания;
 $t_{ф}$ — время фронта

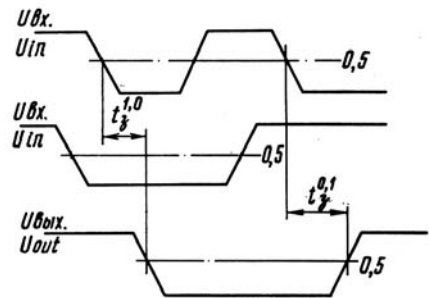
Pulse distribution diagrams for K500PY401, K500PY401M microcircuits:

$t_{зан}$ — write time; $t_{вос.сч}$ — read recovery time; $t_{вос.зан}$ — write recovery time; $t_{сч}$ — read time; $t_{ф}$ — rise time



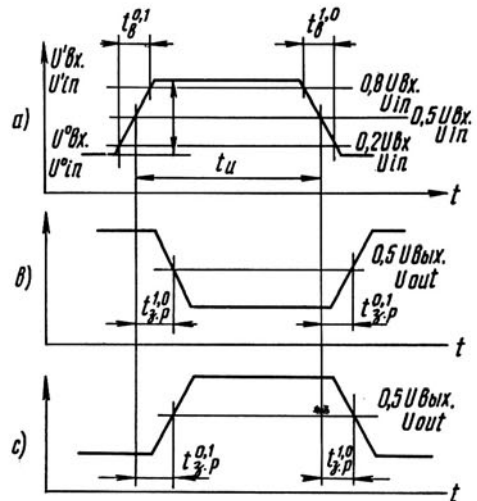
Измерение времени задержки выключения $t_{3.1}^{0.1}$ по входу S и времени задержки включения $t_{3.0}^{1.0}$ по входу R микросхем K500TM130, K500TM130M

Measurement of turn-off delay time $t_{3.1}^{0.1}$ at input S and turn-on delay time $t_{3.0}^{1.0}$ at input R of K500TM130, K500TM130M microcircuits



Измерение времени задержки выключения $t_{3.1}^{0.1}$ и времени задержки включения $t_{3.0}^{1.0}$ по входу C микросхем K500TM130, K500TM134

Measurement of turn-off delay time $t_{3.1}^{0.1}$ and measurement of turn-on delay time $t_{3.0}^{1.0}$ at input C of K500TM130 and K500TM134 microcircuits



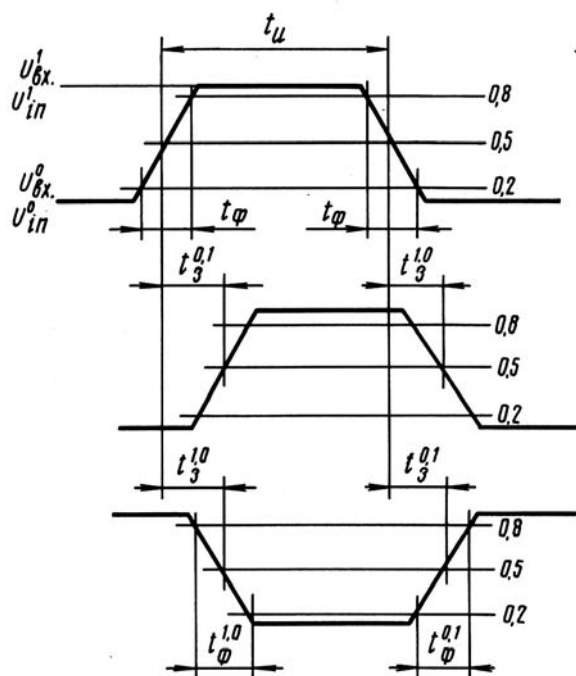
Форма импульсов при измерении динамических параметров микросхем K500LE106T, K500LE106M, K500LP116T, K500LP116M.

Длительность фронтов входного импульса $t_{f.1}^{0.1} = t_{f.0}^{1.0} = (2.0 \pm 0.2)$ нс на уровнях (0.2...0.8) $U_{вх}$. Уровни входного импульса 0.31 В ± 20 мВ и 1.11 В ± 20 мВ. Длительность входного импульса $t_u \geq 20$ нс. Частота следования входных импульсов 10 кГц — 10 МГц:

t_a — время включения; $t_{3.p}$ — время задержки распространения
Pulse waveform when measuring dynamic characteristics of K500LE106T, K500LE106M, K500LP116T, K500LP116M microcircuits.

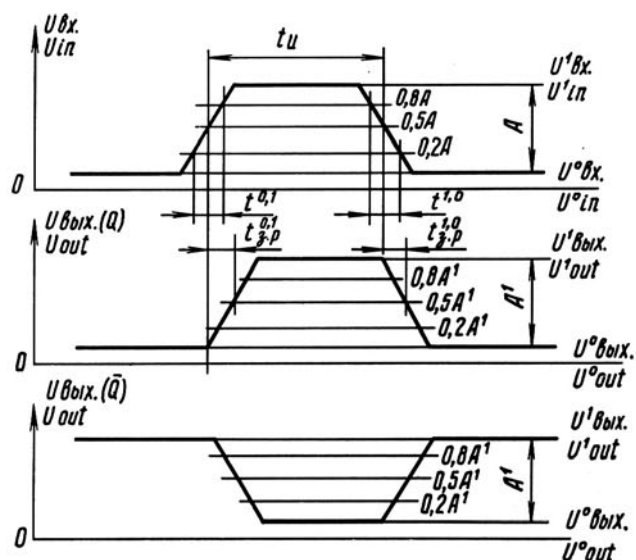
Input pulse rise time $t_{f.1}^{0.1} = t_{f.0}^{1.0} = (2.0 \pm 0.2)$ ns at levels (0.2 to 0.8) U_{in} . Input pulse levels:

0.31 В ± 20 мВ and 1.11 В ± 20 мВ. Input pulse length: $t_u \geq 20$ ns. Input pulse frequency: 10 kHz to 10 MHz: t_a — turn-on time; $t_{3.p}$ — propagation delay time



Измерение времени задержки включения $t_{3,0}^{1,0}$; времени задержки выключения $t_{3,1}^{0,1}$; времени фронта включения $t_{\phi}^{1,0}$ и времени фронта выключения $t_{\phi}^{0,1}$ микросхем K500ЛМ109, K500ЛП107, K500ЛК117: t_u — время импульса

Measurement of turn-on delay time $t_{3,0}^{1,0}$, turn-off delay time $t_{3,1}^{0,1}$, turn-on rise time $t_{\phi}^{1,0}$, turn-off rise time $t_{\phi}^{0,1}$ for microcircuits K500ЛМ109, K500ЛП107, K500ЛК117, t_u — pulse time

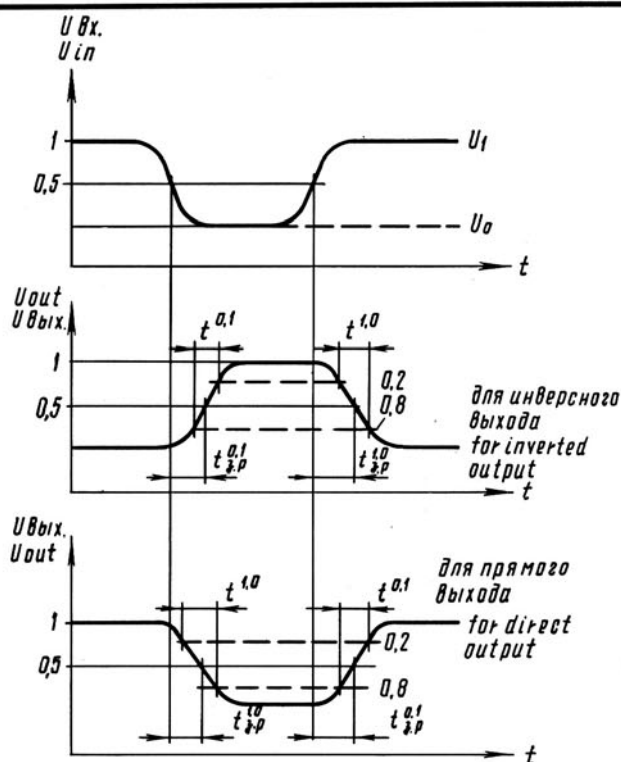


Определение времени задержки распространения включения $t_{3,0}^{1,0}$ и времени задержки распространения выключения $t_{3,1}^{0,1}$ по осциллограммам входных и выходных импульсов микросхем K500ИД161М, K500ИД162М, K500ИД164М:

t_u — время импульса; $A = U_{вх}^1 - U_{вх}^0$; $A' = U_{вых}^1 - U_{вых}^0$

Determining the turn-on propagation delay time $t_{3,0}^{1,0}$ and turn-off propagation delay time $t_{3,1}^{0,1}$ by means of waveforms of input and output pulses of microcircuits K500ИД161М, K500ИД162М, K500ИД164М:

t_u — pulse time; $A = U_{in}^1 - U_{in}^0$; $A' = U_{out}^1 - U_{out}^0$

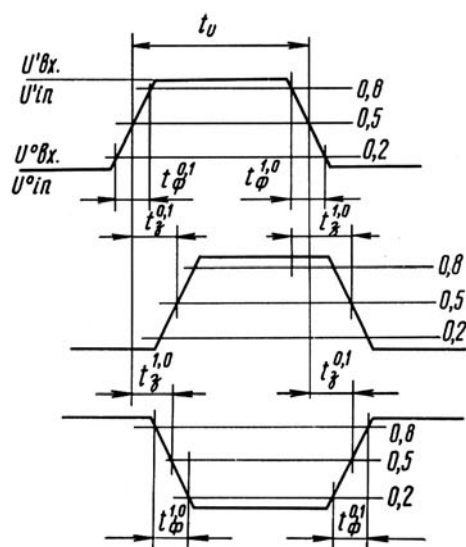


Отсчет динамических параметров микросхем K500ЛМ101, K500ЛМ102, K500ЛП115:

$t_{3,р.}$ — время задержки распространения

Measuring method of dynamic parameters in K500ЛМ101, K500ЛМ102 and K500ЛП115 series ICs:

$t_{3,р.}$ — propagation delay time

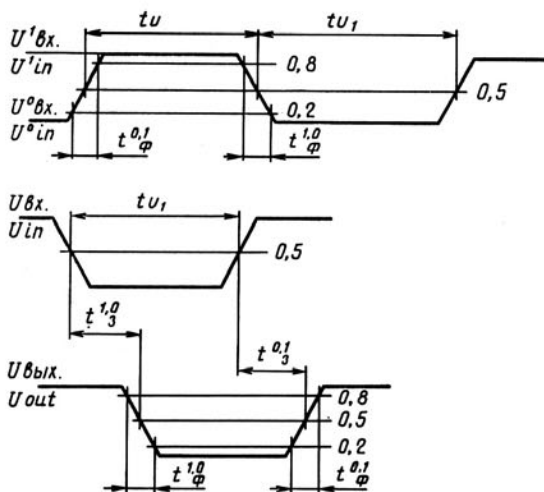


Измерение времени задержки включения $t_{3,0}^{1,0}$, времени задержки выключения $t_{3,1}^{0,1}$, времени фронта включения $t_{\phi}^{1,0}$ и времени фронта выключения $t_{\phi}^{0,1}$ микросхемы K500ЛК121:

t_u — время импульса

Measurement of turn-on delay time $t_{3,0}^{1,0}$, turn-off delay time $t_{3,1}^{0,1}$, turn-on rise time $t_{\phi}^{1,0}$, turn-off rise time $t_{\phi}^{0,1}$ of microcircuit K500ЛК121:

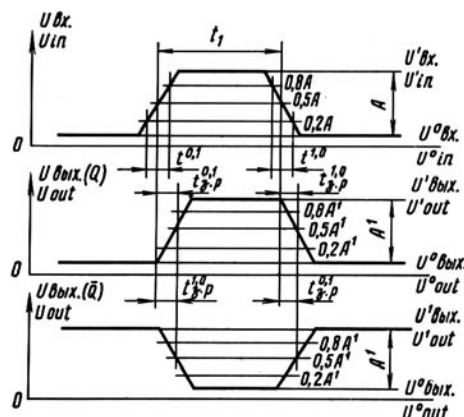
t_u — pulse time



Измерение времени задержки выключения $t_{3,1}^{0,1}$, времени фронта включения $t_{\phi}^{1,0}$ и времени фронта выключения $t_{\phi}^{0,1}$ по входу D микросхем K500TM130, K500TM134, по входу S микросхемы K500TM134, времени задержки включения $t_{3,1}^{1,0}$ по входу D микросхем K500TM130, K500TM134, по входу S микросхемы K500TM134:

t_u – время импульса; $t_{u1} \geq 20$ мс

Measurement of turn-off delay time $t_{3,1}^{0,1}$, turn-on rise time $t_{\phi}^{1,0}$, and turn-off rise time $t_{\phi}^{0,1}$ at D input of microcircuits K500TM130 and K500TM134, at S input of microcircuit K500TM134, turn-on delay time $t_{3,1}^{1,0}$ at D input of microcircuits K500TM130 and K500TM134 and at S input of microcircuit K500TM134: t_u – pulse time; $t_{u1} \geq 20$ ms

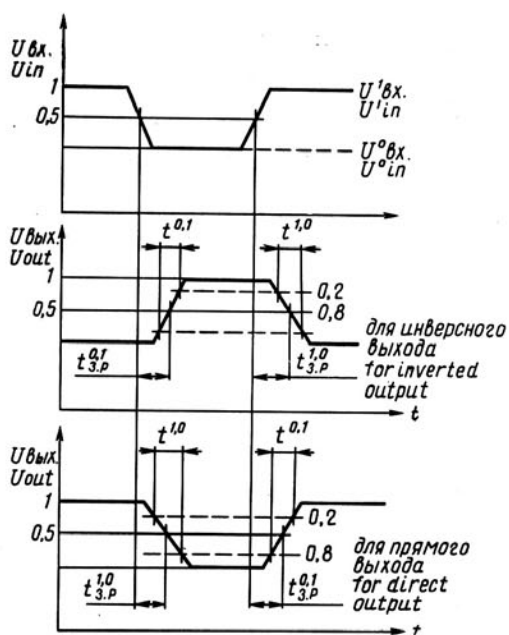


Измерение времени задержки распространения включения $t_{3,p}^{1,0}$ и времени задержки распространения выключения $t_{3,p}^{0,1}$ по осциллограммам входных и выходных импульсов микросхем K500LC118M, K500LC119M:

$$A = U_{ax}^1 - U_{ax}^0, A^1 = U_{ayx}^1 - U_{ayx}^0$$

Measurement of turn-on propagation delay time $t_{3,p}^{1,0}$ and turn-off propagation delay time $t_{3,p}^{0,1}$ by means of wave-forms of input and output pulses for microcircuits K500LC118M, K500LC119M:

$$A = U_{in}^1 - U_{in}^0, A^1 = U_{out}^1 - U_{out}^0$$

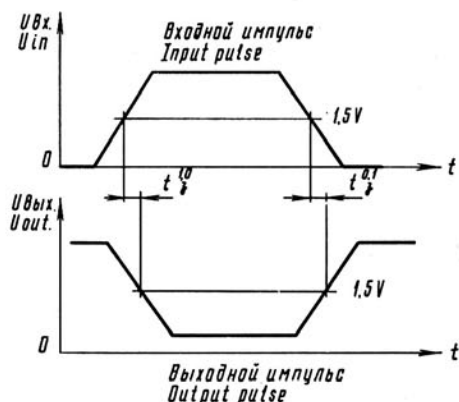


Отсчет динамических параметров микросхем K500IE160, K500IP179, K500IM180:

$t_{3,p}$ – время задержки распространения

Measuring dynamic characteristics of K500IE160, K500IP179 and K500IM180 series ICs:

$t_{3,p}$ – propagation delay time

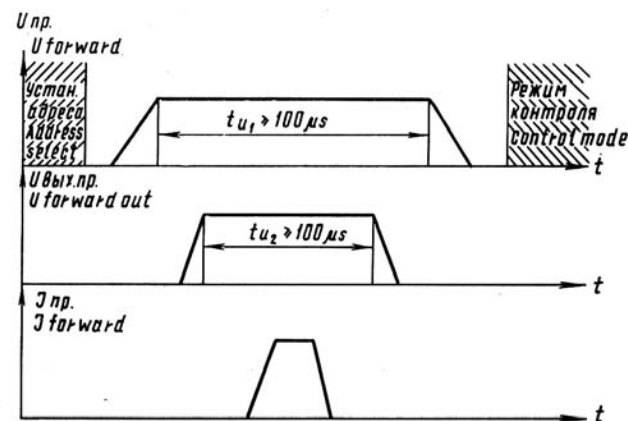


Параметры входного импульса микросхем серии K531:

t_3 – время задержки

Input pulse characteristics of family K531 microcircuits:

t_3 – delay time



Временная диаграмма работы K500PE149:

t_u – время импульса

Performance time diagram of K500PE149:

t_u – pulse time

**СЕРИИ
ИНТЕГРАЛЬНЫХ
МИКРОСХЕМ**
**INTEGRATED
MICROCIRCUITS
FAMILIES**

**Быстродействующие
интегральные микросхемы**
**High-Speed Integrated
Microcircuits**

K131
K599

Микросхемы серий K131, K599 предназначены для построения быстродействующих ЦВМ и устройств дискретной автоматики.

Microcircuits of the K131, K599 families are designed for building high-speed digital computers and analog automatic equipment.

ОСНОВНЫЕ ЭЛЕКТРИЧЕСКИЕ ПАРАМЕТРЫ
BASIC SPECIFICATIONS

Таблица 1
Table 1

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Мощность потребления, мВт Power consumption, mW	Выходное напряжение, В Output voltage, V		Время задержки, нс Delay time, ns		Статическая помехоустойчивость, В Static noise immunity, V	Нагру- зочная способ- ность Fan-out	Кэффи- циент объеди- нения по «ИЛИ» OR fan-in
				лог. «0» log. "0"	лог. «1» log. "1"	включе- ния turn-on	выключе- ния turn-off			
1	2	3	4	5	6	7	8	9	10	11
Серия K131 Family K131										
1 K131ЛА1	Два логических элемента «4И-НЕ» Dual 4-input NAND gate	$5 \pm 0,25$	100	0,4	2,5	10	10	0,4	10	—
2 K131ЛА2	Логический элемент «8И-НЕ» 8-input NAND gate	$5 \pm 0,25$	49	0,4	2,5	12	10	0,4	10	—
3 K131ЛА3	Четыре логических элемента «2И-НЕ» Quad 2-input NAND gate	$5 \pm 0,25$	200	0,4	2,5	10	10	0,4	10	—
4 K131ЛА4	Три логических элемента «3И-НЕ» Triple 3-input NAND gate	$5 \pm 0,25$	152	0,4	2,5	10	10	0,4	10	—

1	2	3	4	5	6	7	8	9	10	11
5 K131ЛА6	Два логических элемента «4И-НЕ» с большим коэффициентом разветвления на выходе Dual power 4-input NAND gate	5±0,25	137	0,4	2,5	12	12	0,4	20	—
6 K131ЛР1	Два логических элемента «2-2И-2ИЛИ-НЕ», один расширяемый по «ИЛИ» Dual 2-wide 2-input AND-NOR invert gate (one is OR-expandable)	5±0,25	116	0,4	2,5	11	11	0,4	10	8
7 K131ЛР3	Логический элемент «2-2-2-3И-4ИЛИ-НЕ» с возможностью расширения по «ИЛИ» OR-expandable 4-wide 2-2-2-3 input AND-OR invert gate	5±0,25	102	0,4	2,5	11	11	0,4	10	8
8 K131ЛР4	Логический элемент «4-4И-2ИЛИ-НЕ» с возможностью расширения по «ИЛИ» OR-expandable 2-wide 4-4-input AND-OR-invert gate	5±0,25	58	0,4	2,5	11	11	0,4	10	8
9 K131ЛД1	Два четырехходовых логических расширителя по «ИЛИ» Dual 4-input OR-expandable gate	5±0,25	—	—	—	—	—	0,4	—	—
10 K131ТВ1	Триггер «J-К» с логикой на входе «3И» J-K-flip-flop plus 3-input AND gate	5±0,25	—	0,4	2,5	27 (по входу «С») (at "C" input) 24 (по входу «J») (at "J" input)	—	0,4	10	—

Таблица 2
Table 2

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления, мА Current consumption, mA		Выходное напряжение, В Output voltage, V		Время задержки распространения, нс Propagation delay time, ns		Коэффициент разветвления по выходу Fan-out	Рабочая частота, МГц Operating frequency, MHz
			в состоянии лог. «0» log. "0" state	в состоянии лог. «1» log. "1" state			при включении turn-on	при выключении turn-off		
1	2	3	4	5	6	7	8	9	10	11
Серия K131 Family K131 1 K131ЛН1	Шесть логических элементов «НЕ» Hex NOT gate	5±0,25	58	26	0,4	2,4	10	10	10	—

1	2	3	4	5	6	7	8	9	10	11
2 K131BP1	Интегральный элемент регулируемой временной задержки Adjustable delay time integrated element	$5 \pm 0,25$	40	16,8	0,4	2,4	10	—	—	—
3 K131TM2	Два Д-триггера Dual D-flip-flop	$5 \pm 0,25$	50	50	0,4	2,4	30 (вход синхронный) (sync. input)	20 (вход синхронный) (sync. input)	10	20

Таблица 3

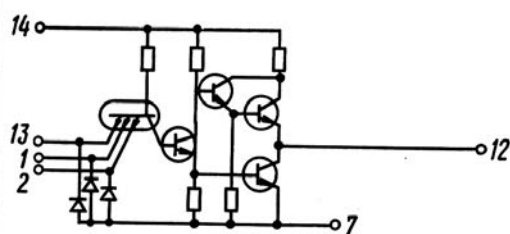
Table 3

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления, мА Current consumption, mA		Выходное напряжение, В Output voltage, V		Время задержки, нс Delaytime, ns	
			при лог. «0» на входе log. "0" at input	при лог. «1» на входе log. "1" at input	лог. «0» log. "0"	лог. «1» log. "1"	включения turn-on	выключения turn-off
Серия K599 Family K599								
1 K599ЛК1	Логический элемент «4-ИЛИ-НЕ/4-ИЛИ» с возможностью расширения по «ИЛИ» OR-expandable 2-wide 4-4-input AND-NOR invert/2-wide 4-4-input AND gate	$5 \pm 0,25$	14	14	0,35 0,4	2,4	15	15
2 K599ЛК3	Два логических элемента «2(ИЛИ-НЕ/ИЛИ-НЕ)» Dual 2-wide 2-input AND-NOR invert/2-wide 2-input AND-OR gate	$5 \pm 0,25$	25	23	0,35 0,4	2,4	15	15
3 K599ЛК4	Логический элемент «2ИЛИ-НЕ/ИЛИ-НЕ» с возможностью расширения по «ИЛИ» OR-expandable 4-wide 2-input AND-OR invert/4-wide 2-input AND-OR gate	$5 \pm 0,25$	16	14	0,35 0,4	2,4	15	15
4 K599ЛК5	Логический элемент «8ИЛИ-НЕ/ИЛИ-НЕ» с возможностью расширения по «ИЛИ» OR-expandable 8-input AND-OR invert/8-input AND-OR gate	$5 \pm 0,25$	12,5	11,5	0,35 0,4	2,4	18	18

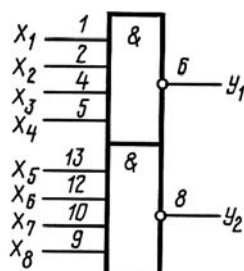
Примечание. Коэффициент объединения по «ИЛИ» – 10. Коэффициент разветвления по выходу – 10.

Note. "OR" fan-in – 10. Fan-out – 10.

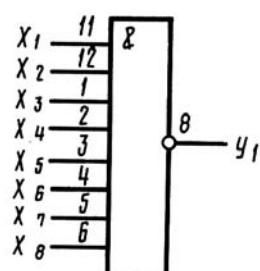
ФУНКЦИОНАЛЬНЫЕ СХЕМЫ FUNCTIONAL DIAGRAMS



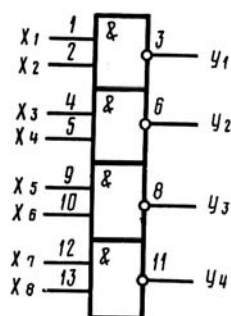
Основной базовый элемент серии K131
Basic element of K131 family



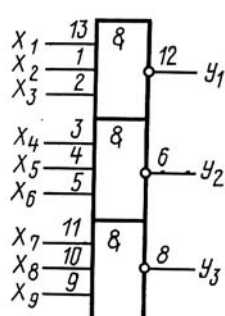
K131ЛА1



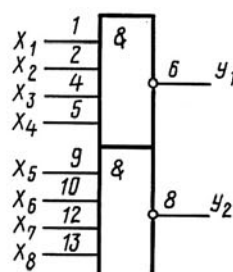
K131ЛА2



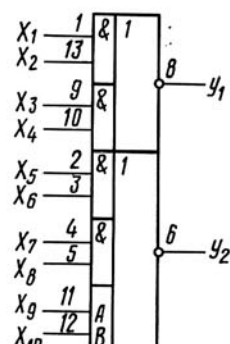
K131ЛА3



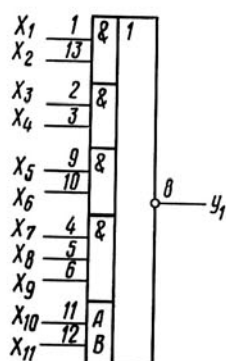
K131ЛА4



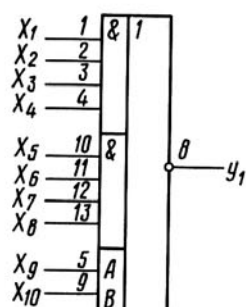
K131ЛА6



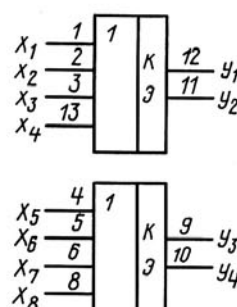
K131ЛР1



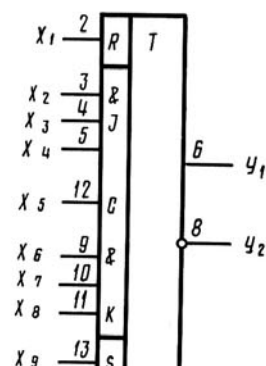
K131ЛР3



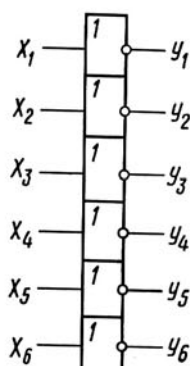
K131ЛР4



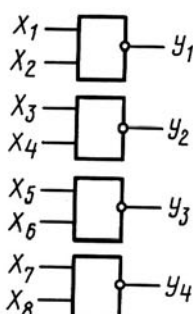
K131ЛД1



K131ТВ1



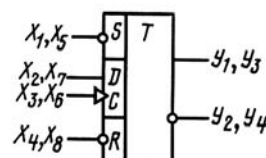
K131ЛН1



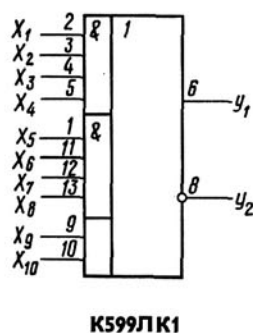
K131БР1

Таблица истинности
Validity Table

Состояние входа до прихода синхронимпульса Input state before clock pulse	Состояние выхода после прихода синхронимпульса Output state after clock pulse	
Вход D D input	Q	$\bar{Q}$
0	0	1
1	1	0

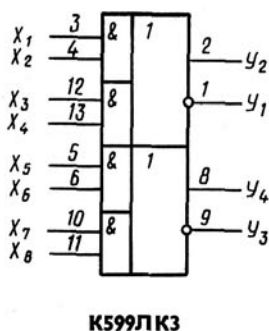


K131ТМ2



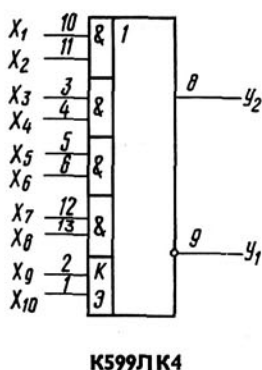
Вывод	Назначение
1	Вход X ₅
2	Вход X ₁
3	Вход X ₂
4	Вход X ₃
5	Вход X ₄
6	Выход Y ₁
8	Выход Y ₂
9	Вход расширителя X ₉
10	Вход расширителя X ₁₀
11	Вход X ₆
12	Вход X ₇
13	Вход X ₈

Lead	Function
1	X ₅ input
2	X ₁ input
3	X ₂ input
4	X ₃ input
5	X ₄ input
6	Y ₁ output
8	Y ₂ output
9	X ₉ expander input
10	X ₁₀ expander input
11	X ₆ input
12	X ₇ input
13	X ₈ input



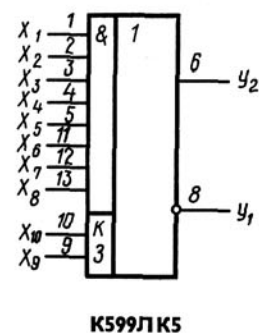
Вывод	Назначение
2	Выход прямой Y ₂
1	Выход инверсный Y ₁
3	Вход X ₁
4	Вход X ₂
5	Вход X ₅
6	Вход X ₆
8	Выход прямой Y ₄
9	Выход инверсный Y ₃
10	Вход X ₇
11	Вход X ₈
12	Вход X ₃
13	Вход X ₄

Lead	Function
2	Y ₂ output (non-invert)
1	Y ₁ output (invert)
3	X ₁ input
4	X ₂ input
5	X ₅ input
6	X ₆ input
8	Y ₄ output (non-invert)
9	Y ₃ output (invert)
10	X ₇ input
11	X ₈ input
12	X ₃ input
13	X ₄ input



Вывод	Назначение
1	Вход расширителя X ₁₀
2	Вход расширителя X ₉
3	Вход X ₃
4	Вход X ₄
5	Вход X ₅
6	Вход X ₆
8	Выход прямой Y ₂
9	Выход инверсный Y ₁
10	Вход X ₁
11	Вход X ₂
12	Вход X ₇
13	Вход X ₈

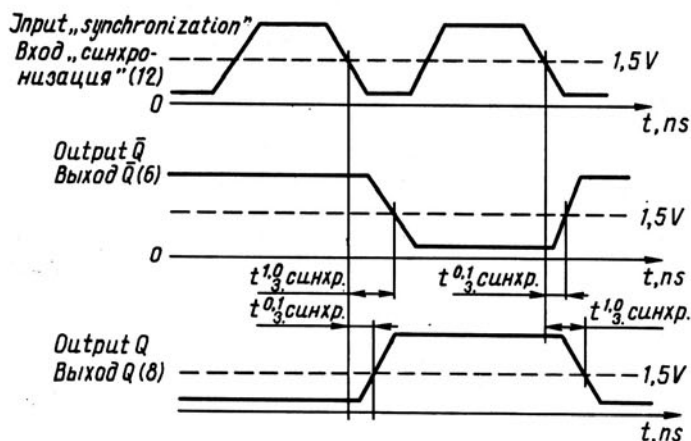
Lead	Function
1	X ₁₀ expander input
2	X ₉ expander input
3	X ₃ input
4	X ₄ input
5	X ₅ input
6	X ₆ input
8	Y ₂ output (non-invert)
9	Y ₁ output (invert)
10	X ₁ input
11	X ₂ input
12	X ₇ input
13	X ₈ input



Вывод	Назначение
1	Вход X ₁
2	Вход X ₂
3	Вход X ₃
4	Вход X ₄
5	Вход X ₅
6	Выход прямой Y ₂
8	Выход инверсный Y ₁
9	Вход расширителя X ₉
10	Вход расширителя X ₁₀
11	Вход X ₆
12	Вход X ₇
13	Вход X ₈

Lead	Function
1	X ₁ input
2	X ₂ input
3	X ₃ input
4	X ₄ input
5	X ₅ input
6	Y ₂ output (non-invert)
8	Y ₁ output (invert)
9	X ₉ expander input
10	X ₁₀ expander input
11	X ₆ input
12	X ₇ input
13	X ₈ input

ВРЕМЕННЫЕ ДИАГРАММЫ TIME DIAGRAMS

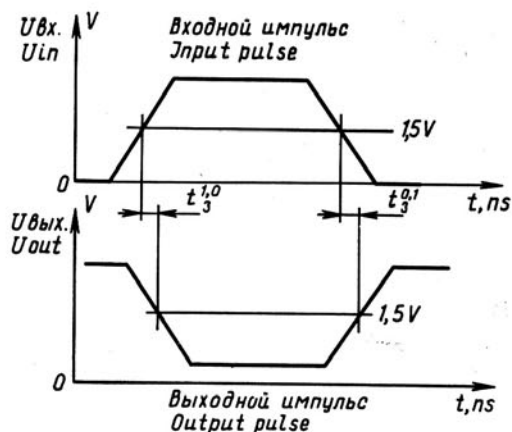


Измерение динамических параметров «J-K» триггера по входу «синхронизация» микросхем серии K131:

$t_{3, \text{синхр.}}$ — время задержки синхронизации

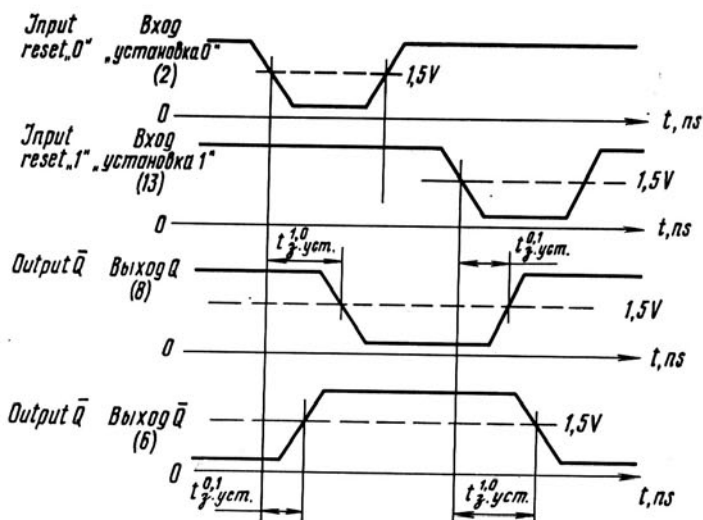
Measuring dynamic characteristics of J-K-flip-flop at “synchr.” input of family K131 microcircuits:

$t_{3, \text{синхр.}}$ — sync. pulse delay time



Измерение времени задержки включения $t_{3, 1,0}^{1,0}$ и времени задержки выключения $t_{3, 0,1}^{0,1}$ микросхем серии K131

Measurement of turn-on delay time $t_{3, 1,0}^{1,0}$ and turn-off delay time $t_{3, 0,1}^{0,1}$ of family K131 microcircuits

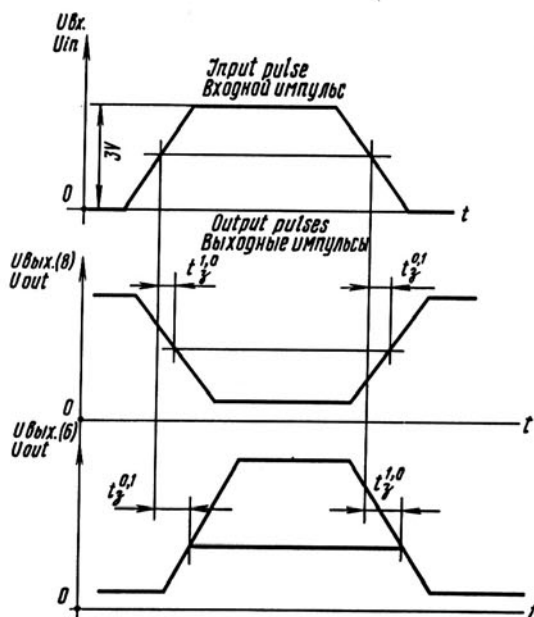


Измерение динамических параметров «J-K» триггера по входам «Установка 0», «Установка 1» микросхем серии K131:

$t_{3, \text{уст.}}$ — время задержки установки

Measuring dynamic characteristics of J-K-flip-flop at “Reset 0” and “Reset 1” inputs of family K131 microcircuits:

$t_{3, \text{уст.}}$ — setting delay time



Выходные и входные импульсы при измерении динамических параметров микросхем серии K599:

$t_{3, \text{уст.}}$ — время задержки

Input and output pulses when measuring dynamic characteristics of family K599 microcircuits:

$t_{3, \text{уст.}}$ — delay time

**СЕРИЯ
ИНТЕГРАЛЬНЫХ
МИКРОСХЕМ**

**INTEGRATED
MICROCIRCUITS
FAMILY**

Маломощные интегральные микросхемы

Low-Power Integrated Microcircuits

K158

Микросхемы серии K158 предназначены для построения узлов ЦВМ и устройств дискретной автоматики малой потребляемой мощности.

Microcircuits of the K158 family are designed for building digital computer units and low-power analog automatic systems.

ОСНОВНЫЕ ЭЛЕКТРИЧЕСКИЕ ПАРАМЕТРЫ BASIC SPECIFICATIONS

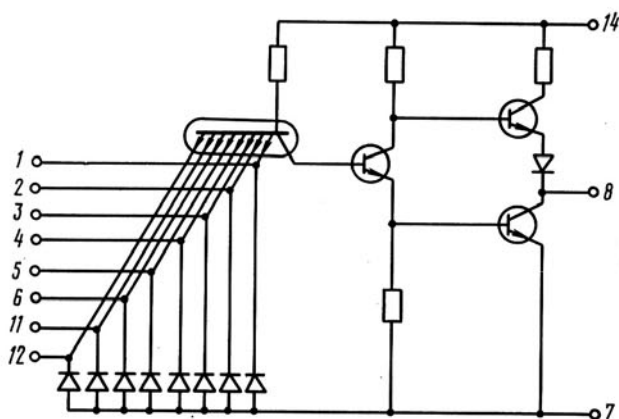
Таблица 1
Table 1

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряже- ние источ- ника пита- ния, В Supply voltage, V	Мощность потребле- ния, мВт Power consump- tion, mW	Выходное напряжение, В Output voltage, V		Время задержки рас- пространения, нс Propagation delay time, ns		Кэффи- циент разветв- ления по выходу Fan-out	Кэффи- циент объедине- ния по входу «ИЛИ» OR fan-in
				лог. «0» log. "0"	лог. «1» log. "1"	при вклю- чении turn-on	при вы- ключении turn-off		
1	2	3	4	5	6	7	8	9	10
Серия K158 Family K158 1 K158ЛА1	Два логических элемента «4И-НЕ» Dual 4-input NAND gate	$5 \pm 0,25$	9,45	0,3	2,4	45	45	10	1
2 K158ЛА2	Логический элемент «8И-НЕ» 8-input NAND gate	$5 \pm 0,25$	4,98	0,3	2,4	85	45	10	1
3 K158ЛА3	Четыре логических элемента «2И-НЕ» Quad 2-input NAND gate	$5 \pm 0,25$	19,4	0,3	2,4	45	45	10	1

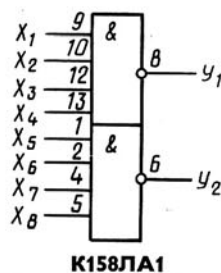
1	2	3	4	5	6	7	8	9	10	
4	K158ЛА4	Три логических элемента «3И-НЕ» Triple 3-input NAND gate	5±0,25	14,5	0,3	2,4	45	45	10	1
5	K158ЛР1	Два логических элемента «2-И-2ИЛИ-НЕ» Dual 2-wide 2-input NAND gate	5±0,25	13,62	0,3	2,4	60	60	10	2
6	K158ЛР3	Логический элемент «2-2-2-3И-4ИЛИ-НЕ» 4-wide 2-2-2-3- input AND-OR invert gate	5±0,25	13,1	0,3	2,4	60	105	10	4
7	K158ЛР4	Логический элемент «4-4И-2ИЛИ-НЕ» 2-wide 4-4-input AND-OR invert gate	5±0,25	6,82	0,3	2,4	60	60	10	2
8	K158ЛР5	Два логических элемента «2-И-2ИЛИ-НЕ» и «2-3И-2ИЛИ-НЕ» Dual 2-wide 2-2-input AND-OR invert gate and 3-2-input AND-OR invert gate	5±0,25	10,5	0,3	2,4	60	60	10	—
9	K158ЛР6	Логический элемент «2-2-3-3И-4ИЛИ-НЕ» 2-wide 2-3-3 AND-4OR invert gate	5±0,25	9,975	0,3	2,4	60	105	10	—
10	K158ТВ1	Триггер «J-K» с логикой на входе «3И» 3AND-input J-K-flip-flop	5±0,25	18,9	0,3	2,4	100	—	10	1

Примечание. Рабочая частота микросхемы K158ТВ1 – 3 МГц.
Note. K158ТВ1 operating frequency is 3 MHz.

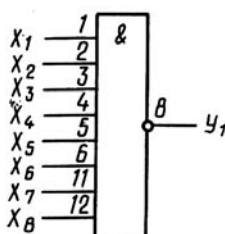
ФУНКЦИОНАЛЬНЫЕ СХЕМЫ FUNCTIONAL DIAGRAMS



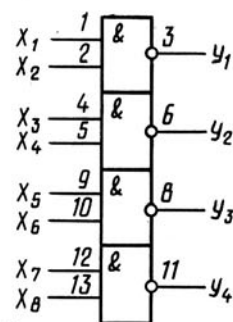
Основной базовый элемент серии K158
Basic element of K158 family



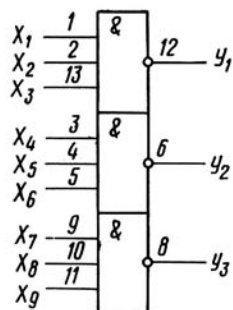
K158ЛА1



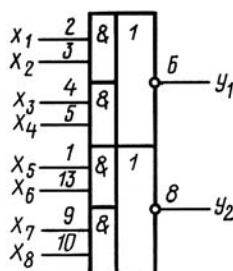
K158ЛА2



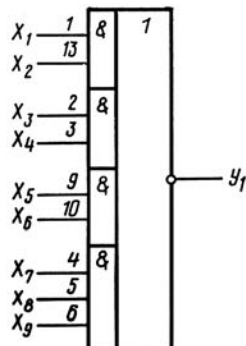
K158ЛА3



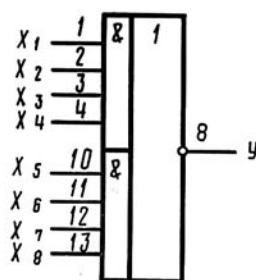
K158ЛA4



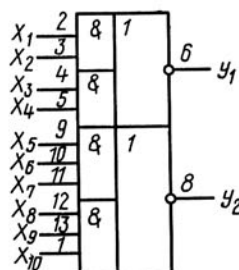
K158ЛP1



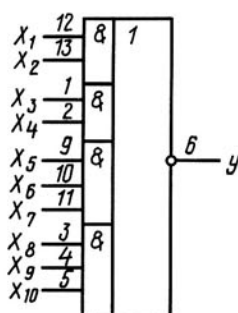
K158ЛP3



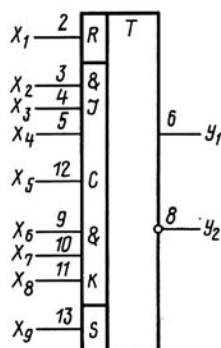
K158ЛP4



K158ЛP5



K158ЛP6

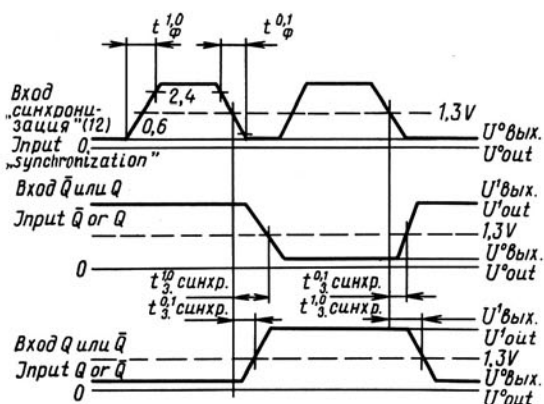


K158ТB1

Таблица истинности
Validity Table

Время до прихода синхронизирующего импульса t_n Time before synchronizing (clock) pulse, t_n		Время после прихода синхронизирующего импульса t_{n+1} Time after synchronizing (clock) pulse, t_{n+1}
Вход $X_2 \cdot X_3 \cdot X_4$ $X_2 \cdot X_3 \cdot X_4$ input	Вход $X_6 \cdot X_7 \cdot X_8$ $X_6 \cdot X_7 \cdot X_8$ input	Выход $Y_1 (n+1)$ $Y_1 (n+1)$ output
0	0	Y_{1n}
1	0	1
0	1	0
1	1	$\bar{Y}_{1n}$

ВРЕМЕННЫЕ ДИАГРАММЫ TIME DIAGRAM

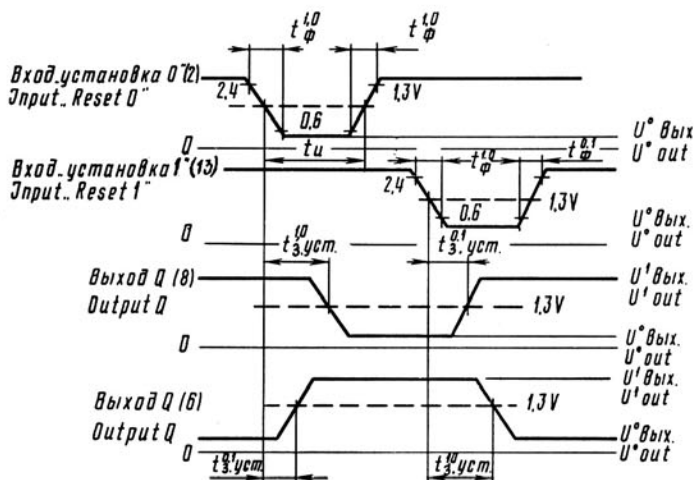


Измерение динамических параметров «J-K» триггера по входу «Синхронизация» микросхем серии K158:

$t_{ф}$ – время фронта; $t_{3, синхр.}$ – время задержки синхронизации

Measuring dynamic characteristics of J-K flip-flop at "synchr." input family K158 microcircuits:

$t_{ф}$ – rise time; $t_{3, синхр.}$ – sync pulse delay



Измерение динамических параметров «J-K» триггера по входам «Установка 0», «Установка 1» микросхем серии K158:

$t_{ф}$ – время фронта; $t_{3, ycm}$ – время задержки установок

Measuring dynamic characteristics of J-K flip-flop at "Reset 0" and "Reset 1" inputs of family K158 microcircuits:

$t_{ф}$ – rise time; $t_{3, ycm}$ – setting delay time

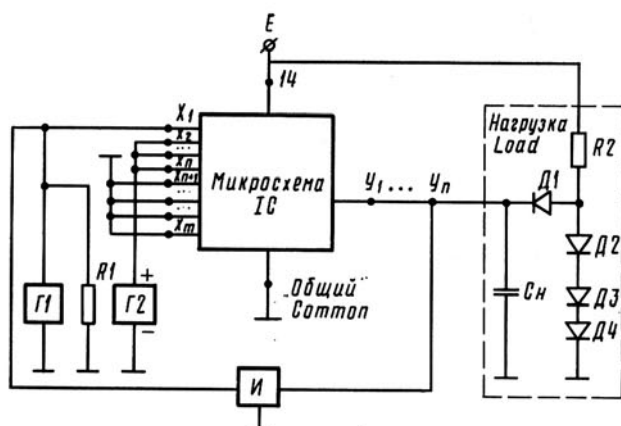


Схема измерения времени задержки включения $t_{3,0}^{1,0}$ и времени задержки выключения $t_{3,1}^{0,1}$ логических элементов серии К158:

Е – источник питающего напряжения; Г1 – генератор импульсов; Г2 – источник постоянного напряжения; И – измеритель динамических параметров; R1 – резистор МЛТ-0,5-75 Ом $\pm 5\%$ (ГОСТ 7113-66); R2 – резистор МЛТ-0,5-1,6 кОм $\pm 5\%$ (ГОСТ 7113-66); Cн – конденсатор. Выводы $X_{n+1} \dots X_m$ подключаются к «общему» выводу для микросхем типа ЛП

Measurement of turn-on delay time $t_{3,0}^{1,0}$ and turn-off delay time $t_{3,1}^{0,1}$, of family K158 logical elements:

Е – supply voltage source; Г1 – pulse generator; Г2 – DC voltage source; И – dynamic characteristics meter; R1 – resistor МЛТ-0,5-75 $\Omega \pm 5\%$ (ГОСТ 7113-66); R2 – resistor МЛТ-0,5-1,6 к $\Omega \pm 5\%$ (ГОСТ 7113-66); Cн – capacitor. For ЛП type microcircuits leads X_{n+1} to X_m are connected to “common” lead

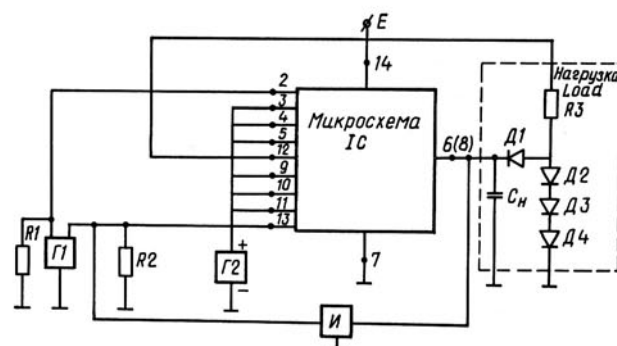
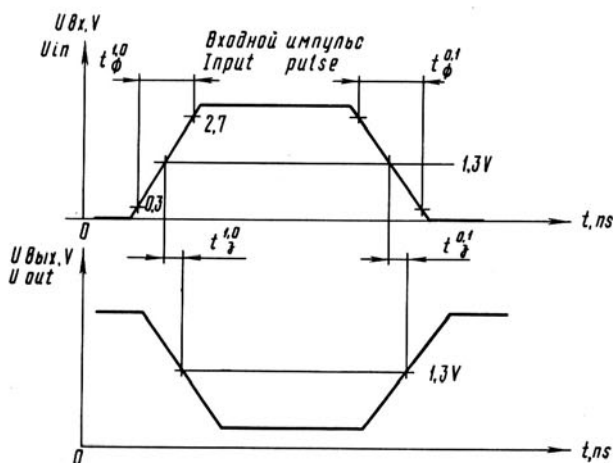


Схема измерения динамических параметров J-K триггера по входам «Установка 0», «Установка 1» микросхемы К158ТБ1: Е – источник питающего напряжения; Г1 – генератор импульсов; Г2 – источник постоянного напряжения; И – измеритель динамических параметров

Measuring dynamic characteristics of J-K flip-flop at “Reset 0” and “Reset 1” inputs of microcircuit K158TB1:

Е – supply voltage source; Г1 – pulse generator; Г2 – DC voltage source; И – dynamic characteristics meter

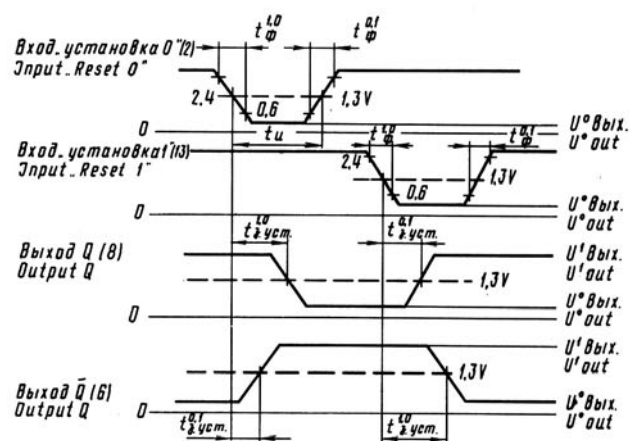


Параметры входного импульса:

длительность фронта $t_{\phi} = 10$ нс; частота $f \leq 1$ МГц; длительность импульса на уровне 1,3 В $t_u \geq 200$ нс; амплитуда $(3 \pm 0,3)$ В; t_3 – время задержки

Input pulse characteristics:

t_3 = delay time; rise time $t_{\phi} = 10$ ns; frequency $f \leq 1$ MHz; pulse duration (t_u) at 1.3 V ≥ 200 ns; amplitude $(3 \pm 0,3)$ V



Измерение динамических параметров J-K триггера по входам «Установка 0», «Установка 1» микросхемы К158ТБ1:

t_{ϕ} – время фронта; $t_{3,ycm}$ – время задержки установки

Measuring dynamic characteristics of J-K flip-flop at “Reset 0” and “Reset 1” inputs of microcircuit K158TB1; t_{ϕ} – rise time; $t_{3,ycm}$ – setting delay time

СЕРИИ
ИНТЕГРАЛЬНЫХ
МИКРОСХЕМ
INTEGRATED
MICROCIRCUITS
FAMILIES

Интегральные микросхемы среднего быстродействия Medium-Speed Integrated Microcircuits

K155
KM155

Микросхемы серий K155, KM155 предназначены для построения узлов ЦВМ и устройств дискретной автоматики среднего быстродействия.

Microcircuits of the K155, KM155 families are designed for building digital computer units and medium-speed analog automatic equipment.

ОСНОВНЫЕ ЭЛЕКТРИЧЕСКИЕ ПАРАМЕТРЫ BASIC SPECIFICATIONS

Таблица 1

Table 1

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Выходное напряжение, В Output voltage, V		Время задержки, нс Delay time, ns		Нагрузочная способность Fan-on	Коэффициент объединения по «ИЛИ» OR fan-in
			лог. «0» log. "0"	лог. «1» log. "1"	включе- ния turn-on	выключе- ния turn-off		
1	2	3	4	5	6	7	8	9
Серии K155 KM155 Families K155 KM155								
1 K155ЛА1 KM155ЛА1	Два логических элемента «4И-НЕ» Dual 4-input NAND gate	5±0,25	0,4	2,4	15	22	10	—
2 K155ЛА2 KM155ЛА2	Логический элемент «8И-НЕ» 8-input NAND gate	5±0,25	0,4	2,4	15	22	10	—
3 K155ЛА3 KM155ЛА3	Четыре логических элемента «2И-НЕ» Quad 2-input NAND gate	5±0,25	0,4	2,4	15	22	10	—
4 K155ЛА4 KM155ЛА4	Три логических элемента «3И-НЕ» Triple 3-input NAND gate	5±0,25	0,4	2,4	15	22	10	—
5 K155ЛА6 KM155ЛА6	Два логических элемента «4И-НЕ» с большим коэффициентом разветвления Dual power 4-input NAND gate	5±0,25	0,4	2,4	15	22	30	—

1	2	3	4	5	6	7	8	9
6 K155ЛА7 KM155ЛА7	Два логических элемента «4И-НЕ» с открытым коллекторным выходом и повышенной нагрузочной способностью (элементы индикации) Dual power 4-input NAND gate with open collector output (with display elements)	$5 \pm 0,25$	0,4	—	15	45	—	—
7 K155ЛА8 KM155ЛА8	Четыре логических элемента «2И-НЕ» с открытым коллекторным выходом (элементы контроля) Quad 2-input NAND gate with open collector output with control units)	$5 \pm 0,25$	0,4	—	15	45	—	—
8 K155ЛР1 KM155ЛР1	Два логических элемента «2И-2ИЛИ-НЕ» (один расширяемый по «ИЛИ») Dual 2-wide 2-input AND-OR invert gate (one OR-expandable)	$5 \pm 0,25$	0,4	2,4	15	22	10	8
9 K155ЛР3 KM155ЛР3	Логический элемент «2-2-2-3И-4ИЛИ-НЕ» с возможностью расширения по «ИЛИ» OR-expandable 4-wide 2-2-2-3-input AND-OR invert gate	$5 \pm 0,25$	0,4	2,4	15	22	10	8
10 K155ЛР4 KM155ЛР4	Логический элемент «4-4И-2ИЛИ-НЕ» с возможностью расширения по «ИЛИ» OR-expandable 2-wide 4-4-input AND-OR invert gate	$5 \pm 0,25$	0,4	2,4	15	22	10	8
11 K155ЛД1 KM155ЛД1	Два четырехходовых логических расширителя по «ИЛИ» Dual OR-expandable 4-input gate	$5 \pm 0,25$	—	—	3	6	—	—
12 K155ЛД3 KM155ЛД3	Восьмивходовый расширитель по «ИЛИ» 8-input OR-expander	$5 \pm 0,25$	—	—	3	6	—	—

Таблица 2

Table 2

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Выходное напряжение, В Output voltage, V		Время задержки, нс Delay time, ns		Нагрузочная способность Fan-out
			лог. «0» log. "0"	лог. «1» log. "1"	включения turn-on	выключения turn-off	
1	2	3	4	5	6	7	8
Серии K155 KM155 Families K155 KM155							
1 K155IE1	Декадный счетчик с фазоимпульсным представлением информации Decade counter with phase-pulse data representation	$5 \pm 0,25$	0,4	2,4	—	—	4
2 K155IE2 KM155IE2	Двоично-десятичный четырехразрядный счетчик Binary-decimal 4-digit counter	$5 \pm 0,25$	0,4	2,4	—	—	10
3 K155IE4 KM155IE4	Счетчик-делитель на 12 Counter-divider by 12	$5 \pm 0,25$	0,4	2,4	—	—	10
4 K155IE5 KM155IE5	Двоичный счетчик Binary counter	$5 \pm 0,25$	0,4	2,4	—	—	10

1	2	3	4	5	6	7	8
5 K155IM1 KM155IM1	Одноразрядный полный сумматор One-digit full adder	5±0,25	0,4	2,4	55 (выводы 2—4) (leads 2-4) 80 (выводы 11—5) (leads 11-5)	25 (выводы 2—4) (leads 2-4) 70 (выводы 11—5) (leads 11-5)	5 (вывод 4) (lead 4) 3 (выводы 10 или 11) (leads 10 or 11)
6 K155IM2 KM155IM2	Двухразрядный полный сумматор Two-digit full adder	5±0,25	0,4	2,4	42 (выводы 5—12) (leads 5-12) 27 (выводы 5—10) (leads 5-10) 35 (выводы 13—12) (leads 13-12)	38 (выводы 5—12) (leads 5-12) 19 (выводы 5—10) (leads 5-10)	5 (вывод 10) (lead 10)
7 K155IM3 KM155IM3	Четырехразрядный полный сумматор 4-digit full adder	5±0,25	0,4	2,4	42 (выводы 13—6) (leads 13-6) 55 (выводы 13—15) (leads 13-15) 32 (выводы 13—14) (leads 13-14)	38 (выводы 13—6) (leads 13-6) 55 (выводы 13—15) (leads 13-15)	5 (вывод 14) (lead 14)
8 K155TB1, KM155TB1	Триггер «J-K» с логикой на входе «3И» J-K-flip-flop with 3-input AND-gate at the input	5±0,25	0,4	2,4	40	25	10
9 K155TM2 KM155TM2	Два триггера типа «Д» Dual D-flip-flop	5±0,25	0,4	2,4	40	25	10
10 K155ЛИ1	Четыре логических элемента «2И» Quad 2-input. AND gate	3±0,3	0,25	1,6	20	20	5
	Шесть логических элементов «НЕ» Hex NOT gate	5±0,25	0,4	2,4	27	19	—
11 K155ЛН1		5±0,25	0,4	2,4	15	22	10

Примечания:

1. Время задержки включения и выключения по входу «С1» для ИС: K155IE2, K155IE4 – 100 нс; K155IE5 – 135 нс.

2. Максимальная частота входного сигнала для ИС: K155IE1 – 4 МГц; K155TB1 – 10 МГц; K155TM2 – 10 МГц.

Notes:

1. Turn-on and turn-off delay time for C1: K155IE2, K155IE4 – 100 ns; K155IE5 – 135 ns.

2. Maximum input frequency for IC: K155IE1 – 4 MHz; K155TB1, K155TM2 – 10 MHz.

Таблица 3

Table 3

Обозначение микросхемы	Функциональное назначение	Напряжение источника питания, В	Выходное напряжение, В Output voltage, V		Время задержки включения от входов «синхронизации», нс	Время задержки выключения от входов «синхронизации», нс	Время задержки включения от входа «Д», нс	Время задержки выключения от входа «Д», нс	Нагрузочная способность
Microcircuit designation	Function	Supply voltage, V	лог. «0» log. "0"	лог. «1» log. "1"	Turn-on delay time from "SYNCH-RO" input, ns	Turn-off delay time from "SYNCH-RO" input, ns	Turn-on delay time from "D" input, ns	Turn-off delay time from "D" input, ns	Fan-out
Серии K155 KM155 Families K155, KM155									
1 K155IP1 KM155IP1	Четырехразрядный универсальный сдвиговый регистр General-purpose 4-digit shift register	5±0,25	0,4	2,4	35	35	—	—	10
2 K155TM5 KM155TM5	Четыре D-триггера Quad D-flip-flop	5±0,25	0,4	2,4	15	30	25	30	10
3 K155TM7 KM155TM7	Четыре D-триггера с прямыми и инверсными выходами Quad D-flip-flop with forward and inverse outputs	5±0,25	0,4	2,4	15	30	25 (до прямого выхода) (to forward output) 15 (до инверсного выхода) (to inverse output)	30 (до прямого выхода) (to forward output) 40 (до инверсного выхода) (to inverse output)	—

Таблица 4
Table 4

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления, мА Current consumption, mA	Выходное напряжение, В Output voltage, V		Время задержки, нс Delay time, ns		Время задержки включения от входа «синхронизации считывания» до выхода, нс Turn-on delay time from "SYNCHRO read" input to output, ns	Время задержки выключения от входа «синхронизации считывания» до выхода, нс Turn-off delay time from "SYNCHRO read" input to output, ns	Максимальное напряжение статической помехи, В Maximum static noise voltage, V
				лог. «0» log. "0"	лог. «1» log. "1"	включения turn-on	выключения turn-off			
1 Серии K155, KM155 Families K155, KM155 K155ИД1 KM155ИД1	Преобразование двоично-десятичного кода в десятичный и управление высоковольтным индикатором Binary-decimal-to-decimal-code converter plus high-voltage display control	5±0,25	25	2,5	60	—	—	—	—	0,4
2 K155КП5 KM155КП5	Коммутатор 8 каналов на один без стробирования 8-to-1 channel switch without gating	5±0,25	43	0,4	2,4	14	20	—	—	—
3 K155КП7 KM155КП7	Коммутатор 8 каналов на один со стробированием 8-to-1 channel switch with gating	5±0,25	48	0,4	2,4	14	20	—	—	—
4 K155ХЛ1, KM155ХЛ1	Многофункциональный элемент для ЭВМ Multifunctional logic element for computer	5±0,25	95	0,4	$I_{\text{вых.}} = 1,25 \text{ mA}$ $I_{\text{out}} = 1.25 \text{ mA}$	—	—	25	45	—

Таблица 5
Table 5

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Лог. «0» усилителя считывания «0» в режиме выборки, В Log. "0" output level for "0" sense amplifier during access time, V	Выходной ток усилителя считывания «1» в режиме выборки, мкА Output current for "1" sense amplifier during access time, μA	Лог. «0» усилителя считывания «1» в режиме выборки, В Log. "0" output level for "1" sense amplifier during access time, V	Выходной ток усилителя считывания «0» в режиме выборки, мкА Output current for "0" sense amplifier during access time, μA	Время восстановления после записи, нс ($C_H=15\text{ пФ}$) Recovery time after write cycle, ns ($C_L=15\text{ пФ}$)	Время считывания лог. «0» по адресным шинам, нс Log. "0" read cycle time from address buses, ns	Время считывания лог. «1» по адресным шинам, нс Log. "1" read cycle time from address buses, ns
1 Серии K155, KM155 Families K155, KM155 K155PY1, KM155PY1	Оперативное запоминающее устройство на 16 бит (16 слов × 1 разряд) со схемами управления 16-bit read/write memory (16 words/bit) with driving circuits	5±0,25	0,4	250	0,4	250	60	45 ($C_H=15 \text{ пФ}$) ($C_L=15 \text{ пФ}$) 55 ($C_H=200 \text{ пФ}$) ($C_L=200 \text{ пФ}$)	25 ($C_H=15 \text{ пФ}$) ($C_L=15 \text{ пФ}$) 35 ($C_H=200 \text{ пФ}$) ($C_L=200 \text{ пФ}$)

Таблица 6
Table 6

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Выходной ток, мА Output current, μ A		Лог. «0» в режиме хранения «1» в невыбранных адресах, В Log. "0" output level for "1" storage in unaccessed locations, V	Лог. «0» в режиме считывания, В Log. "0" output level during read cycle, V	Время восстановления усилителя считывания после записи «0» и «1», нс Sense amplifier recovery time after "0" and "1" write cycle, ns	Время задержки включения, время задержки выключения от входа разрешения выборки усилителя считывания, нс Sense amplifier turn-on/turn-off delay time from enable access input, ns	Время задержки включения, время задержки выключения от адресного входа до выхода усилителя считывания, нс Sense amplifier turn-on/turn-off delay time from address input to read amplifier output, ns
			в режиме считывания read cycle	в режиме хранения storage cycle					
1 Серии K155, KM155 Families K155, KM155 K155PY2, KM155PY2	ОЗУ на 64 бит с произвольной выборкой (16 слов $\times$ 4 разряда) 64-bit random-access read/write memory (16 words/4 bit)	$5 \pm 0,25$	20	20	0,4	0,4	70	50	60

Таблица 7
Table 7

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Выходное напряжение, В Output voltage, V		Время задержки включения, время задержки выключения Turn-on/turn-off delay time			Время задержки включения от входа установки «0» до выхода, нс Turn-on delay time from "reset" input "0" to Q output, ns	Нагрузочная способность Circuit capacity
			лог. «0» log. "0"	лог. «1» log. "1"	от входа предварительной записи до выхода, нс from preliminary write input to output, ns	от входа «обратный счет» до выхода «обратный перенос», нс from "reverse count" input to "reverse carry" output, ns	от входа «вычитание» до выхода «заем», нс from "subtract input" to "borrow" output, ns		
1 Серии K155, KM155 Families K155, KM155 K155IE6, KM155IE6	Двоично-десятичный реверсивный счетчик Binary-decimal reverse counter	$5 \pm 0,25$	0,4	2,4	40	24	24	35	10
2 K155IE7, KM155IE7	Четырехразрядный двоичный реверсивный счетчик Binary 4-digit-reverse counter	$5 \pm 0,25$	0,4	2,4	40	24	24	35	10

Таблица 8
Table 8

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Выходное напряжение, В Output voltage, V		Время задержки включения от счетного входа до выхода «Z», нс Turn-on delay time from "count" input to "Z"-output, ns	Время задержки выключения от счетного входа до выхода «Z», нс Turn-off delay time from "count" input to "Z"-output, ns	Время задержки включения от входа «последовательного включения» до выхода «Y», нс Turn-on delay time from "series connection" input to "Y" output, ns	Время задержки выключения от входа «последовательного включения» до выхода «Y», нс Turn-off delay time from "series connection" input to "Y" output, ns	Время задержки включения от счетного входа до выхода «Y», нс Turn-on delay time from "count" input to "Y" output, ns	Время задержки выключения от счетного входа до выхода «Y», нс Turn-off delay time from "count" input to "Y" output, ns
			лог. «0» logical "0"	лог. «1» logical "1"						
1 Серии K155, KM155 Families K155, KM155 K155ИЕ8	Делитель частот с переменным коэффициентом деления Variable scaler	5±0,25	0,4	2,4	26	18	10	14	30	39

Таблица 9
Table 9

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления, мА Current consumption, mA	Выходное напряжение, В Output voltage, V		Время задержки распространения, нс Propagation delay time, ns		Выходной ток закрытой схемы, мА Closed-circuit output current, mA
				лог. «0» log. "0"	лог. «1» log. "1"	при включении turn-on	при выключении turn-off	
1 Серии K155, KM155 Families K155, KM155 K155ЛИ5	Два двухвходовых логических элемента «2И» с транзистором с открытым коллекторным выходом Dual 2-input AND gate with open collector output	5±0,25	65 (при лог. «0») (at log. "0") 11 (при лог. «1») (at log. "1")	0,4 (остаточное напряжение) (residual voltage)	—	—	—	0,1
2 K155ЛП7	Два двухвходовых логических элемента «2И-НЕ» с общим входом и двумя мощными транзисторами Dual 2-input NAND gate with common input and 2 power transistors	5±0,25	11 (при лог. «0») (at log. "0") 4 (при лог. «1») (at log. "1")	0,4	2,4	—	—	0,1
3 K155АГ1	Одновибратор с логическим элементом на входе Monostable flip-flop with a logic element input	5±0,25	40	0,4	2,4	70	80	—
4 K155ТЛ1	Два триггера Шмитта с логическим элементом на входе Dual Schmitt flip-flop with a logic gate input	5±0,25	32 (при лог. «0») (at log. "0") 23 (при лог. «1») (at log. "1")	0,4	2,4	22	27	—

Таблица 10
Table 10

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления, мА Current consumption, mA	Выходное напряжение лог. «0», В Log. "0" output voltage, V	Выходной ток лог. «1», мкА Log. "1" output current, μ A	Время задержки включения или выключения выборки адреса, нс Address access turn-on/turn-off delay time, ns	Время задержки включения или выключения разрешения выборки, нс Enable access turn-on/turn-off delay time, ns
1 Серии K155, KM155 Families K155, KM155 K155ПР6, KM155ПР6	Преобразователь двоично-десятичного кода в двоичный Binary/decimal to binary code converter	5±0,25	104	0,4	100	40	35
2 K155ПР7, KM155ПР7	Преобразователь двоичного кода в двоично-десятичный Binary to binary/decimal code converter	5±0,25	104	0,4	100	40	35
3 K155PE21	ПЗУ на 1024 бит с использованием в качестве преобразователя двоичного кода в код знаков русского алфавита 1024-bit read-only memory converting binary code to letter code of the Russian alphabet	5±0,25	130	0,4	100	60	30
4 K155PE22	ПЗУ на 1024 бит с использованием в качестве преобразователя двоичного кода в код знаков латинского алфавита 1024-bit read-only memory converting binary code to letter code of the Latin alphabet	5±0,25	130	0,4	100	60	30
5 K155PE23	ПЗУ на 1024 бит с использованием в качестве преобразователя двоичного кода в код арифметических знаков и цифр 1024-bit read-only memory converting binary code to the mathematical symbols and digital code	5±0,25	130	0,4	100	60	30
6 K155PE24	ПЗУ на 1024 бит с использованием в качестве преобразователя двоичного кода в код дополнительных знаков 1024-bit read-only memory converting binary code to the complementary character code	5±0,25	130	0,4	100	60	30

Таблица 11
Table 11

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления, мА Current consumption, mA	Выходное напряжение лог. «0» усилителя считывания «0», В Log. "0" output level for read amplifier		Время восстановления после записи, нс Reset time after write, ns	Время считывания информации по адресным шинам, нс Read time at X ₁ and Y ₁ buses, ns	
				в режиме выборки read mode, V	после режима полувыборки half-read mode, V		при лог. «0» at log. "1"	при лог. «1» at log. "1"
1 Серия K155 Family K155 K155PY3	Оперативное запоминающее устройство на 16 бит с вентиляемым входом усилителей записи 16-bit read/write memory with gating write amplifier	5±0,25	91	0,4	0,4	60 (C _H =15нФ) (C _L =15 pF)	45 (C _H =15нФ) (C _L =15 pF) 55 (C _H =200нФ) (C _L =200pF)	25 (C _H =15нФ) (C _L =15pF) 35 (C _H =200нФ) (C _L =200 pF)

Таблица 12
Table 12

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления, мА Current consumption, μ A		Выходное напряжение, В Output voltage, V		Выходной ток лог. «1», мА Log. "1" output current, mA	Время задержки распространения, нс Propagation delay time, ns		Коэффициент разветвления по выходу Fan-out
			лог. «0» log. "0"	лог. «1» log. "1"	лог. «0» log. "0"	лог. «1» log. "1"		при включении turn-on	при выключении turn-off	
Серия K155 Family K155 1 K155ЛН2	Шесть инверторов с открытым коллекторным выходом Six inverters with open collector output	$5 \pm 0,25$	33	12	0,4	—	0,25	15	55	10
2 K155ЛЛ1	Четыре 2-входовых логических элемента «ИЛИ» Quad 2-input OR-gate	$5 \pm 0,25$	33	22	0,4	2,4	—	22	15	—
3 K155ЛА11	Четыре 2-входовых высокоомных логических элемента «И-НЕ» с открытым коллектором Quad 2-input high-voltage NAND gate with open collector	$5 \pm 0,25$	22	8	0,4	—	—	17	24	—
4 K155ЛА12	Четыре 2-входовых логических элемента «И-НЕ» с высокой нагрузочной способностью Quad 2-input NAND gate with high load capacity	$5 \pm 0,25$	54	15,5	0,4	2,4	—	15	22	—
5 K155ЛЕ1	Четыре 2-входовых логических элемента «ИЛИ-НЕ» Quad 2-input NOR gate	$5 \pm 0,25$	27	16	0,4	2,4	—	15	22	—
6 K155ЛЕ2	Два 4-входовых логических элемента «НЕ-ИЛИ» со стробирующим импульсом и расширяющими узлами Dual 4-input OR-invert gate with strobing pulse and expanding units	$5 \pm 0,25$	19	16	0,4	2,4	—	15	22	—

Таблица 13
Table 13

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления, мА Power consumption, mA	Выходное напряжение, В Output voltage, V		Время задержки распределения, нс Propagation delay time, ns	
				лог. «0» log. "0"	лог. «1» log. "1"	при включении turn-on	при выключении turn-off
Серия K155 Family K155 1 K155ИД3	Дешифратор демультиплексор 4 линии на 16 (преобразование двоичнодесятичного кода в десятичный) Decoder-demultiplexor 16 lines from 4 (binary-decimal to decimal code conversion)	$5 \pm 0,25$	56	0,4	2,4	33 (для входов 20—23) (for inputs 20—23) 27 (для входов 18, 19) (for inputs 18, 19)	36 (для входов 20—23) (for inputs 20—23) 30 (для входов 18, 19) (for inputs 18, 19)

Таблица 14
Table 14

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления, мА Current consumption, mA	Выходное напряжение, В Output voltage, V		Время задержки распространения, нс Propagation delay time, ns	
				лог. «0» log. "0"	лог. «1» log. "1"	при включении turn-on	при выключении turn-off
Серия K155 Family K155 1 K155ИПЗ	Арифметико-логическое устройство Arithmetic-logic unit	5±0,25	150	0,4	2,4	25 (для входов 1, 2, 18—23 по выходам 15, 17) (for inputs 1, 2, 18—23 to outputs 15, 17) 48 (для входов 1, 2, 18—23 по выходам 9—11, 13—14) (for inputs 1, 2, 18—23 to outputs 9—11, 13—14)	25 (для входов 1, 2, 18—23 по выходам 15, 17) (for inputs 1, 2, 18—23 to outputs 15, 17) 34 (для входов 1, 2, 18—23 по выходам 9—11, 13) (for inputs 1, 2, 18—23 to outputs 9—11, 13)

Таблица 15
Table 15

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления, мА Current consumption, mA	Выходное напряжение лог. «0», В Log. "0" output voltage, V	Выходной ток лог. «1», мкА Log. "1" output current mA	Время задержки распространения по входу «разрешения выборки», нс Chip enable input propagation delay time, ns		Входной ток лог. «0», мА Log. "0" input current, mA
						при включении turn-on	при выключении turn-off	
Серия K155 Family K155 1 K155ПЕЗ	Программируемое постоянное запоминающее устройство ППЗУ емкостью 256 бит (32 слова × 8 разрядов) 256-bit PROM (32 × 8 organization)	5±0,25	110	0,5	100	50	50	—1,6

Таблица 16
Table 16

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления, мА Current consumption, mA		Выходное напряжение, В Output voltage, V		Время задержки распространения, нс Propagation delay time, ns	
			в состоянии лог. «0» log. "0" state	в состоянии лог. «1» log. "1" state	лог. «0» log. "0"	лог. «1» log. "1"	при включении turn-on	при выключении turn-off
1	2	3	4	5	6	7	8	9
Серия K155 Family K155 1 K155ЛНЗ	Шесть буферных инверторов с повышен-	5±0,25	38	42	0,4	—	23	15

1	2	3	4	5	6	7	8	9
1 K155ЛНЗ	ным коллекторным напряжением Six buffer inverters with increased collector voltage				при $I_{\text{вых}} = 16 \text{ мА}$ при $I_{\text{вых}} = 40 \text{ мА}$ at $I_{\text{out}} = 16 \text{ мА}$ at $I_{\text{out}} = 40 \text{ мА}$			
2 K155ЛН4	Шесть буферных формирователей с открытым коллектором Six buffer generators with open collector	$5 \pm 0,25$	30	41	0,4	—	30	10
3 K155ЛН5	Шесть буферных инверторов Six buffer inverters	$5 \pm 0,25$	38	42	0,4	—	23	15
4 K155ЛЕЗ	Два логических элемента «ИЛИ-НЕ» со стробированием Dual 4NOR strobed gate	$5 \pm 0,25$	19	16	0,4	2,4	15	22
5 K155ЛЕ5	Буферное устройство четыре 2-входовых логических элемента «ИЛИ-НЕ» Quad two-input NOR gate-buffer	$5 \pm 0,25$	57	21	0,4	2,4	12	9
6 K155ЛЕ6	Магистральный усилитель — четыре 2-входовых логических элемента «ИЛИ-НЕ» Bus amplifier-quad two-input NOR gate	$5 \pm 0,25$	57	21	0,4	2,4	12	9
7 K155ЛЕ9	Синхронный десятичный счетчик Clocked decimal counter	$5 \pm 0,25$	101	94	0,4	2,4	16—39	16—35

Таблица 17
Table 17

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления, мА Current consumption, mA	Выходное напряжение, В Output voltage, V		Время задержки распространения, нс Propagation delay time, ns		Время задержки распространения сигнала разрешения, нс "Enable" signal propagation delay, ns		Время задержки распространения сигнала запрещения, нс "Disable" signal propagation delay, ns	
				лог. «0» log. "0"	лог. «1» log. "1"	при включении turn-on	при выключении turn-off	в состоянии лог. «0» log. "0" state	в состоянии лог. «1» log. "1" state	в состоянии лог. «0» log. "0" state	в состоянии лог. «1» log. "1" state
Серии K155, KM155 Families K155, KM155											
1 K155ЛП8 KM155ЛП8	Четыре буферных элемента с тремя состояниями с общей шиной Quad buffer element with three-state output and common bus	$5 \pm 0,25$	54	0,4	2,4	18	13	25	17	13	9

Таблица 18
Table 18

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления, мА Current consumption, mA	Выходное напряжение, В Output voltage, V		Время задержки распространения при включении, нс Propagation delay, ns		Время задержки распространения при выключении, нс Turn-off propagation delay time, ns		Максимальная рабочая частота, МГц Maximum operating frequency, MHz
				лог. «0» log. "0"	лог. «1» log. "1"	синхронизации synch.	установки «0» reset "0"	синхронизации synch.	установки «0» reset "0"	
Серии K155, KM155 Families K155, KM155										
1 K155IP13	8-разрядный реверсивный сдвиговый регистр Eight-digit bidirectional shift register	5±0,25	116	0,4	2,4	30	30	26	26	30
2 K155IP15, KM155IP15	Регистр 4-разрядный с тремя состояниями выхода Four-bit register with three-state output	5±0,25	72	0,4	2,4	31	27	43	—	—
3 K155TM8	Счетверенный Д-триггер Quad D-flip-flop	5±0,25	45	0,4	2,4	35	35	30	25	—

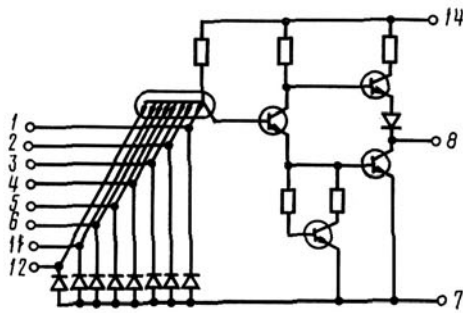
Таблица 19
Table 19

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток «холодного» хода, нА Quiescent current, nA	Ток «утечки» на выходе, мА Output leakage current, mA	Время задержки включения, нс Turn-on propagation delay, ns	Выходное напряжение лог. «0» на выходе, стьющемся с одним светодиодом, В Single LED load "Log. 0" output voltage, V	Выходное напряжение лог. «0» на выходе, стьющемся с двумя последовательно соединенными светодиодами, В Two series-connected LED load "Log. 0" output voltage, V
Серия KM155 Family KM155							
1 KM155ИД8А, KM155ИД8Б	Дешифратор для управления неполной матрицей 7×5 на дискретных светоизлучающих диодах Incomplete 7×5 discrete LED array controlling decoder	5±0,5	65	0,2	100	4 (при I _H = 10 мА) (at I _L = 10 mA)	2,3 (при I _H = 10 мА) (at I _L = 10 mA)
2 KM155ИД9	Дешифратор для управления неполной матрицей (7×4) точек на дискретных светодиодах Incomplete 7×4 discrete LED dot array controlling decoder	5±0,5	65	0,2	100	4	2,3

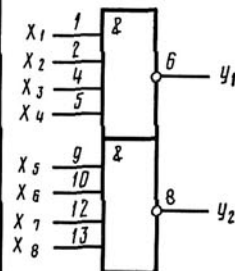
Таблица 20
Table 20

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления, мА Current consumption, mA	Выходной ток лог. «1», нкА Log. "1" output current, nA	Выходное напряжение, В Output voltage, V		Время задержки включения считывания, нс Read turn-on delay time, ns	Время задержки выключения считывания, нс Read turn-off delay time, ns	Время выборки адреса, нс Address access time, ns
					лог. «0» log. "0"	лог. «1» log. "1"			
Серия K155 Family K155									
1 K155РП11	16-разрядное регистровое ЗУ Hexadecimal register memory	5±0,25	150	30	0,4	—	30	15	—
2 K155РУ5	ОЗУ на 256 бит (256 слов × 1 разряд) со схемами управления 256-bit RWM (256 bytes × 1 bit) with control circuits	5±0,25	140	50	0,45	2,4	—	—	70

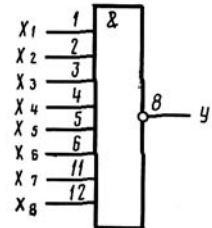
ФУНКЦИОНАЛЬНЫЕ СХЕМЫ FUNCTIONAL DIAGRAMS



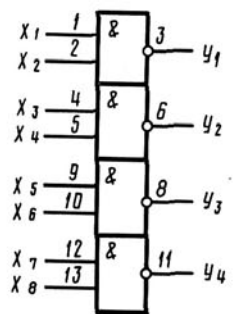
Базовый элемент серии K155
Basic element of K155 family



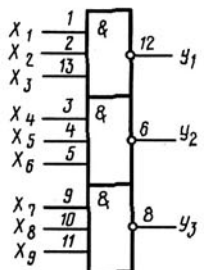
**K155ЛА1,
KM155ЛА1**



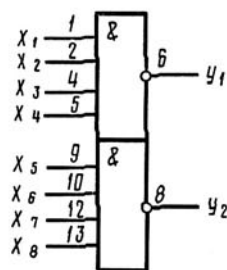
**K155ЛА2,
KM155ЛА2**



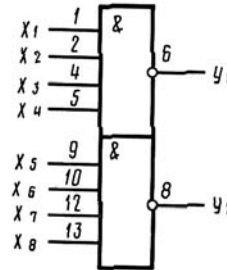
**K155ЛА3,
KM155ЛА3**



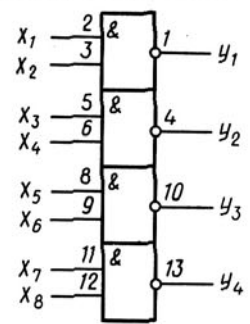
**K155ЛА4,
KM155ЛА4**



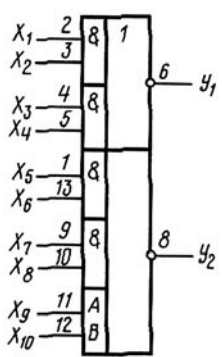
**K155ЛА6,
KM155ЛА6**



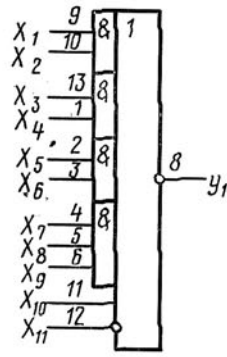
**K155ЛА7,
KM155ЛА7**



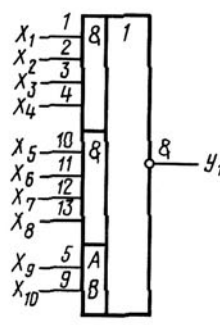
**K155ЛА8,
KM155ЛА8**



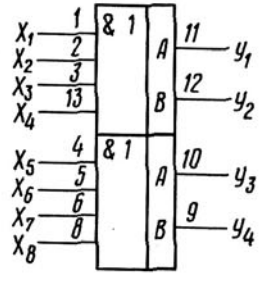
**K155ЛР1,
KM155ЛР1**



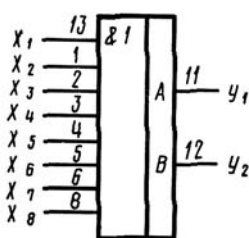
**K155ЛР3,
KM155ЛР3**



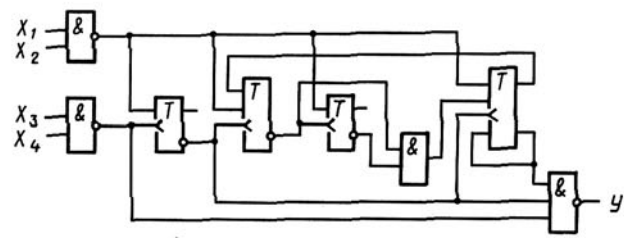
**K155ЛР4,
KM155ЛР4**



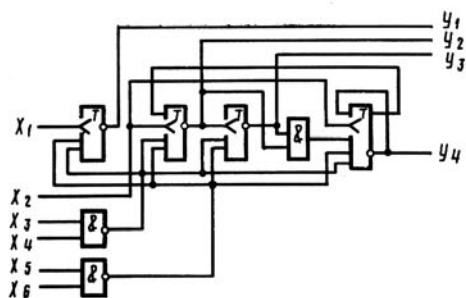
**K155ЛД1,
KM155ЛД1**



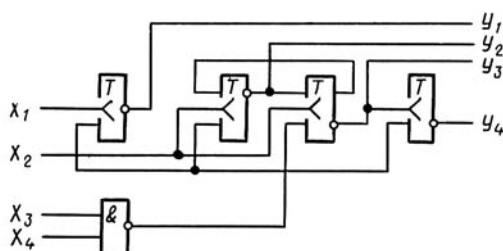
**K155ЛД3,
KM155ЛД3**



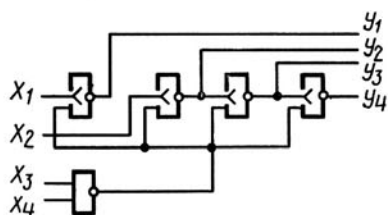
K155ИЕ1



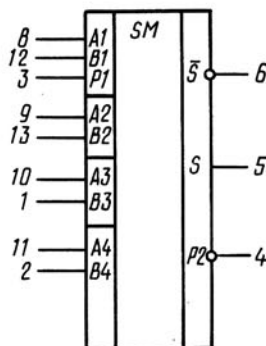
**K155IE2,
KM155IE2**



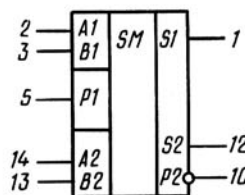
**K155IE4,
KM155IE4**



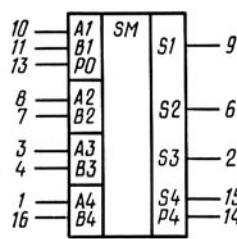
**K155IE5,
KM155IE5**



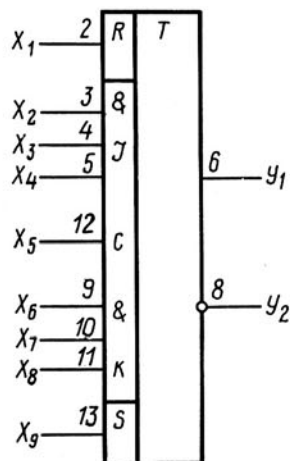
**K155IM1,
KM155IM1**



**K155IM2,
KM155IM2**



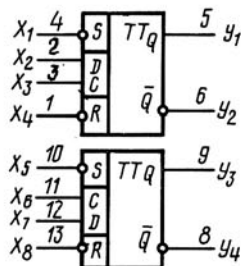
**K155IM3,
KM155IM3**



**K155TB1,
KM155TB1**

Вывод	Назначение
2	Вход установки «0»-X ₁
3	Вход X ₂ (11)
4	Вход X ₃ (12)
5	Вход X ₄ (13)
6	Выход Y ₂
7	Общий
8	Выход Y ₁
9	Вход X ₆ (K1)
10	Вход X ₇ (K2)
11	Вход X ₈ (K3)
12	Вход синхронизации X _s
13	Вход установки «1»-X ₉

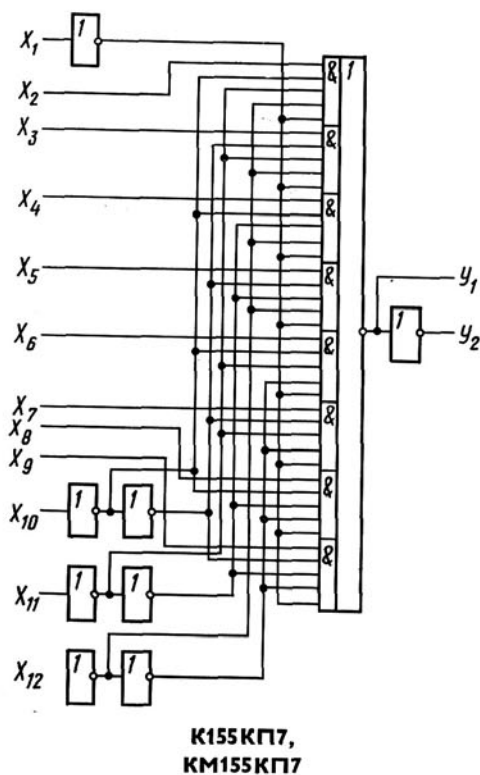
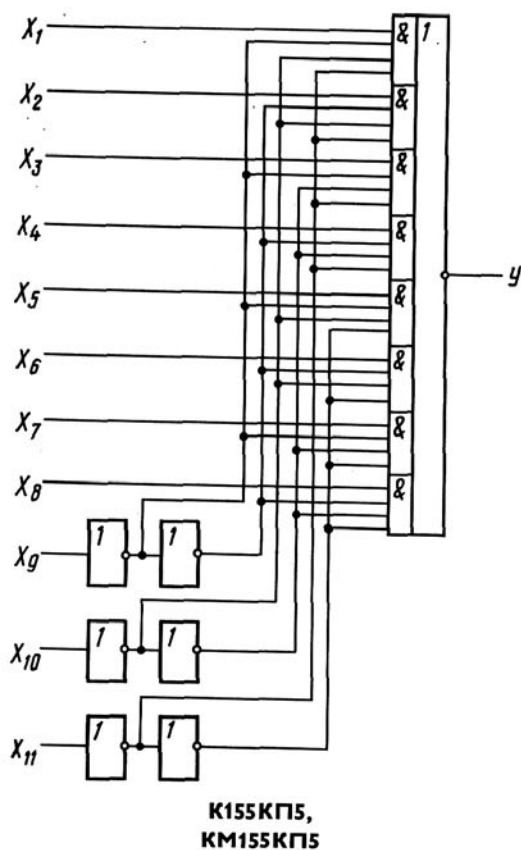
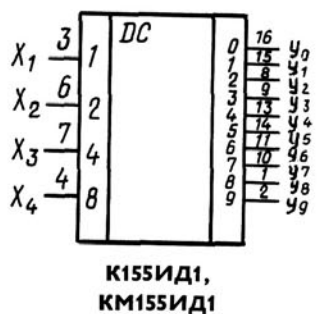
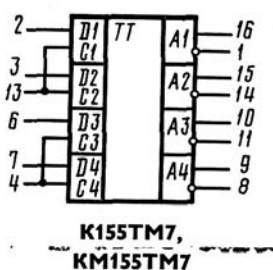
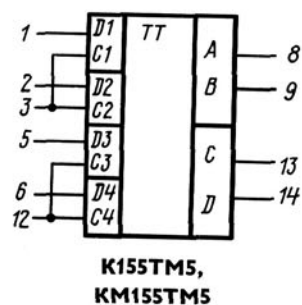
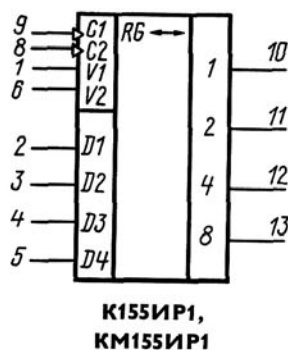
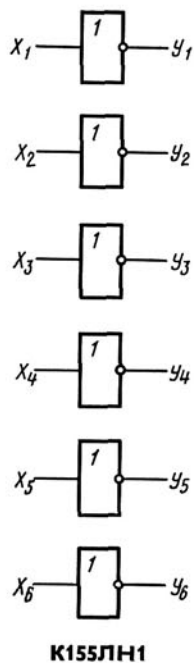
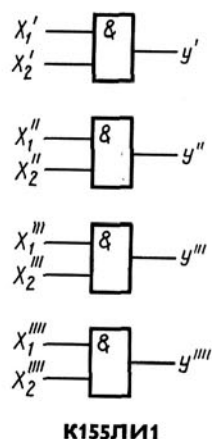
Lead	Identification
2	"0" setting input X ₁
3	Input X ₂ (11)
4	Input X ₃ (12)
5	Input X ₄ (13)
6	Output Y ₂
7	Common
8	Output Y ₁
9	Input X ₆ (K1)
10	Input X ₇ (K2)
11	Input X ₈ (K3)
12	Synchronization Input X _s
13	"1" setting input X ₉

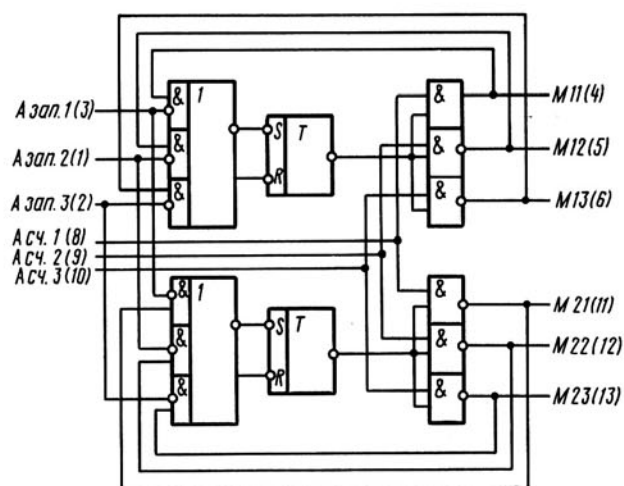


**K155TM2,
KM155TM2**

Вывод	Назначение
1	Вход установки «0»-X ₄
2	Вход D-X ₂
3	Вход синхронизации -X ₃
4	Вход установки «1» - X ₁
5	Выход Q-Y ₁
6	Выход Q-Y ₂
8	Выход Q-Y ₄
9	Выход Q-Y ₃
10	Вход установки «1» - X ₅
11	Вход синхронизации -X ₆
12	Вход D - X ₇
13	Вход установки «0» - X ₈

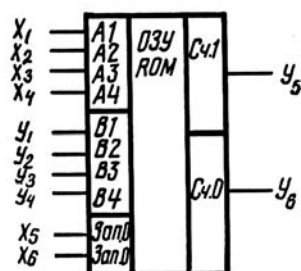
Lead	Identification
1	"0" setting input X ₄
2	Input D-X ₂
3	Synchronization input X ₃
4	"1" setting input X ₁
5	Output Q-Y ₁
6	Output Q-Y ₂
8	Output Q-Y ₄
9	Output Q-Y ₃
10	"1" setting input X ₅
11	Synchronization input X ₆
12	Input D-X ₇
13	"0" setting input X ₈





**K155ХЛ1,
KM155ХЛ1**

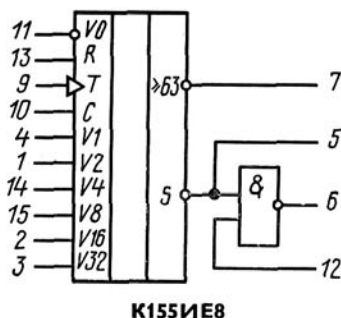
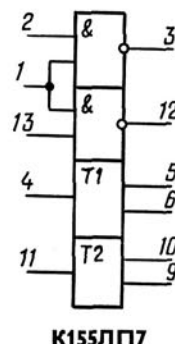
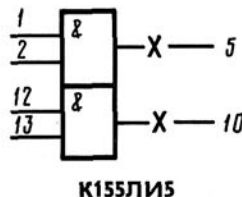
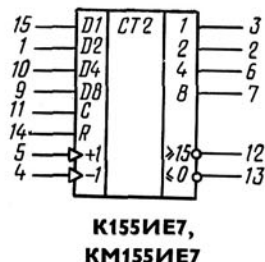
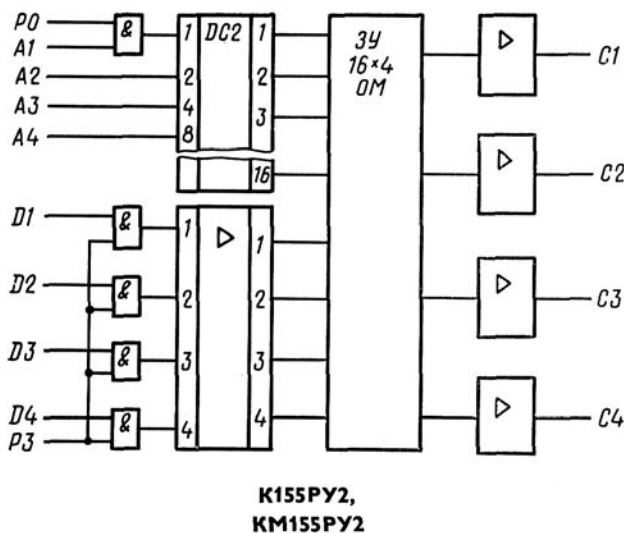
Вывод	Назначение	Lead	Identification
1	Адрес записи Азап. 2	1	Write address Awrite 2
2	Адрес записи Азап. 3	2	Write address Awrite 3
3	Адрес записи Азап. 1	3	Write address Awrite 1
4	Магистраль M11	4	Main line M11
5	Магистраль M12	5	Main line M12
6	Магистраль M13	6	Main line M13
8	Адрес считывания Асч. 1	8	Read address Aread 1
9	Адрес считывания Асч. 2	9	Read address Aread 2
10	Адрес считывания Асч. 3	10	Read address Aread 3
11	Магистраль M21	11	Main line M21
12	Магистраль M22	12	Main line M22
13	Магистраль M23	13	Main line M23



**K155PY1,
KM155PY1**

**Таблица состояний
Table of States**

Управляющие сигналы Control signals				Выход усилителя считывания Sense amplifier output		Выполняемые операции Operation mode
адреса address		усилителя записи write amplifier				
Ai	Bi	Зап. «1» Write "1"	Зап. «0» Write "0"	Сч. «1» Read "1"	Сч. «0» Read "0"	
0	0	0	0	1	1	Режим покоя Quiescent state
0	1	0	0	1	1	Режим полувыборки Half-sample state
1	0	0	0	1	1	Запись лог. «1» в режиме невыбранной ячейки Write log. "1" in unaccessed location state
0	0	1	0	0	1	
0	0	0	1	1	0	Запись лог. «0» в режиме невыбранной ячейки Write log. "0" in unaccessed location state
0	1	1	0	0	1	Запись лог. «1» в режиме полувыборки Write log. "1" in the half-sample state
1	0	1	0	0	1	
1	0	0	1	1	0	Запись лог. «0» в режиме полувыборки Write log. "0" in half-sample state
0	1	0	1	1	0	
1	1	1	0	0	1	Запись лог. «1» в режиме выбранной ячейки Write log. "1" in accessed location state
1	1	0	0	0	1	Считывание лог. «1» в режиме выбранной ячейки Read log. "1" in accessed location state
1	1	0	1	1	0	Запись лог. «0» в режиме выбранной ячейки Write log. "0" in accessed location state
1	1	0	0	1	0	Считывание лог. «0» в режиме выбранной ячейки Read log. "0" in accessed location state



Вывод	Назначение
1	Вход умножения X ₆
2	Вход умножения X ₉
3	Вход умножения X ₁₀
4	Вход умножения X ₅
5	Выход «Z» Y ₂
6	Выход «Y» Y ₃
7	Выход «разрешение счета»
9	Вход счетный X ₃
10	Вход стробирования X ₄
11	Вход «разрешение счета» X ₁
12	Вход последовательного включения X ₁₁
13	Вход установки «0» X ₂
14	Вход умножения X ₇
15	Вход умножения X ₈

Lead	Identification
1	"Multiply" input X ₆
2	"Multiply" input X ₉
3	"Multiply" input X ₁₀
4	"Multiply" input X ₅
5	"Z" output Y ₂
6	"Y" output Y ₃
7	"Enable count" output
9	"Count" input X ₃
10	Strobe input X ₄
11	"Enable count" input X ₁
12	"Series connection" input X ₁₁
13	"0" setting input X ₂
14	"Multiply" input X ₇
15	"Multiply" input X ₈

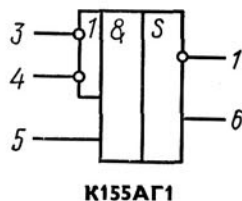


Таблица состояний
Table of states

Режим на входах Input state						Режим на выходе Output state	
до изменения состояния (I _n) before state change (I _n)			после изменения состояния (I _{n+1}) after state change (I _{n+1})			до изменения состояния на входах before input state change	после изменения состояния на входах after input state change
3	4	5	3	4	5	6	6
1	1	0	1	1	1	0	0
0	H	1	0	H	0	0	0
H	0	1	H	0	0	0	0
0	H	0	0	H	1	0	0
1	0	0	H	0	1	0	0
1	1	1	0	H	1	0	0
H	0	0	H	1	0	0	0
0	H	0	1	H	0	0	0
H	0	1	1	1	1	0	0
0	H	1	1	1	1	0	0
1	1	0	H	0	0	0	0
1	1	0	0	H	0	0	0

H – безразличное состояние (0 или 1), H – "don't care" state (0 or 1)
 – одиночный импульс, – single pulse

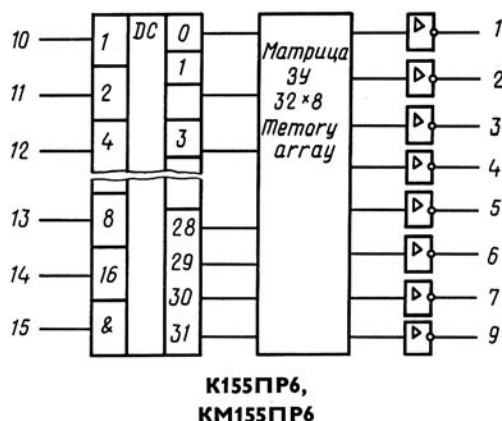
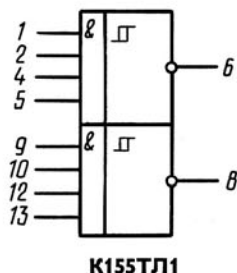
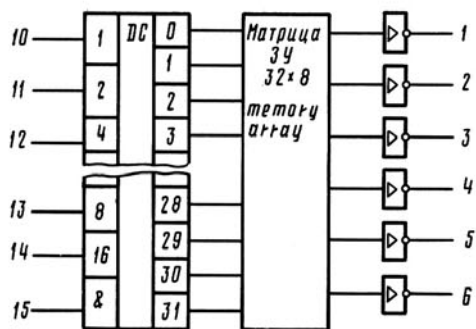


Таблица истинности
Validity Table

Слово Word	Входной код адреса слова на выводах Input word address code at leads						Выходной код слова на выводах Input word code at leads							
	14	13	12	11	10	15	9	7	6	5	4	3	2	1
0	0	0	0	0	0	0	1	0	1	0	0	0	0	0
1	0	0	0	0	1	0	1	0	0	0	0	0	0	1
2	0	0	0	1	0	0	0	1	1	0	0	0	1	0
3	0	0	0	1	1	0	0	1	0	0	0	0	1	1
4	0	0	1	0	0	0	0	1	1	0	0	1	0	0
5	0	0	1	0	1	0	0	1	0	1	1	1	1	1
6	0	0	1	1	0	0	0	0	1	1	1	1	1	1
7	0	0	1	1	1	0	0	0	0	1	1	1	1	1
8	0	1	0	0	0	0	0	0	1	0	0	1	0	1
9	0	1	0	0	1	0	0	0	0	0	0	1	1	0
10	0	1	0	1	0	0	1	1	1	0	0	1	1	1
11	0	1	0	1	1	0	1	1	1	0	1	0	0	0
12	0	1	1	0	0	0	1	1	1	0	1	0	0	1
13	0	1	1	0	1	0	1	1	1	1	1	1	1	1
14	0	1	1	1	0	0	1	1	1	1	1	1	1	1
15	0	1	1	1	1	0	1	1	1	1	1	1	1	1
16	1	0	0	0	0	0	0	0	0	0	1	0	1	0
17	1	0	0	0	1	0	1	0	0	0	1	0	1	1
18	1	0	0	1	0	0	1	0	0	0	1	1	0	0
19	1	0	0	1	1	0	0	1	1	0	1	1	0	1
20	1	0	1	0	0	0	0	1	1	0	1	1	1	0
21	1	0	1	0	1	0	0	1	0	1	1	1	1	1
22	1	0	1	1	0	0	0	1	0	1	1	1	1	1
23	1	0	1	1	1	0	0	0	1	1	1	1	1	1
24	1	1	0	0	0	0	0	0	1	0	1	1	1	1
25	1	1	0	0	1	0	0	0	0	1	0	0	0	0
26	1	1	0	1	0	0	1	1	1	1	0	0	0	1
27	1	1	0	1	1	0	1	1	1	1	0	0	1	0
28	1	1	1	0	0	0	1	1	1	1	0	0	1	1
29	1	1	1	0	1	0	1	1	1	1	1	1	1	1
30	1	1	1	1	0	0	1	1	1	1	1	1	1	1
31	1	1	1	1	1	0	1	1	1	1	1	1	1	1
Запрет Inhibit	H	H	H	H	H	1	1	1	1	1	1	1	1	1

H – безразличное состояние

H – "don't care" state



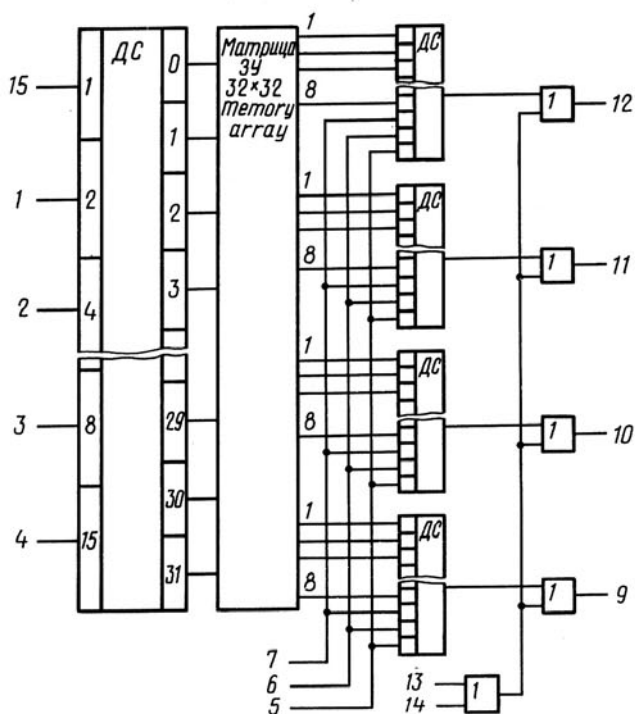
**K155ПР7,
KM155ПР7**

**Таблица истинности
Validity table**

Слово Word	Входной код адреса слова на выводах Input word address code at leads						Выходной код слова на выводах Output word code at the leads					
	14	13	12	11	10	15	6	5	4	3	2	1
0	0	0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	0	1	0	0	0	0	0	0	1
2	0	0	0	1	0	0	0	0	0	0	1	0
3	0	0	0	1	1	0	0	0	0	0	1	1
4	0	0	1	0	0	0	0	0	0	1	0	0
5	0	0	1	0	1	0	0	0	1	0	0	0
6	0	0	1	1	0	0	0	0	1	0	0	1
7	0	0	1	1	1	0	0	0	1	0	1	0
8	0	1	0	0	0	0	0	0	1	0	1	1
9	0	1	0	0	1	0	0	0	1	1	0	0
10	0	1	0	1	0	0	0	1	0	0	0	0
11	0	1	0	1	1	0	0	1	0	0	0	1
12	0	1	1	0	0	0	0	1	0	0	1	0
13	0	1	1	0	1	0	0	1	0	0	1	1
14	0	1	1	1	0	0	0	1	0	1	0	0
15	0	1	1	1	1	0	0	1	1	0	0	0
16	1	0	0	0	0	0	0	1	1	0	0	1
17	1	0	0	0	1	0	0	1	1	0	1	0
18	1	0	0	1	0	0	0	1	1	0	1	1
19	1	0	0	1	1	0	0	1	1	1	0	0
20	1	0	1	0	0	0	1	0	0	0	0	0
21	1	0	1	0	1	0	1	0	0	0	0	1
22	1	0	1	1	0	0	1	0	0	0	1	0
23	1	0	1	1	1	0	1	0	0	0	1	1
24	1	1	0	0	0	0	1	0	0	1	0	0
25	1	1	0	0	1	0	1	0	1	0	0	0
26	1	1	0	1	0	0	1	0	1	0	0	1
27	1	1	0	1	1	0	1	0	1	0	1	0
28	1	1	1	0	0	0	1	0	1	0	1	1
29	1	1	1	0	1	0	1	0	1	1	0	0
30	1	1	1	1	0	0	1	1	0	0	0	0
31	1	1	1	1	1	0	1	1	0	0	0	1
Запрет	H	H	H	H	H	1	1	1	1	1	1	1

H – безразличное состояние

H – "don't care" state

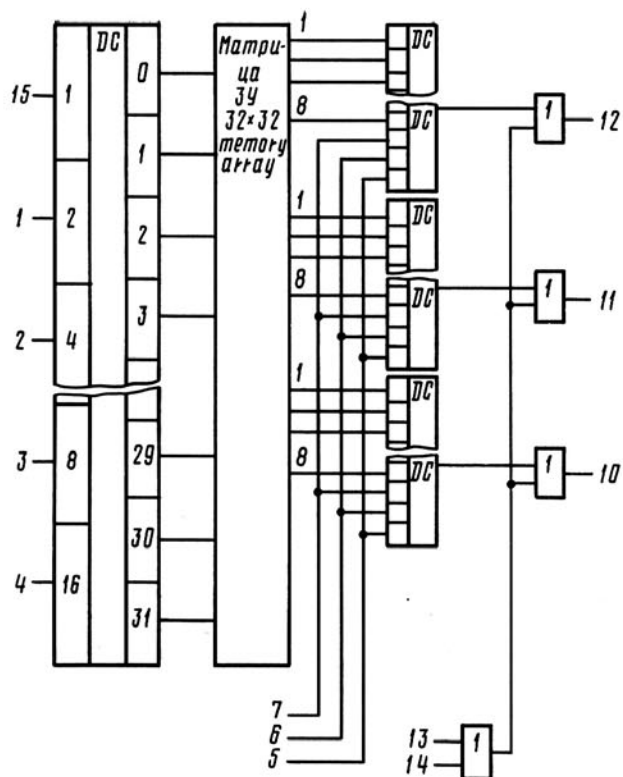


**K155PE21,
K155PE22,
K155PE23**

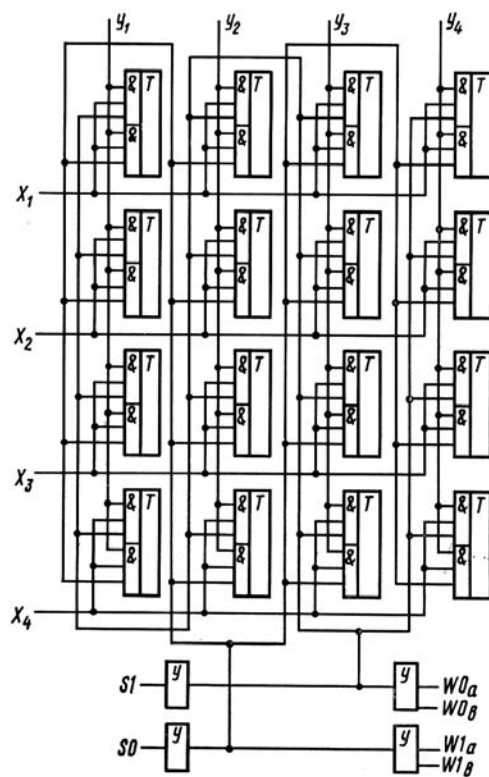
Таблица истинности
Validity table

Входной код слова-адреса на выходах Input word address code at the pins				13	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1
				1	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1
				2	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1
				3	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0
5	6	7	4	Символ и порядковый номер слова Word symbol and number															
0	0	0	0	T	T	T	T	T	T	T	T	T	T	T	T	T	T	T	T
1	0	0	0	1	17	33	49	65	81	97	113	129	145	161	177	193	209	225	241
0	1	0	0	B	A	Г	Б	С	Н	И	С	A	A	A	М	С	Б	A	С
1	1	0	0	2	18	34	50	66	82	98	114	130	146	162	178	194	210	226	242
0	0	1	0	M	С	E	M	С	M	M	С	С	С	Н	М	С	С	T	С
1	0	1	0	3	19	35	51	67	83	99	115	131	147	163	179	196	211	227	243
0	1	1	0	M	С	E	M	E	P	С	С	С	M	M	С	С	T	T	С
0	0	1	0	4	20	36	52	68	84	100	116	132	148	164	180	196	212	228	244
1	0	1	0	K	A	E	M	Н	Ж	P	A	С	A	Н	Б	A	Г	Б	A
0	1	0	1	5	21	37	53	69	85	101	117	133	149	165	181	197	213	229	245
0	0	1	1	M	С	E	Б	E	M	P	С	С	С	Н	М	С	T	T	T
1	0	0	0	6	22	38	54	70	86	102	118	134	150	166	182	198	214	230	246
0	1	1	0	M	С	A	И	С	П	P	С	С	С	Н	М	С	С	T	T
1	0	1	0	7	23	39	55	71	87	103	119	135	151	167	183	199	215	231	247
0	1	1	1	B	A	С	Н	С	С	С	С	С	С	Н	М	A	Б	A	T
0	0	0	1	8	24	40	56	72	88	104	120	136	152	168	184	200	216	232	248
1	0	0	1	T	T	T	T	T	T	T	T	T	T	T	T	T	T	T	T
0	1	0	0	9	25	41	57	73	89	105	121	137	153	169	185	201	217	233	249
0	0	0	1	B	Ж	A	A	С	С	С	Б	Б	Б	С	A	С	M	Н	T
1	0	1	0	10	26	42	58	74	90	106	122	138	154	170	186	202	218	234	250
0	1	0	1	С	Ж	С	С	С	Ж	Д	С	С	С	С	С	С	M	M	T
1	0	1	1	11	27	43	59	75	91	107	123	139	155	171	187	203	219	235	251
0	0	1	1	С	Ж	С	С	С	M	M	С	С	С	С	С	С	M	M	T
0	0	1	1	12	28	44	60	76	92	108	124	140	156	172	188	204	220	236	252
1	0	0	0	A	Ж	A	С	Ж	П	M	С	Б	С	Б	A	K	M	M	T
0	1	0	1	13	29	45	61	77	93	109	125	141	157	173	189	205	221	237	253
0	1	1	1	С	Ж	С	С	M	M	С	С	Н	С	T	С	M	M	M	T
0	0	1	1	14	30	46	62	78	94	110	126	142	158	174	190	206	222	238	254
0	1	1	1	С	A	С	С	П	Ж	С	С	P	С	T	С	M	M	A	T
1	0	0	0	15	31	47	63	79	95	111	127	143	159	175	191	207	223	239	255
1	1	1	1	С	T	A	С	С	С	С	Б	С	Б	A	A	K	A	T	T
				16	32	48	64	80	96	112	128	144	160	176	192	208	224	240	256

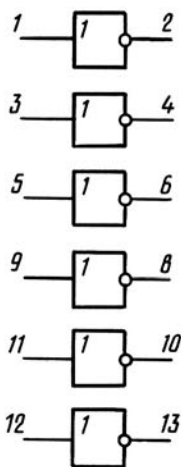
Символ слова Word symbol	Выходной код слова на выходах Output word code at the pins			
	12	11	10	9
A	0	0	0	0
Б	1	0	0	0
В	0	1	0	0
Г	1	1	0	0
Д	0	0	1	0
Е	1	0	1	0
Ж	0	1	1	0
И	1	1	1	0
К	0	0	0	1
Л	1	0	0	1
М	0	1	0	1
Н	1	1	0	1
П	0	0	1	1
Р	1	0	1	1
С	0	1	1	1
T	1	1	1	1



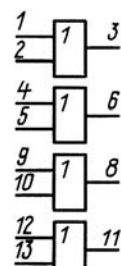
K155PE24



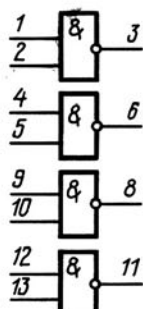
K155PY3



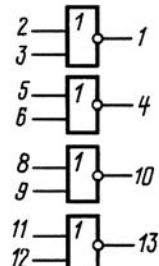
K155ЛН2



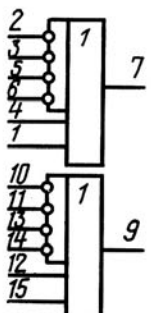
K155ЛЛ1



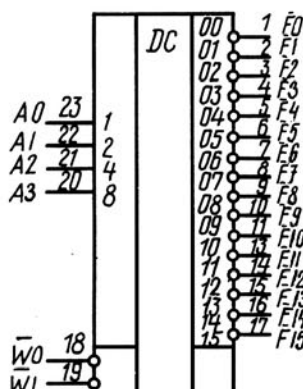
**K155ЛА11
K155ЛА12**



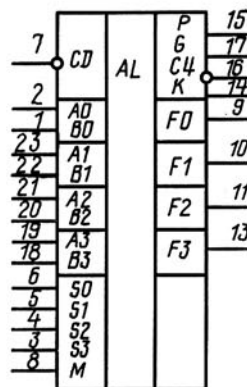
K155ЛЕ1



K155ЛЕ2



K155ИД3



К155ИП3

Таблица выполняемых функций

Выбор функций S3 S2 S1 S0				Положительная логика			Отрицательная логика		
				M=1 Логические функции	M=0 Арифметические операции		M=1 Логические функции	M=0 Арифметические операции	
					CO=1	CO=0		CO=0	CO=1
0	0	0	0	$\bar{A}$	A	A плюс 1	$\bar{A}$	A минус 1	A
0	0	0	1	$\overline{A+B}$	A+B	(A+B) плюс 1	$\overline{AB}$	AB минус 1	AB
0	0	1	0	$\overline{AB}$	A+B	(A+B) плюс 1	$\overline{A+B}$	AB минус 1	$\overline{AB}$
0	0	1	1	0	минус 1 (дополнение до 2)	0	1	минус 1 (дополнение до 2)	0
0	1	0	0	$\overline{AB}$	A плюс $\overline{AB}$	A плюс $\overline{AB}$ плюс 1	$\overline{A+B}$	A плюс (A+B)	A плюс (A+B) плюс 1
0	1	0	1	$\bar{B}$	(A+B) плюс $\overline{AB}$	(A+B) плюс $\overline{AB}$ плюс 1	$\bar{B}$	AB плюс (A+B)	AB плюс (A+B) плюс 1
0	1	1	0	$A \oplus B$	A минус B минус 1	A минус B	$\overline{A \oplus B}$	A минус B минус 1	A минус B
0	1	1	1	$\overline{AB}$	AB минус 1	AB	$\overline{A+B}$	A+B	(A+B) плюс 1
1	0	0	0	$\overline{A+B}$	A плюс AB	A плюс AB плюс 1	$\overline{AB}$	A плюс (A+B)	A плюс (A+B) плюс 1
1	0	0	1	$\overline{A \oplus B}$	A плюс B	A плюс B плюс 1	$A \oplus B$	A плюс B	A плюс B плюс 1
1	0	1	0	B	(A+B) плюс AB	(A+B) плюс AB плюс 1	B	AB плюс (A+B)	AB плюс (A+B) плюс 1
1	0	1	1	AB	AB минус 1	AB	A+B	A+B	(A+B) плюс 1
1	1	0	0	1	A плюс A*	A плюс A плюс 1	0	A плюс A*	A плюс A плюс 1
1	1	0	1	$A+\bar{B}$	(A+B) плюс A	(A+B) плюс A плюс 1	$\overline{AB}$	AB плюс A	AB плюс A плюс 1
1	1	1	0	A+B	(A+B) плюс A	(A+B) плюс A плюс 1	AB	AB плюс A	AB плюс A плюс 1
1	1	1	1	A	A минус 1	A	A	A	A плюс 1

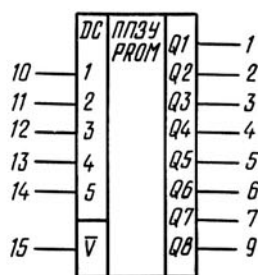
* - сдвиг на один разряд влево

Function table

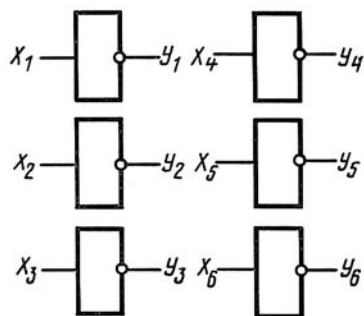
Function select S3 S2 S1 S0				Positive logic			Negative logic		
				M=1 Logic functions	M=0 Arithmetic logic		M=1 Logic functions	M=0 Arithmetic logic	
					CO=1	CO=0		CO=0	CO=1
0	0	0	0	$\bar{A}$	A	A plus 1	$\bar{A}$	A minus 1	A
0	0	0	1	$\overline{A+B}$	A+B	(A+B) plus 1	$\overline{AB}$	AB minus 1	AB
0	0	1	0	$\overline{AB}$	A+B	(A+B) plus 1	$\overline{A+B}$	AB minus 1	$\overline{AB}$
0	0	1	1	0	minus 1 (complement with respect to two)	0	1	minus 1 (complement with respect to two)	0
0	1	0	0	$\overline{AB}$	A plus $\overline{AB}$	A plus $\overline{AB}$ plus 1	$\overline{A+B}$	A plus (A+B)	A plus (A+B) plus 1
0	1	0	1	$\bar{B}$	(A+B) plus $\overline{AB}$	(A+B) plus $\overline{AB}$ plus 1	$\bar{B}$	AB plus (A+B)	AB plus (A+B) plus 1
0	1	1	0	$A \oplus B$	A minus B minus 1	A minus B	$\overline{A \oplus B}$	A minus B minus 1	A minus B
0	1	1	1	$\overline{AB}$	AB minus 1	AB	$A+\bar{B}$	A+B	(A+B) plus 1

Function select				Positive logic			Negative logic		
				M = 1 Logic functions	M = 0 Arithmetic logic		M = 1 Logic functions	M = 0 Arithmetic logic	
					CO = 1	CO = 0		CO = 0	CO = 1
S3	S2	S1	S0						
1	0	0	0	$\overline{A+B}$	A plus AB	A plus AB plus 1	$\overline{AB}$	A plus (A+B)	A plus (A+B) plus 1
1	0	0	1	$\overline{A \oplus B}$	A plus B	A plus B plus 1	$A \oplus B$	A plus B	A plus B plus 1
1	0	1	0	B	(A+B) plus AB	(A+B) plus AB plus 1	B	$\overline{AB}$ plus (A+B)	$\overline{AB}$ plus (A+B) plus 1
1	0	1	1	AB	AB minus 1	AB	A+B	A+B	(A+B) plus 1
1	1	0	0	1	A plus A*	A plus A plus 1	0	A plus A*	A plus A plus 1
1	1	0	1	$A+\overline{B}$	(A+B) plus A	(A+B) plus A plus 1	$\overline{AB}$	AB plus A	AB plus A plus 1
1	1	1	0	A+B	(A+B) plus A	(A+B) plus A plus 1	AB	$\overline{AB}$ plus A	$\overline{AB}$ plus A plus 1
1	1	1	1	A	A minus 1	A	A	A	A plus 1

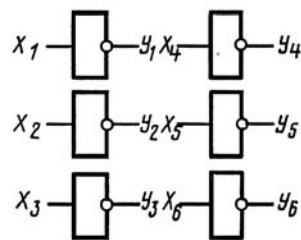
* one-bit left shift



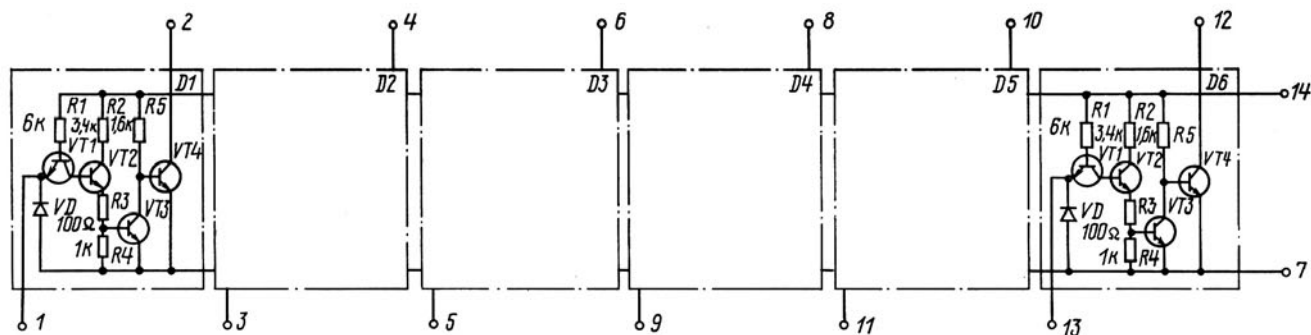
K155PE3



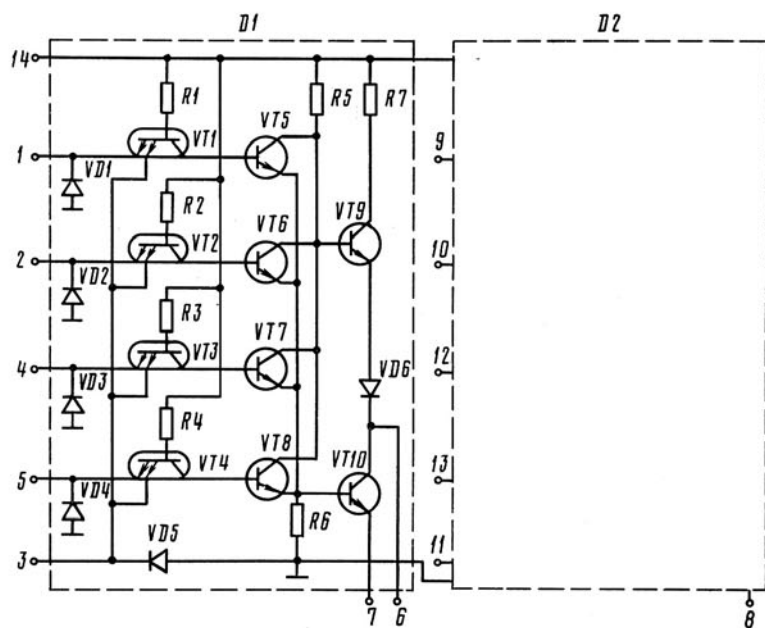
K155ЛН3



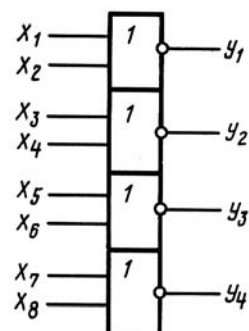
K155ЛН5



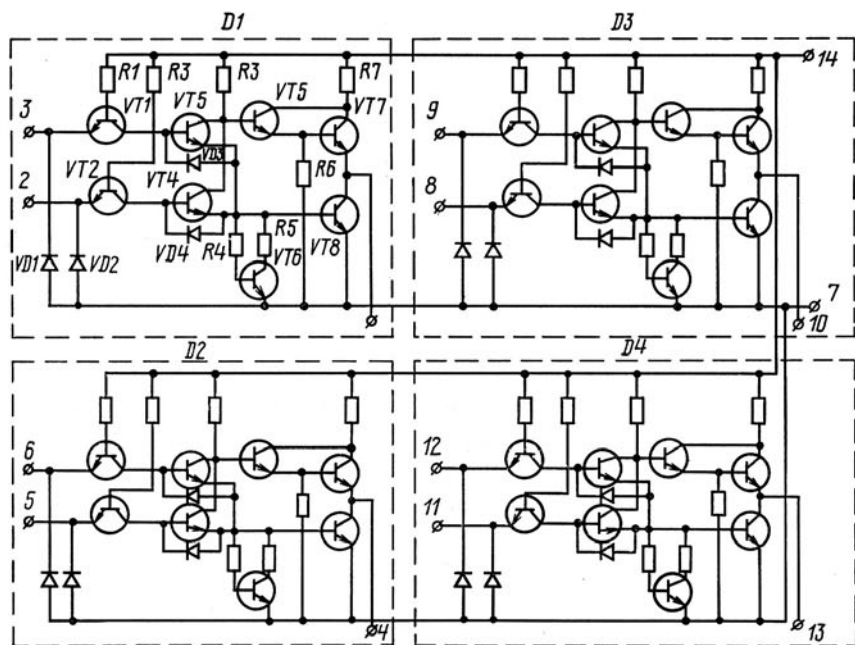
K155ЛН4



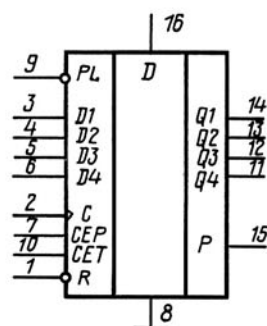
K155ЛЕ3



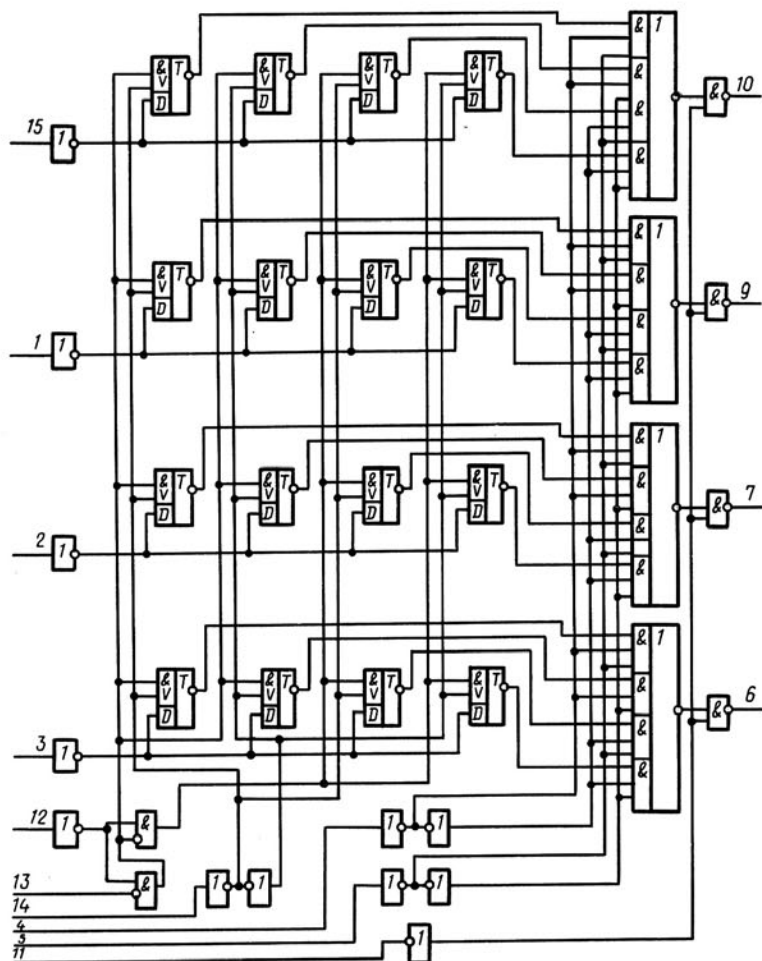
K155ЛЕ6



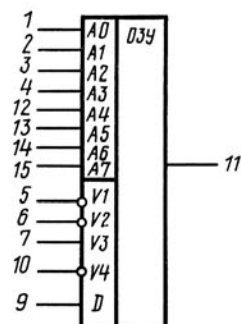
K155ЛЕ5



K155ЛЕ9

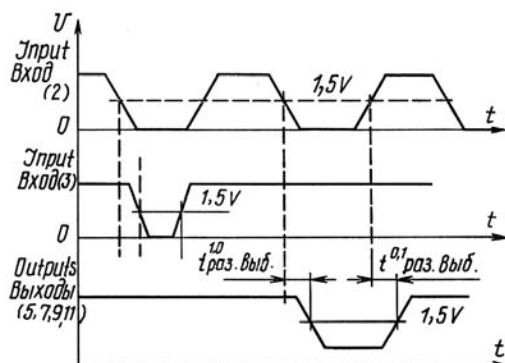


K155PГ1



K155PY5

ВРЕМЕННЫЕ ДИАГРАММЫ TIME DIAGRAM

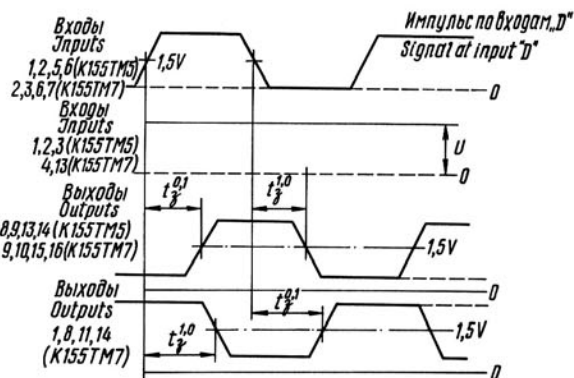


Уровни отсчета динамических параметров от входа «Разрешения выборки» до выхода усилителя считывания

1,0 0,1
 $t_{\text{раз. выб.}}$ $t_{\text{раз. выб.}}$ микросхемы K155PY2:
 $t_{\text{раз. выб.}}$ — время разрешения выборки

Reference levels of dynamic characteristics between the "enable access" input of sense amplifier and its output

1.0 0.1
 $t_{\text{раз. выб.}}$ and $t_{\text{раз. выб.}}$ of microcircuit K155PY2:
 $t_{\text{раз. выб.}}$ — enable access time

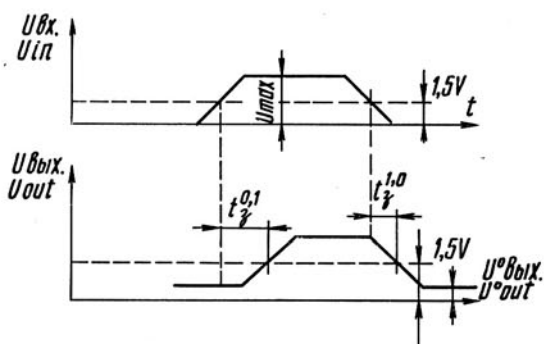


Эпюры напряжений входных и выходных импульсов при измерении динамических параметров от входов «D» микросхем K155TM5, K155TM7:

t_3 — время задержки

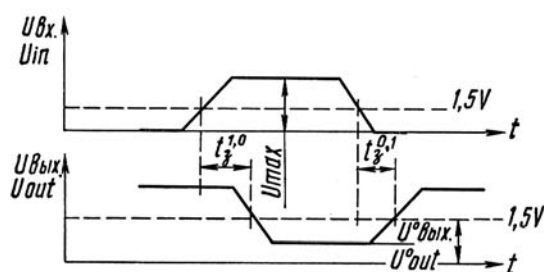
Voltage waveforms for input and output pulses when measuring dynamic characteristics at inputs D of microcircuits K155TM5, K155TM7:

t_3 — delay time



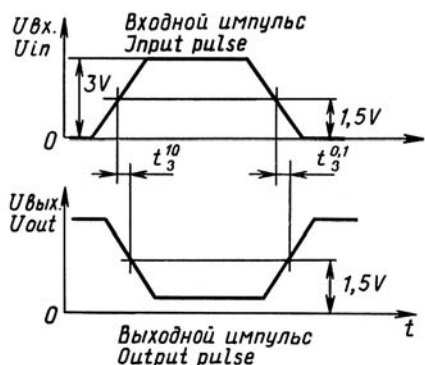
Осциллограммы распределения импульсов при измерении времени задержки включения $t_3^{1,0}$, времени задержки выключения $t_3^{0,1}$ на выводах 10, 9, 8 микросхемы K155KP5

Waveforms of pulse distribution when measuring turn-on delay time $t_3^{1,0}$, turn-off delay time $t_3^{0,1}$ at outputs 10, 9, 8 of microcircuit K155KP5



Осциллограммы распределения импульсов при измерении времени задержки включения $t_3^{1,0}$, времени задержки выключения $t_3^{0,1}$ по выводам 5, 4, 3, 2, 1, 13, 12, 11 микросхемы K155KP5

Waveforms of pulse distribution when measuring turn-on delay time $t_3^{1,0}$, turn-off delay time $t_3^{0,1}$ at outputs 5, 4, 3, 2, 1, 13, 12, 11 of microcircuit K155KP5

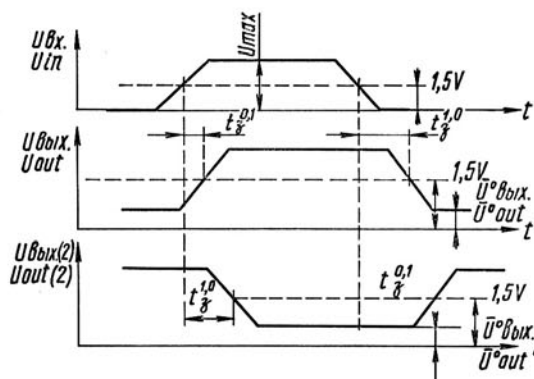


Входной и выходной импульс при измерении динамических параметров микросхемы K155ЛН1:

t_3 – время задержки

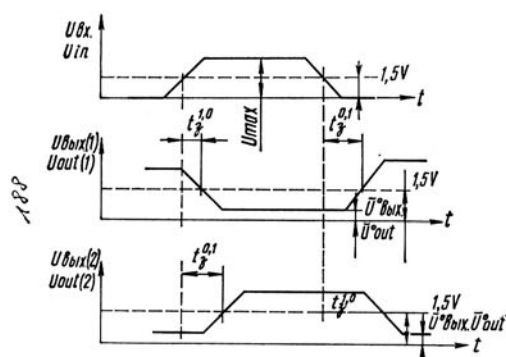
input and output pulses when measuring dynamic characteristics of microcircuit K155ЛН1:

t_3 – delay time



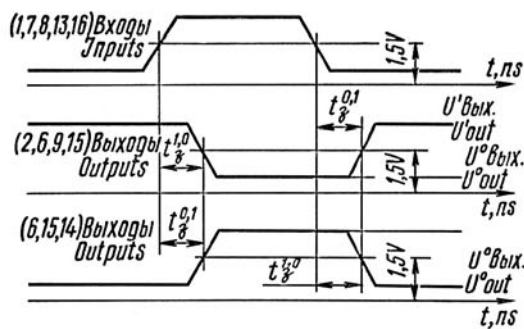
Осциллограммы распределения импульсов при измерении времени задержки включения $t_3^{1,0}$, времени задержки выключения $t_3^{0,1}$ по выводам 7, 11, 10, 9 микросхемы K155KP7

Pulse distribution waveforms when measuring turn-on delay time $t_3^{1,0}$ and turn-off delay time $t_3^{0,1}$ at leads 7, 11, 10, and 9 of microcircuits K155KP7



Осциллограммы распределения импульсов при измерении времени задержки включения $t_3^{1,0}$, времени задержки выключения $t_3^{0,1}$ по выводам 4, 3, 2, 1, 15, 14, 13, 12 микросхемы K155KP7

Pulse distribution waveforms when measuring turn-on delay time $t_3^{1,0}$ and turn-off delay time $t_3^{0,1}$ at leads 4, 3, 2, 1, 15, 14, 13, 12 of microcircuits K155KP7

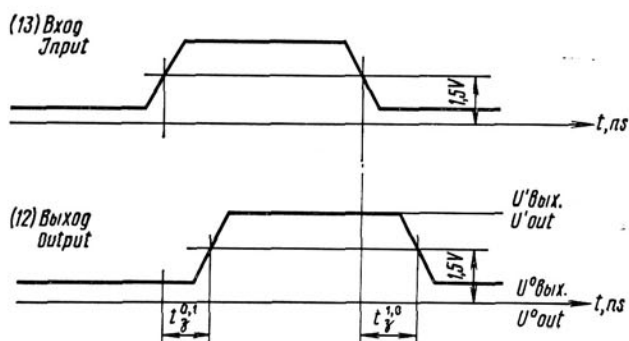


Входные и выходные импульсы при измерении динамических параметров микросхемы K155IM3 от входов 1, 7, 8, 13, 16:

t_3 – время задержки

Input and output pulses when measuring dynamic characteristics at inputs 1, 7, 8, 12, and 16 of microcircuit K155IM3 series ICs:

t_3 – delay time

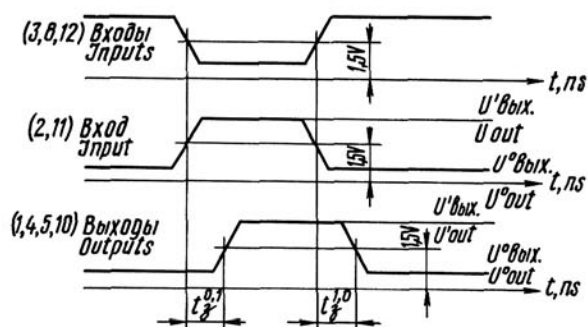


Входные и выходные импульсы при измерении динамических параметров микросхемы K155IM2 от входа 13:

t_3 – время задержки

Input and output pulses when measuring of dynamic characteristics at input 13 of microcircuit K155IM2:

t_3 – delay time

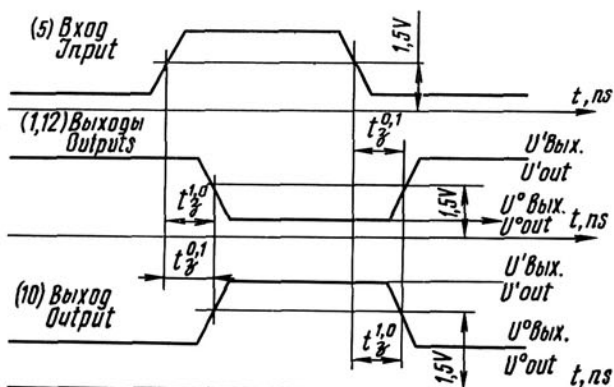


Входные и выходные импульсы при измерении динамических параметров микросхемы K155IM1 от входов 2, 3, 8, 11, 12:

t_3 – время задержки

Input and output pulses when measuring of dynamic characteristics at inputs 2, 3, 8, 11, 12 of microcircuit K155IM1:

t_3 – delay time

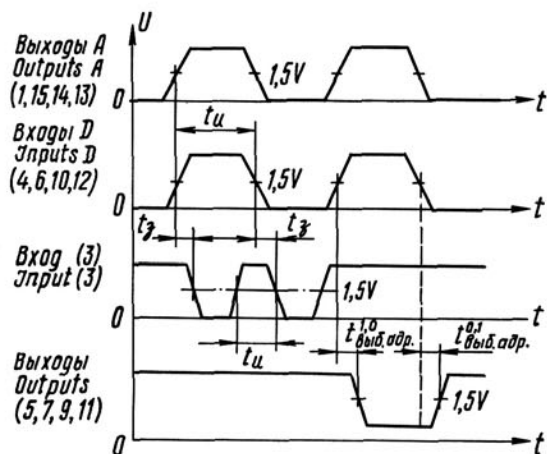


Входные и выходные импульсы при измерении динамических параметров микросхемы K155IM2:

t_3 – время задержки

Input and output pulses when measuring of dynamic characteristics of microcircuit K155IM2:

t_3 – delay time

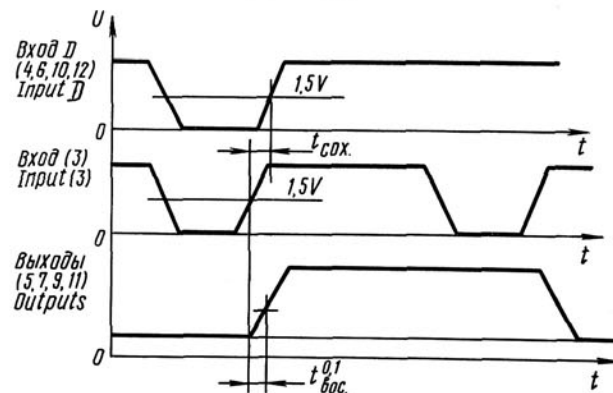
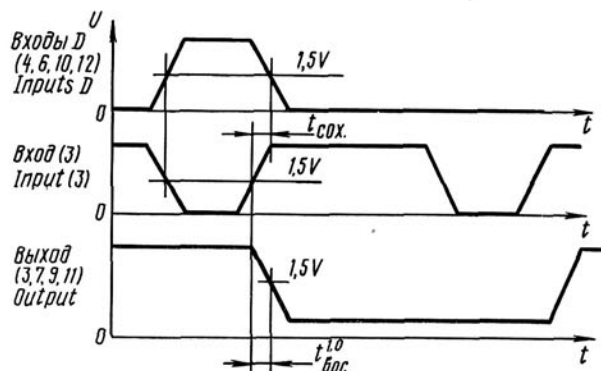


Уровни отсчета динамических параметров от адресного входа до выхода усилителя считывания времени выборки адреса включения $t_{\text{выб. адр.}}$ времени выборки адреса выключения $t_{\text{выб. адр.}}$ микросхемы K155PY2:

t_u – pulse time

Reference levels for measuring the dynamic characteristics of microcircuit K155PY2 between the address input and output of the turn-on address access time $t_{\text{выб. адр.}}$ and turn-off address access time $t_{\text{выб. адр.}}$ sense amplifier:

t_u – pulse time

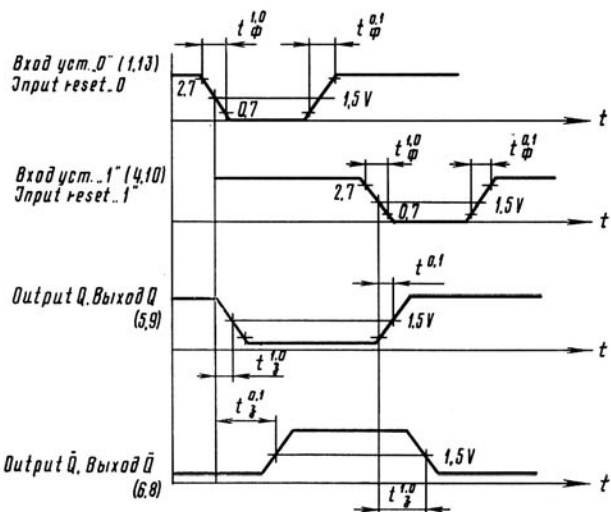


Измерение времени восстановления усилителя считывания после записи «0» и «1» микросхемы K155PY2:

$t_{\text{сох.}}$ – время сохранения; $t_{\text{вос.}}$ – время восстановления

Measurement of recovery time for sense amplifier after writing "0" and "1", in microcircuit K155PY2:

$t_{\text{сох.}}$ – storage time, $t_{\text{вос.}}$ – recovery time

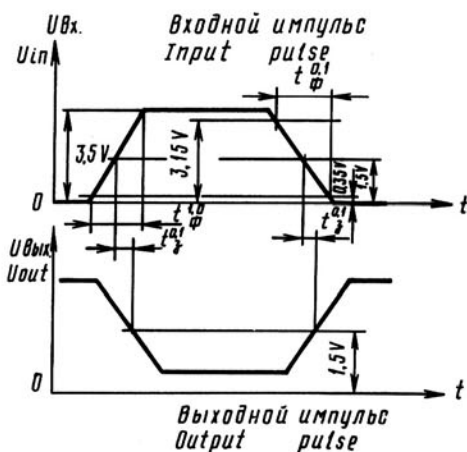


Уровни отсчета динамических параметров по входам установки микросхемы K155TM2:

t_ϕ – время фронта; t_3 – время задержки

Reference levels of dynamic characteristics at setting inputs of microcircuit K155TM2:

t_ϕ – rise time; t_3 – delay time

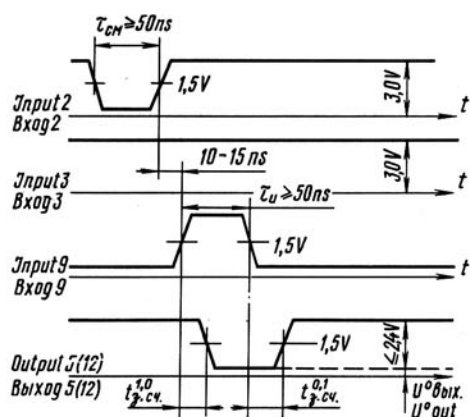


Входной и выходной импульс при измерении динамических параметров микросхемы K155TM2:

t_ϕ – время фронта; t_3 – время задержки

Input and output pulses when measuring of dynamic characteristics of microcircuit K155TM2:

t_ϕ – rise time; t_3 – delay time



Отсчет динамических параметров микросхемы K155XЛ1:

$\tau_{см}$ – длительность смещения;

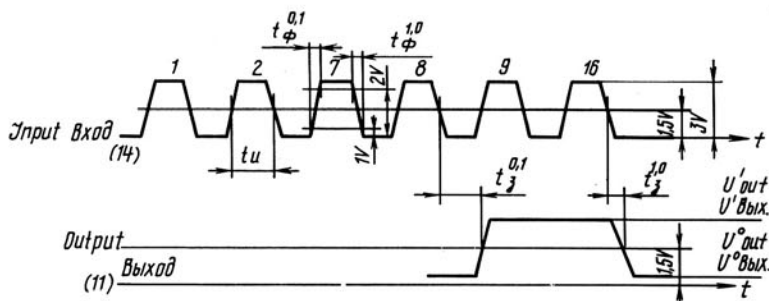
τ_u – длительность импульса;

$t_{3, сч.}$ – время задержки считывания

Measurement of dynamic characteristics of microcircuit K155XЛ1:

$\tau_{см}$ – bias time; τ_u – pulse width;

$t_{3, сч.}$ – read delay

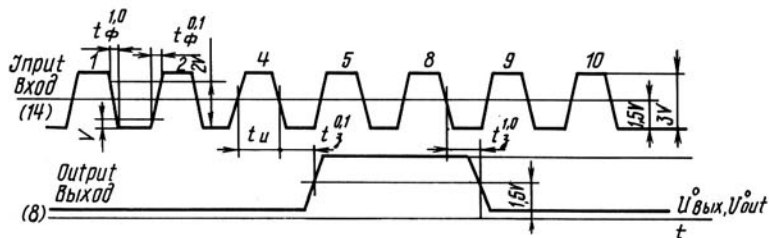


Отсчет динамических параметров микросхемы K155IE5 по счетному входу:

t_ϕ – время фронта; t_u – время импульса; t_3 – время задержки

Measurement of dynamic characteristics at the count input of microcircuit K155IE5:

t_ϕ – rise time; t_u – pulse time; t_3 – delay time

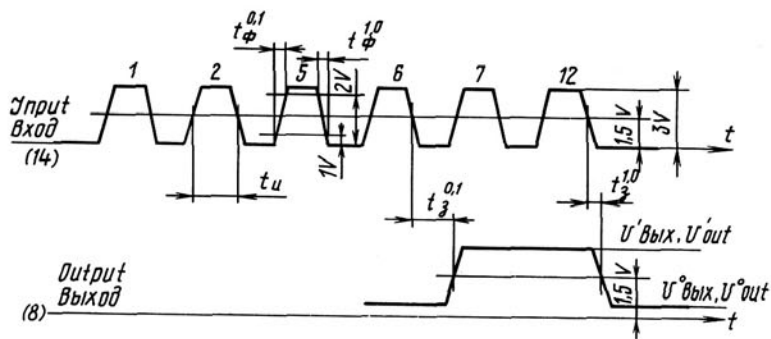


Отсчет динамических параметров микросхемы K155IE2 по счетному входу:

t_ϕ – время фронта; t_u – время импульса; t_3 – время задержки

Measurement of dynamic characteristics at the count input of microcircuit K155IE2:

t_ϕ – rise time; t_u – pulse time; t_3 – delay time

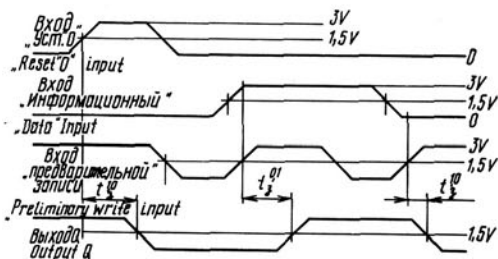


Отсчет динамических параметров микросхемы K155IE4 по счетному входу:

t_ϕ – время фронта; t_u – время импульса; t_3 – время задержки

Measuring of dynamic characteristics at the count input of microcircuit K155IE4:

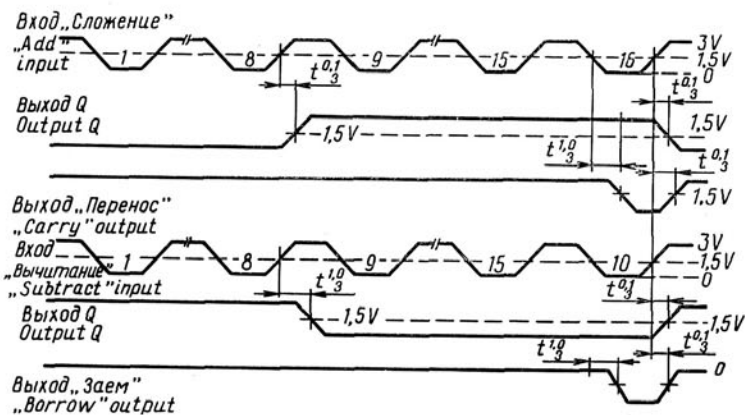
t_ϕ – rise time; t_u – pulse time; t_3 – delay time



Входные и выходные импульсы при измерении динамических параметров микросхем K155IE6, K155IE7 от входов «Предварительной записи» и «Установки «0»:

t_3 – время задержки

Input and output pulses when measuring dynamic characteristics at pre-write and "0" setting inputs of microcircuits K155IE6, K155IE7

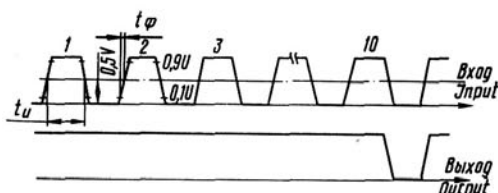


Входные и выходные импульсы при измерении динамических параметров микросхем K155IE6, K155IE7 от входов «Сложение» и «Вычитание»:

t_3 – время задержки

Input and output pulses when measuring dynamic characteristics at the add and subtract inputs of microcircuits K155IE6 and K155IE7:

t_3 – delay time

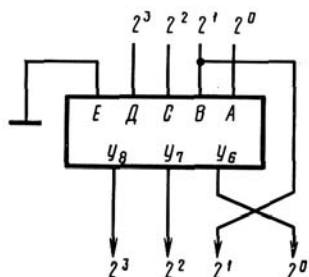


Эпюры входного и выходного импульсов микросхемы K155IE1:

t_ϕ – время фронта; t_u – время импульса

Input and output pulse when waveforms for microcircuit K155IE1:

t_ϕ – rise time; t_u – pulse time

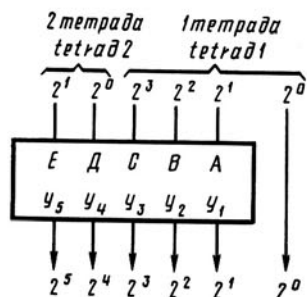


Применение микросхемы K155ПР6 для преобразования двоично-десятичного кода в код дополнительный до «9»

Application of microcircuit K155ПР6 for the conversion of binary-coded decimal to complementary with respect to nine code

Таблица истинности
Validity Table

Слова Words	Входное число Input number	Входной код слова на выводах Input code of word across leads						Выходной код слова на выводах Output code of word across leads		
		E	D	C	B	A	F	Y ₈	Y ₇	Y ₆
0	0	0	0	0	0	0	0	1	0	1
1	1	0	0	0	0	1	0	1	0	0
2	2	0	0	0	1	0	0	0	1	1
3	3	0	0	0	1	1	0	0	1	0
4	4	0	0	1	0	0	0	0	1	1
5	5	0	0	1	0	1	0	0	1	0
6	6	0	0	1	1	0	0	0	0	1
7	7	0	0	1	1	1	0	0	0	0
8	8	0	1	0	0	0	0	0	0	1
9	9	0	1	0	0	1	0	0	0	0
Запрет Inhibit	Любой Arbitrary	Н	Н	Н	Н	Н	1	1	1	1



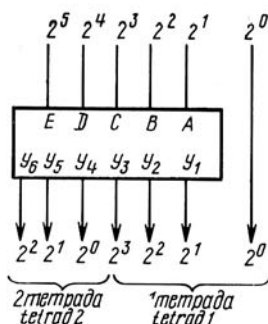
Применение микросхемы
K155ПР6 для преобразования
двоично-десятичного кода
в двоичный

Application of microcircuit
K155ПР6 for the conversion of
binary-decimal to binary code

Таблица истинности
Validity table

Слово Words	Входное число Input number	Входной код слова на выводах Input code of word across leads						Выходной код слова на выводах Output code of word across leads				
		E	D	C	B	A	F	Y ₅	Y ₄	Y ₃	Y ₂	Y ₁
0	0—1	0	0	0	0	0	0	0	0	0	0	0
1	2—3	0	0	0	0	1	0	0	0	0	0	1
2	5—4	0	0	0	1	0	0	0	0	0	1	0
3	6—7	0	0	0	1	1	0	0	0	0	1	1
4	8—9	0	0	1	0	0	0	0	0	1	0	0
8	10—11	0	1	0	0	0	0	0	0	1	0	1
9	12—13	0	1	0	0	1	0	0	0	1	1	0
10	14—15	0	1	0	1	0	0	0	0	1	1	1
11	16—17	0	1	0	1	1	0	0	1	0	0	0
12	18—19	0	1	1	0	0	0	0	1	0	0	1
16	20—21	1	0	0	0	0	0	0	1	0	1	0
17	22—23	1	0	0	0	1	0	0	1	0	1	1
18	24—25	1	0	0	1	0	0	0	1	1	0	0
19	26—27	1	0	0	1	1	0	0	1	1	0	1
20	28—29	1	0	1	0	0	0	0	1	1	1	0
24	30—31	1	1	0	0	0	0	0	1	1	1	1
25	32—33	1	1	0	0	1	0	1	0	0	0	0
26	34—35	1	1	0	1	0	0	1	0	0	0	1
27	36—37	1	1	0	1	1	0	1	0	0	1	0
28	38—39	1	1	1	0	0	0	1	0	0	1	1
Запрет Inhibit	Любой Arbitrary	H	H	H	H	H	1	1	1	1	1	1

H – безразличное состояние
H – "don't care" state



Применение микросхемы K155ПР7 для
преобразования двоичного кода в двоично-десятичный

Application of microcircuit K155ПР7 for the conversion of binary to binary-decimal code

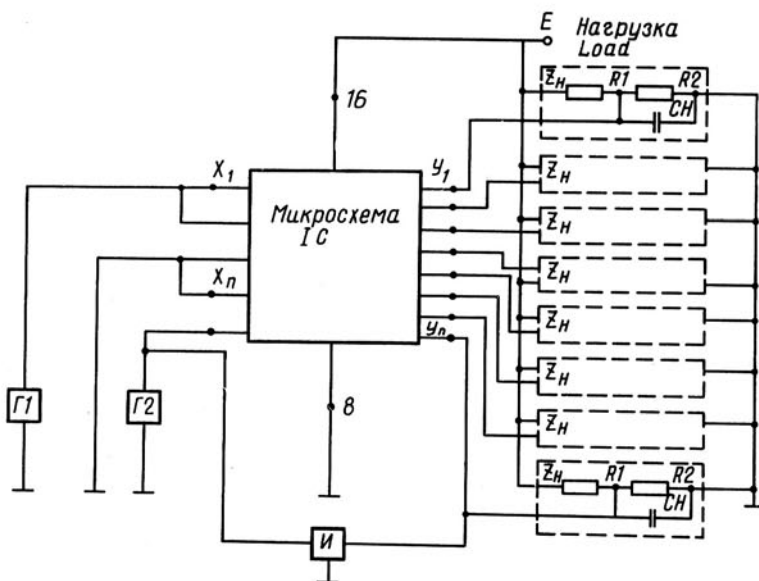
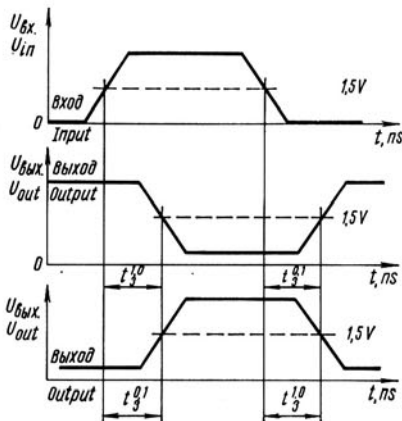


Схема измерения динамических параметров микросхем K155PE21, K155PE22, K155PE23, K155PE24:

E – источник питающего напряжения; Г1, Г2 – генераторы; И – измеритель динамических параметров

Circuit arrangement for measuring dynamic characteristics of microcircuits K155PE21, K155PE22, K155PE23, K155PE24:

E – supply voltage source; Г1, Г2 – generators; И – dynamic characteristics meter



Входной и выходные импульсы при измерении динамических параметров микросхемы K155PE21, K155PE22, K155PE23, K155PE24:

t_3 – время задержки

Input and output pulses when measuring dynamic characteristics of microcircuits K155PE21, K155PE22, K155PE23, K155PE24:

t_3 – delay time

**СЕРИИ
ИНТЕГРАЛЬНЫХ
МИКРОСХЕМ
INTEGRATED
MICROCIRCUITS
FAMILIES**

**МОП – интегральные
микросхемы
MOS – Integrated
Microcircuits**

**K176
ЭК561
K590**

Микросхемы серии K176, ЭК561 предназначены для построения ЦВМ и устройств дискретной автоматики.

Микросхемы серии K590 предназначены для управления коммутаторами серии K190 от схем ТТЛ (серий K130, K133, K136) при коммутации сигналов до ± 5 В.

IC series K176, ЭК561 are designed for building digital computers and analog automatic equipment.

Microcircuits of the K590 family are designed to control switches of the K190 family from the TTL circuits (families K130, K133, K136) when switching over signals of ± 5 V.

**ОСНОВНЫЕ ЭЛЕКТРИЧЕСКИЕ ПАРАМЕТРЫ
BASIC SPECIFICATIONS**

Таблица 1
Table 1

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Выходное напряжение, В Output voltage, V		Время задержки включения и выключения, нс Turn-on and turn-off delay time, ns	Статическая помехоустойчивость, В Static noise immunity, V	Нагрузочная способность Fan-out
			лог. «0» log. "0"	лог. «1» log. "1"			
1	2	3	4	5	6	7	8
Серия K176 Family K176							
1 K176ЛП1	Элемент логический универсальный General-purpose logic element	$9 \pm 0,45$	0,3	8,2	250	0,9	50
2 K176ЛП11	Два логических элемента «ИЛИ-НЕ» и логический элемент «НЕ» Dual 4-input NOR gate plus NOT gate	$9 \pm 0,45$	0,3	8,2	250	0,9	50
3 K176ЛП12	Два логических элемента «И-НЕ» и логический элемент «НЕ» Dual 4-input NAND gate plus NOT gate	$9 \pm 0,45$	0,3	8,2	250	0,9	50
4 K176ЛА8	Два логических элемента «И-НЕ» Quad 4-input NAND gate	$9 \pm 0,45$	0,3	8,2	250	0,9	50
5 K176ЛЕ5	Четыре логических элемента «ИЛИ-НЕ» Quad 2-input NOR gate	$9 \pm 0,45$	0,3	8,2	250	0,9	50

Table 1 (cont.)

1	2	3	4	5	6	7	8
6 K176ЛЕ6	Два логических элемента «ИЛИ-НЕ» Dual 4-input NOR gate	$9 \pm 0,45$	0,3	8,2	250	0,9	50
7 K176ЛА9	Три логических элемента «ИЛИ-НЕ» Triple 3-input NAND gate	$9 \pm 0,45$	0,3	8,2	250	0,9	50
8 K176ЛП2	Четыре логических элемента, исключая «ИЛИ» Quad EXCLUSIVE-OR gate	$9 \pm 0,45$	0,3	8,2	250	0,9	50
9 K176ЛП4	Два логических элемента «ИЛИ-НЕ» и логический элемент «НЕ» Dual 3-input NOR gate plus NOT gate	$9 \pm 0,45$	0,3	8,2	250	0,9	50
10 K176ЛЕ10	Два логических элемента «ИЛИ-НЕ» Dual 3-input NOR gate	$9 \pm 0,45$	0,3	8,2	250	0,9	50
11 K176ЛА7	Четыре логических элемента «ИЛИ-НЕ» Quad 2-input NAND gate	$9 \pm 0,45$	0,3	8,2	250	0,9	50

Таблица 2

Table 2

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Выходное напряжение, В Output voltage, V	
			лог. «0» log. "0"	лог. «1» log. "1"
Серия K176 Family K176				
1 K176ИЕ3	Счетчик по модулю 6 с дешифратором для вывода информации на сегментный индикатор Modulo-6 counter with decoder for data output on segment display	$9 \pm 0,45$	0,3	8,2
2 K176ИЕ4	Счетчик по модулю 10 с дешифратором для вывода информации на сегментный индикатор Modulo-10 counter with decoder for data output on segment display	$9 \pm 0,45$	0,3	8,2
3 K176ИЕ5	Пятнадцатиразрядный регистр сдвига 15-bit shift register	$9 \pm 0,45$	0,3	8,2
4 K176ТМ1	Два триггера Д-типа с установкой «0» Dual D-type flip-flop with "0" reset	$9 \pm 0,45$	0,3	8,2
5 K176ТМ2	Два триггера Д-типа с установкой «0» и «1» Dual D-type flip-flop with "0" and "1" reset	$9 \pm 0,45$	0,3	8,2

Примечание. Коэффициент объединения для ИС K176ТМ1 и K176ТМ2 – 50

Note. Fan-in for IC K176ТМ1 and K176ТМ2 – 50.

Таблица 3

Table 3

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления, мкА Current consumption, μ A		Выходное напряжение, В Output voltage, V		Максимальная частота тактовых сигналов, МГц Clock signal maximum frequency, MHz	Входная емкость, пФ Input capacitance, pF
			лог. «0» log. "0"	лог. «1» log. "1"	лог. «0» log. "0"	лог. «1» log. "1"		
1	2	3	4	5	6	7	8	9
Серия K176 Family K176								
1 K176ИР2	Сдвоенный 4-разрядный статический регистр сдвига Dual 4-bit static shift register	$9 \pm 0,45$	100	100	0,3	8,2	2,0	10

1	2	3	4	5	6	7	8	9
2 K176IP3	4-разрядный универсальный регистр сдвига 4-bit general-purpose shift register	$9 \pm 0,45$	100	100	0,3	8,2	2,0	10
3 K176IP10	18-разрядный регистр сдвига 18-bit shift register	$9 \pm 0,45$	100	100	0,3	8,2	2,0	—
4 K176TB1	Два триггера «J-K» типа Dual J-K-flip-flop	$9 \pm 0,45$	10	10	0,3	8,2	2	12
5 K176IE2	5-разрядный счетчик 5-bit counter	$9 \pm 0,45$	100	100	0,3	8,2	2	10
6 K176IE8	Десятичный счетчик с дешифратором Decimal counter with decoder	$9 \pm 0,45$	100	100	0,3	8,2	2	14

Таблица 4

Table 4

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления, мкА Current consumption, μ A	Выходное напряжение, В Output voltage, V		Время задержки распространения при включении для «НЕ», нс Turn-on propagation delay time, ns	Время задержки распространения при выключении, нс Turn-off propagation delay time, ns	
				лог. «0» log. "0"	лог. «1» log. "1"		для схемы «9И» for 9AND circuit	для схемы «НЕ» for NOT circuit
Серия K176 Family K176 1 K176ЛИ1	Логический элемент «9И» и «НЕ» 9AND and NOT gate	$9 \pm 0,45$	0,4	0,3	8,2	250	250	250

Таблица 5

Table 5

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления, мкА Current consumption, μ A	Ток считывания, мкА Read current, μ A		Ток записи, мкА Write current, μ A		Входной ток, мкА Input current, μ A	
				лог. «0» log. "0"	лог. «1» log. "1"	лог. «0» log. "0"	лог. «1» log. "1"	лог. «0» log. "0"	лог. «1» log. "1"
Серия K176 Family K176 1 K176PM1	Матрица-накопитель ОЗУ на 16 бит 16-bit RWM storage array	$9 \pm 0,45$	10	—2	100	1	1	—0,5	0,5

Таблица 6

Table 6

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления, мкА Current consumption, μ A		Выходное напряжение, В Output voltage, V		Время задержки распространения, нс Propagation delay time, ns		Входной ток, мкА Input current, μ A	
			лог. «0» log. "0"	лог. «1» log. "1"	лог. «0» log. "0"	лог. «1» log. "1"	при включении turn-on	при выключении turn-off	лог. «0» log. "0"	лог. «1» log. "1"
1	2	3	4	5	6	7	8	9	10	11
Серия K176 Family K176 1 K176ПУ1	Пять преобразователей уровня Pental level converters	$9 \pm 0,45$	0,7	0,7	0,3	3	—	250	—0,1	0,1

1	2	3	4	5	6	7	8	9	10	11
2 K176ПУ2	Преобразователь уровня с инверсией Inverting level converter	$9 \pm 0,45$	5	5	0,4	2,4	110	130	—0,1	0,1
3 K176ПУ3	Преобразователь уровня Level converter	$9 \pm 0,45$	5	5	0,4	2,4	110	130	—0,1	0,1
4 K176ИД1	Дешифратор 4×10 4×10 decoder	$9 \pm 0,45$	100	100	0,3	8,2	350	350	—0,1	0,1

Таблица 7
Table 7

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления, мкА Current consumption, μ A	Ток утечки «закрытых ключей», мкА Closed gate leakage current, μ A	Ток «открытого ключа» при ограничительном сопротивлении 10 кОм, мА Open gate current with a 10 k Ω clamping resistor, mA	Время задержки распространения при выключении, нс Turn-off propagation delay time, ns
Серия K176 Family K176 1 K176КТ1	Четыре двунаправленных переключателя Quad reversible switch	$9 \pm 0,45$	0,4	2	0,7 (в цепи 2, 3, 9, 10 выводов) (in the circuits of leads 2, 3, 9, 10)	250

Таблица 8
Table 8

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления, мА Current consumption, mA	Выходное напряжение, В Output voltage, V		Время задержки распространения при включении и выключении, нс Turn-on and turn-off propagation delay time, ns			Время считывания, нс (частота деления, МГц) Read cycle time, ns (scaling frequency, MHz)	Коэффициент разветвления по выходу Fan-out
				лог. «0» log. "0"	лог. «1» log. "1"	от входа «суммы», входа «переноса» до выхода «суммы» from sum input and carry input to sum output	от входа «суммы» до выхода «переноса» from sum input to carry output	от входа «переноса» до выхода «переноса» from carry input to carry output		
Серия K176 Family K176 1 K176ЛС1	Три логических элемента 3 (И-ИЛИ) Triple 3-input AND-OR gate	$9 \pm 0,45$	0,2	0,3	8,2	—	—	—	—	10
2 K176ИЕ1	6-разрядный двоичный счетчик 6-bit binary counter	$9 \pm 0,45$	2,1	0,3	8,2	—	—	—	(1,0)	20
3 K176ИМ1	4-разрядный полный сумматор 4-digit full adder	$9 \pm 0,45$	0,9	0,3	8,2	1900	600	360	—	40
4 K176РУ2	Оперативное запоминающее устройство 256 бит с управлением 256-bit RWM with control circuits	$9 \pm 0,45$	0,5	0,3	8,2	—	—	—	550	—

Таблица 9

Table 9

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления, мкА Current consumption, μ A	Выходное напряжение, В Output voltage, V		Время задержки распространения, нс Propagation delay time, ns	
				лог. «0» log. "0"	лог. «1» log. "1"	при включении $t_{prop. delay 1.0}$	при выключении $t_{prop. delay 0.1}$
Серия ЭК561 Family ЭК561							
1 ЭК561ЛЕ5П	Четыре логических элемента «2ИЛИ-НЕ» Quad 2-input NOR gate	10 (3—15)	5,0	0,01	9,99	115	130
2 ЭК561ЛЕ6П	Два логических элемента «4ИЛИ-НЕ» Dual 4-input NOR gate	10 (3—15)	5,0	0,01	9,99	115	130
3 ЭК561ЛП2П	Четыре логических элемента «исключающие ИЛИ» Quad EXCLUSIVE OR gate	10 (3—15)	10	0,01	9,99	225	225
4 ЭК561ЛС2П	Четыре логических элемента «И-ИЛИ» Quad AND-OR gate	10 (3—15)	100	0,01	9,99	190	190
5 ЭК561ЛН1П	Шесть стробирующих логических элементов «НЕ» Hex NOT strobed gate	10 (3—15)	10	0,01	9,99	360	450
6 ЭК561ПУ4П	Шесть преобразователей уровня Hex level converters	10	5,0	0,01	9,99	110	140
7 ЭК561ТМ3П	Четыре D-триггера Quad D-flip-flop	10	20	0,01	99,9	560	560
8 ЭК561ТР2П	Четыре «R-S» триггера Quad R-S-flip-flop	10	20	0,01	9,99	360	360
9 ЭК561ТВ1П	Два «J-K» триггера Dual J-K-flip-flop	10	20	0,01	9,99	590	590
10 ЭК561ИЕ9П	Счетчик-делитель на 8 Counter/divider by 8	10	100	0,01	9,99	3150	3150
11 ЭК561ИЕ10П	Два четырехразрядных счетчика Dual 4-bit counter	10	100	0,01	9,99	500	500
12 ЭК561ИП2П	4-разрядный компаратор 4-bit comparator	10	100	0,01	9,99	600	600

Таблица 10

Table 10

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Удельная мощность потребления в режиме «хранения», мкВт/бит Store mode specific power consumption, μ W/bit	Время выборки разрешения, нс Enable access time, ns	Время цикла записи (считывания), нс Write (read) cycle time, ns	Емкость, пФ Capacity, pF	
						входная input	выходная output
Серия ЭК561 Family ЭК561							
1 ЭК561РУ2А ЭК561РУ2Б	Оперативное запоминающее устройство со схемой управления (статическое) Информационная емкость 256 бит. Organization 256 x 1 Static 256 x 1 with control circuit	3—15 4,5—15	0,4 8	450 800	650 1100	8 10	10 18

Таблица 11

Table 11

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Мощность потребления, мВт Power consumption, mW	Выходное напряжение, В Output voltage, V		Коэффициент деления частоты Scaling ratio	Время задержки, мкс Delay time, μ s	
				лог. «1» log. "1"	лог. «0» log. "0"		включения turn-on	выключения turn-off
Серия К590 Family К590								
1 К590ИР1	10-разрядный статический сдвигающий регистр на МОП транзисторах 10-digit static MOS-transistor shift register	$5 \pm 0,5$ $-15 \pm 1,5$	300	9,3	—13	10,9—11,1	0,4	0,3

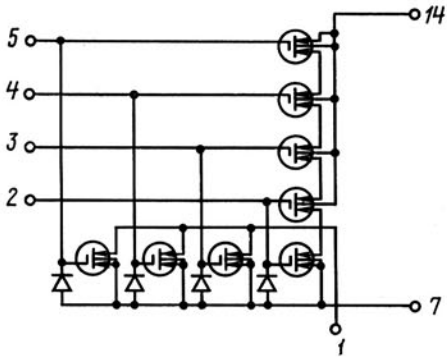
Таблица 12
Table 12

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Мощность потребления, мВт Power consumption, mW	Сопротивление открытого канала, Ом Open channel resistance, Ω		Ток утечки, нА Leakage current, nA		Время включения, мкс Turn-on time, μ s
				при $U_{\text{ком.}}$ от 0 до 5 В at V_{rated} from 0 to 5 V	при $U_{\text{ком.}}$ от -5 до 0 В at V_{rated} from -5 to 0 V	аналогового входа analog input	аналогового выхода analog output	
Серия K590 Family K590 1 K590KH1	Восьмиканальный МОП коммутатор с дешифратором 8-channel MOS-switch with decoder	$5 \pm 0,5$ $-15 \pm 1,5$	130	200	500	50	50	1

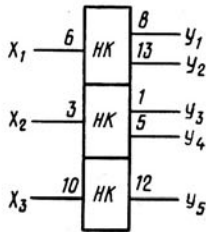
Таблица 13
Table 13

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления, мА Current consumption, mA	Сопротивление «открытого канала», Ом Open-channel resistance, Ω	Коммутируемое напряжение, В Voltage handled, V	Ток утечки, нА Leakage current, nA		Время включения, мкс Turn-on time, μ s
						аналогового входа analog input	аналогового выхода analog output	
Серия K590 Family K590 1 K590KH2	4-канальный МОП-ключ со схемой управления Four-channel MOS gate with control circuit	$12 \pm 1,2$ $5 \pm 0,5$	0,4	100	$-10 \dots +10$	70	70	0,5

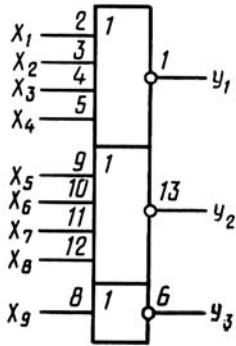
ФУНКЦИОНАЛЬНЫЕ СХЕМЫ FUNCTIONAL DIAGRAMS



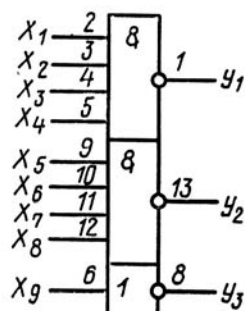
Основной базовый элемент серии K176
Basic element of the K176 family



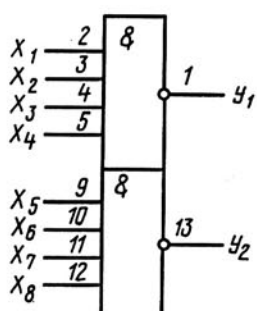
K176ЛП1



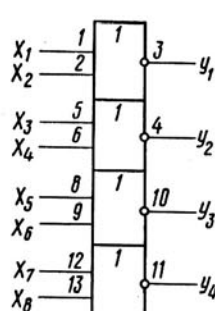
K176ЛП11



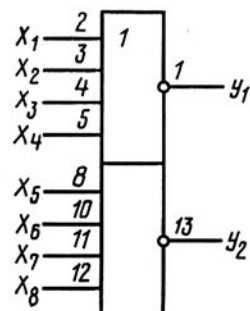
К176ЛП12



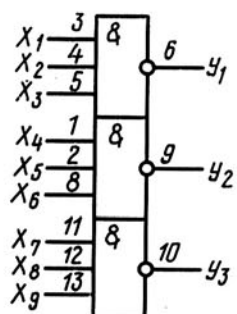
К176ЛА8



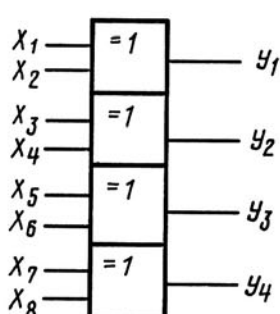
К176ЛЕ5



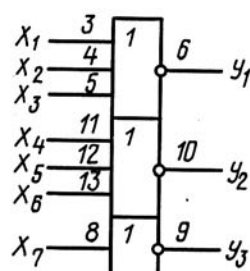
К176ЛЕ6



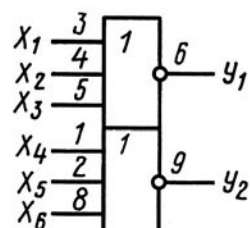
К176ЛА9



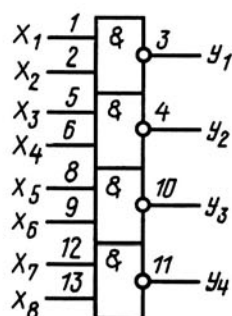
К176ЛП2



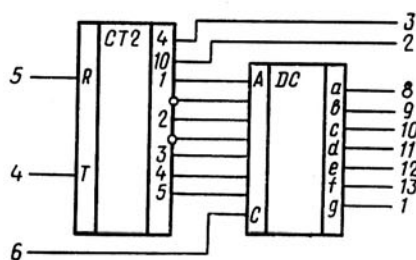
К176ЛП4



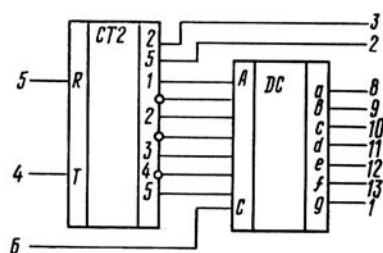
К176ЛЕ10



К176ЛА7

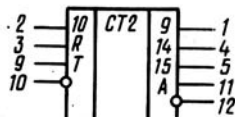


К176ИЕ4



К176ИЕ3

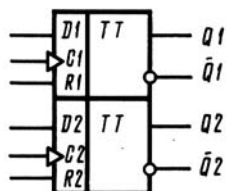
Вывод	Назначение	Lead	Function
1	Выход g	1	Output g
2	Выход 10	2	Output 10
3	Выход 4	3	Output 4
4	Вход Т	4	Input T
5	Вход установки «0» R	5	Reset input R
6	Вход С	6	Input C
8	Выход а	8	Output a
9	Выход b	9	Output b
10	Выход с	10	Output c
11	Выход d	11	Output d
12	Выход e	12	Output e
13	Выход f	13	Output f



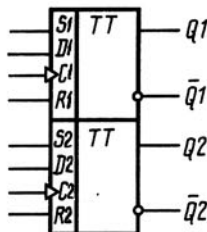
K176IE5

Вывод	Назначение
1	Выход 9 разряда
2	Вход 10 разряда
3	Вход установки «0» R
4	Выход 14 разряда
5	Выход 15 разряда
9	Вход T
10	Вход $\bar{T}$
11	Выход A
12	Выход $\bar{A}$

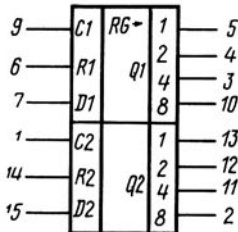
Lead	Function
1	Output of the 9th digit
2	Input of the 10th digit
3	"0" reset input R
4	Output of the 14th digit
5	Output of the 15th digit
9	Input T
10	Input $\bar{T}$
11	Output A
12	Output $\bar{A}$



K176TM1



K176TM2



K176IP2

Таблица состояний одного разряда
One-Bit State Table

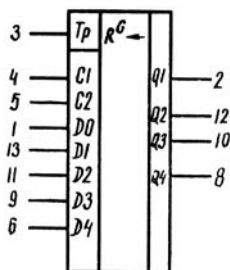
C	D	R	Q
$\frac{1}{0}$	0	0	0
$\frac{1}{0}$	1	0	1
$\frac{1}{0}$	X	0	0
X	X	1	0

X – любое состояние
X – "don't care" state

Таблица истинности
Validity Table

Вид записи информации Data write type	Входы Inputs								Выходы Outputs			
	Tr	C1	C2	DO	D1	D2	D3	D4	Q1	Q2	Q3	Q4
Последовательная запись Series write mode	0	$\frac{1}{0}$	X	1	X	X	X	X	1	0	0	0
	0	$\frac{1}{0}$	X	0	X	X	X	X	0	1	0	0
	0	$\frac{1}{0}$	X	0	X	X	X	X	0	0	1	0
	0	$\frac{1}{0}$	X	1	X	X	X	X	1	0	0	1
Параллельная запись Parallel write mode	1	X	$\frac{1}{0}$	X	1	1	1	1	1	1	1	1
	1	X	$\frac{1}{0}$	X	0	0	0	0	0	0	0	0
	1	X	$\frac{1}{0}$	X	1	1	0	0	1	1	0	0
	1	X	$\frac{1}{0}$	X	0	0	1	1	0	0	1	1

X – любое состояние
X – "don't care" state

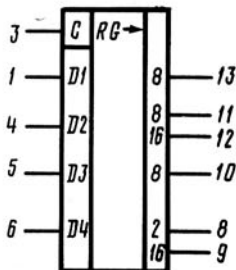


K176IP3

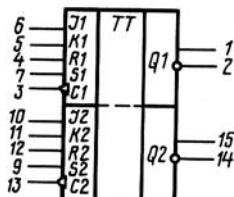
Таблица состояний одного разряда
One-Bit State Table

C	D	Выход Q Output Q
$\frac{1}{0}$	0	0
$\frac{1}{0}$	1	1
$\frac{1}{0}$	X	Q

X – любое состояние
X – "don't care" state



K176IP10

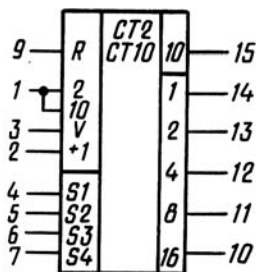


K176TB1

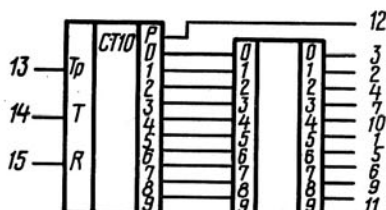
Таблица истинности
Validity Table

R	S	I	K	C	Q	$\bar{Q}$
1	0	X	X	X	0	1
0	1	X	X	X	1	0
1	1	X	X	X	H/O	H/O
0	0	X	X	$\frac{1}{0}$	Q	$\bar{Q}$
0	0	0	0	$\frac{1}{0}$	Q	$\bar{Q}$
0	0	0	1	$\frac{1}{0}$	0	1
0	0	1	0	$\frac{1}{0}$	1	0
0	0	1	1	$\frac{1}{0}$	$\bar{Q}$	Q

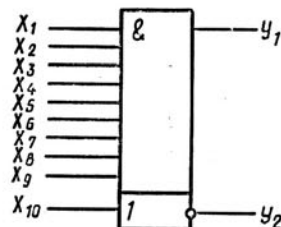
X – состояние любое
X – "don't care" state
H/O – состояние не определено
H/O – state not specified



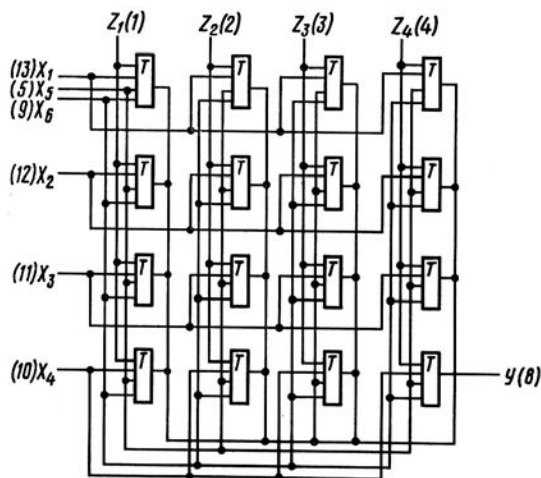
K176IE2



K176IE8



K176ЛИ1



K176PM1

Таблица истинности
Validity Table

Режим записи Write state				
X	Z	DO	D1	Состояние ячейки State of location
0	0	⊗	⊗	Не изменяется No change
1	0	⊗	⊗	Не изменяется No change
0	1	⊗	⊗	Не изменяется No change
1	1	0	0	Не определено Not specified
1	1	1	0	1
1	1	0	1	0

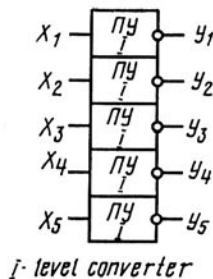
Режим считывания
Read state

X	Z	DO	D1	(1 или 0) (1 or 0)
1	1	1	1	(1 или 0) (1 or 0)

⊗ - любое состояние
X - в соответствии с записанной информацией
⊗ - "don't care" state
X - corresponds to the data loaded

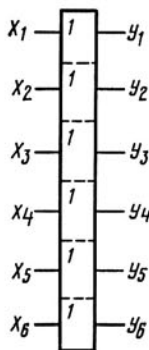
Вывод	Назначение
1—4	Входы адреса Z ₁ —Z ₄
5	Вход записи нуля (DO) X ₅
8	Считывание Y
9	Вход записи единицы (D1) X ₆
10—13	Входы адреса X ₄ —X ₁

Lead	Function
1—4	Address inputs Z ₁ —Z ₄
5	Write "0" (DO) input X ₅
8	Read Y
9	Write "1" (D1) input X ₆
10—13	Address inputs X ₄ —X ₁

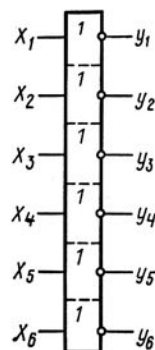


i-level converter

K176ПУ1

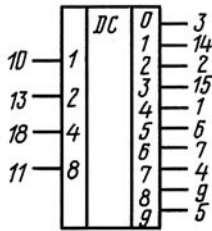


K176ПУ2



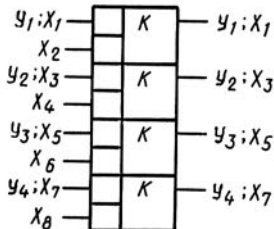
K176ПУ3

Таблица истинности
Validity Table

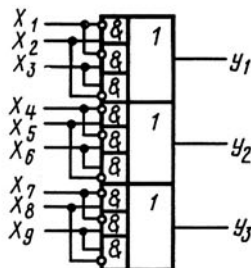


К176ИД1

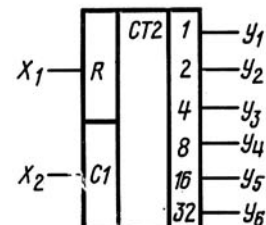
Входы Inputs				Выходы Outputs									
8	4	2	1	0	1	2	3	4	5	6	7	8	9
0	0	0	0	1	0	0	0	0	0	0	0	0	0
0	0	0	1	0	1	0	0	0	0	0	0	0	0
0	0	1	0	0	0	1	0	0	0	0	0	0	0
0	0	1	1	0	0	0	1	0	0	0	0	0	0
0	1	0	0	0	0	0	0	1	0	0	0	0	0
0	1	0	1	0	0	0	0	0	1	0	0	0	0
0	1	1	0	0	0	0	0	0	0	1	0	0	0
0	1	1	1	0	0	0	0	0	0	0	1	0	0
1	0	0	0	0	0	0	0	0	0	0	0	1	0
1	0	0	1	0	0	0	0	0	0	0	0	0	1



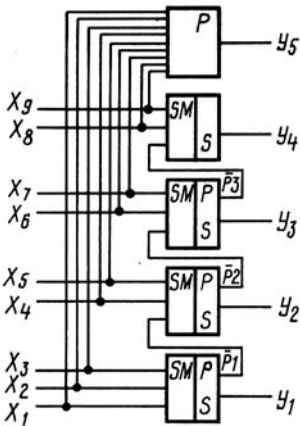
К176КТ1



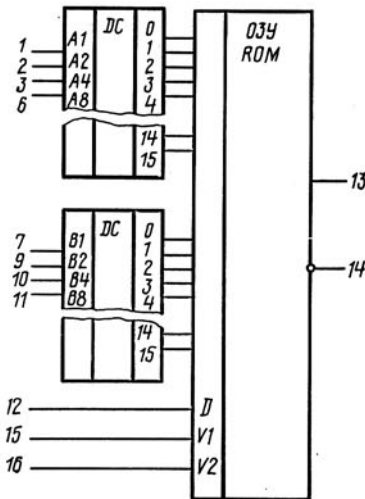
К176ЛС1



К176ИЕ1



К176ИМ1

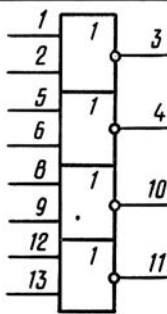


К176РУ2

Таблица истинности
Validity Table

D	V1	V2	Выход Q Output Q	Режим работы Mode
H	H	1	H	Хранение Store
1 или 0	1	0	H	Запись Write
1 or 0	0	0	1 или 0 or	Считывание Read

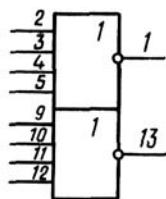
H - безразличное состояние
H - "don't care" state



ЭК561ЛЕ5П

Таблица истинности
Validity Table

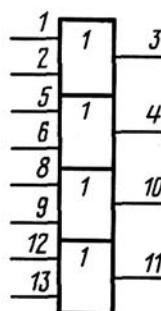
Вход Input								Выход Output			
1	2	5	6	8	9	12	13	3	4	10	11
0	0	0	0	0	0	0	0	1	1	1	1
0	1	0	1	0	1	0	1	0	0	0	0
1	0	1	0	1	0	1	0	0	0	0	0
1	1	1	1	1	1	1	1	0	0	0	0



ЭК561ЛЕ6П

Таблица истинности
Validity Table

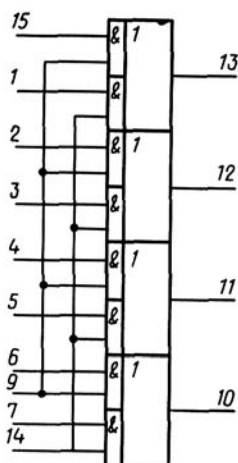
Вход Input								Выход Output	
2	3	4	5	9	10	11	12	1	13
0	0	0	0	0	0	0	0	1	1
0	0	0	1	0	0	0	1	0	0
0	0	1	0	0	0	1	0	0	0
0	1	0	0	0	1	0	0	0	0
1	0	0	0	1	0	0	0	0	0
1	0	0	1	1	0	0	1	0	0
1	0	1	0	1	0	1	0	0	0
1	1	0	0	1	1	0	0	0	0
1	1	0	1	1	1	0	1	0	0
1	1	1	0	1	1	1	0	0	0
1	1	1	1	1	1	1	1	0	0
0	1	1	1	0	1	1	1	0	0
0	0	1	1	0	0	1	1	0	0
1	0	1	1	1	0	1	1	0	0
0	1	1	0	0	1	1	0	0	0
0	1	0	1	0	1	0	1	0	0



ЭК561ЛП2П

Таблица истинности
Validity Table

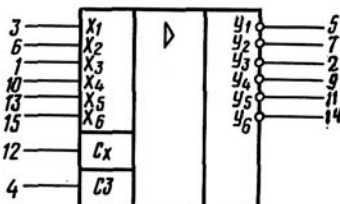
Вход Input								Выход Output			
1	2	5	6	8	9	12	13	3	4	10	11
0	0	0	0	0	0	0	0	0	0	0	0
0	1	0	1	0	1	0	1	1	1	1	1
1	0	1	0	1	0	1	0	1	1	1	1
1	1	1	1	1	1	1	1	0	0	0	0



ЭК561ЛС2П

Таблица истинности
Validity Table

Вход Input										Выход Output			
6	7	4	5	2	3	15	1	9	14	10	11	12	13
0	0	0	0	0	0	0	0	0	0	0	0	0	0
0	0	0	0	0	0	0	0	0	1	0	0	0	0
0	0	0	0	0	0	0	0	1	1	0	0	0	0
0	1	0	1	0	1	0	1	0	0	0	0	0	0
0	1	0	1	0	1	0	1	0	1	1	1	1	1
0	1	0	1	0	1	0	1	1	1	0	0	0	0
0	1	0	1	0	1	0	1	1	1	1	1	1	1
1	0	1	0	1	0	1	0	0	0	0	0	0	0
1	0	1	0	1	0	1	0	0	1	0	0	0	0
1	0	1	0	1	0	1	0	1	0	1	1	1	1
1	1	1	1	1	1	1	1	0	0	1	1	1	1
1	1	1	1	1	1	1	1	1	1	1	1	1	1
1	1	1	1	1	1	1	1	1	1	1	1	1	1
1	1	1	1	1	1	1	1	1	1	1	1	1	1



ЭК561ЛН1П

Таблица истинности
Validity Table

Вход Input									Выход Output				
1	3	4	6	10	12	13	15	2	5	7	9	11	14
0	0	0	0	0	0	0	0	1	1	1	1	1	1
1	1	0	1	1	0	1	1	0	0	0	0	0	0
0	0	0	0	0	1	0	0	0	0	0	0	0	0
1	1	0	1	1	1	1	1	0	0	0	0	0	0
*	*	1	*	*	*	*	*	~	~	~	~	~	~

* - произвольное логическое значение

~ - логическое состояние определяется значением напряжения, приложенного к выходу микросхемы извне, например в схеме «монтажное ИЛИ»

* - "don't care" logic state

~ - the logic state is determined by the external voltage applied to the microcircuit output from the outside, such as, in a "wired OR" circuit



Вход Input						Выход Output					
3	5	7	9	11	14	2	4	6	10	12	15
0	0	0	0	0	0	0	0	0	0	0	0
1	1	1	1	1	1	1	1	1	1	1	1



D1	D2	D3	D4	Такт V Time step V	Полар- ность C Polarity C	Q1	Q2	Q3	Q4	$\bar{Q}1$	$\bar{Q}2$	$\bar{Q}3$	$\bar{Q}4$
4	7	13	14	5	6	2	10	11	1	3	9	12	15
0	0	0	0	0	0	0	0	0	0	1	1	1	1
1	1	1	1	0	0	1	1	1	1	0	0	0	0
1	1	1	1	1	0	1	1	1	1	0	0	0	0
0	0	0	0	1	0	1	1	1	1	0	0	0	0
0	0	0	0	1	1	0	0	0	0	1	1	1	1
0	0	0	0	0	1	0	0	0	0	1	1	1	1
1	1	1	1	0	1	0	0	0	0	1	1	1	1
1	1	1	1	0	0	1	1	1	1	0	0	0	0
1	1	1	1	0	1	1	1	1	1	0	0	0	0
0	0	0	0	0	1	1	1	1	1	0	0	0	0
0	0	0	0	0	0	0	0	0	0	1	1	1	1
0	0	0	0	1	0	0	0	0	0	1	1	1	1
1	1	1	1	1	0	0	0	0	0	1	1	1	1
1	1	1	1	1	1	1	1	1	1	0	0	0	0



Вход Input										Выход Output			
S1	S2	S3	S4	R1	R2	R3	R4	V	Q1	Q2	Q3	Q4	
4	6	12	14	3	7	11	15	5	2	9	10	1	
1	1	1	1	0	0	0	0	1	1	1	1	1	
0	0	0	0	0	0	0	0	1	1	1	1	1	
0	0	0	0	1	1	1	1	1	0	0	0	0	
0	0	0	0	0	0	0	0	1	0	0	0	0	
1	1	1	1	1	1	1	1	1	1	1	1	1	
X	X	X	X	X	X	X	X	0	-	-	-	-	



t^n						t^{n+1}	
G	I	K	S	R	C	Q	Q̄
0	1	X	0	0		1	0
1	X	0	0	0		1	0
0	0	X	0	0		0	1
1	X	1	0	0		0	1
X	X	X	0	0		Q ³	Q̄ ³
X	X	X	1	0	X	1	0
X	X	X	0	1	X	0	1
X	X	X	1	1	X	1	1

75



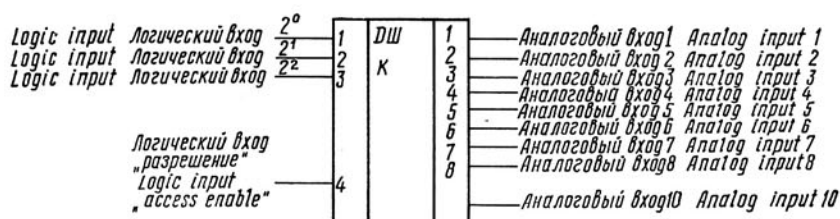
Вход Input			Выход Output								
Такт С Time step C	Разре- шение V Enable V	Уста- новка «Ф» Setting "0"	0	1	2	3	4	5	6	7	Выход пере- носа P Carry output P
14	13	15	2	1	3	7	11	4	5	10	12
1	0	1	1	0	0	0	0	0	0	0	1
0	0	0	1	0	0	0	0	0	0	0	1
1	0	0	0	0	0	0	0	0	0	0	1
0	0	0	0	1	0	0	0	0	0	0	1
1	0	0	0	0	1	0	0	0	0	0	1
0	0	0	0	0	1	0	0	0	0	0	1
1	0	0	0	0	0	1	0	0	0	0	1
0	0	0	0	0	0	1	0	0	0	0	1
1	0	0	0	0	0	0	1	0	0	0	1
0	0	0	0	0	0	0	1	0	0	0	0
1	0	0	0	0	0	0	0	1	0	0	0
0	0	0	0	0	0	0	0	1	0	0	0
1	0	0	0	0	0	0	0	0	1	0	0
0	0	0	0	0	0	0	0	0	1	0	0
1	0	0	0	0	0	0	0	0	0	1	0
0	0	0	0	0	0	0	0	0	0	1	0
1	0	0	0	1	0	0	0	0	0	0	1
0	0	0	1	0	0	0	0	0	0	0	1
1	0	1	1	0	0	0	0	0	0	0	1
1	1	0	1	0	0	0	0	0	0	0	1
1	0	0	0	1	0	0	0	0	0	0	1
1	1	0	0	1	0	0	0	0	0	0	1
1	0	0	0	0	1	0	0	0	0	0	1
1	1	0	0	0	1	0	0	0	0	0	1
1	0	0	0	0	0	1	0	0	0	0	1
1	1	0	0	0	0	1	0	0	0	0	1
1	0	0	0	0	0	0	1	0	0	0	1
1	1	0	0	0	0	0	1	0	0	0	1
1	0	0	0	0	0	0	0	1	0	0	0
1	1	0	0	0	0	0	0	1	0	0	0
1	0	0	0	0	0	0	0	0	1	0	0
1	1	0	0	0	0	0	0	0	1	0	0
1	0	0	0	0	0	0	0	0	0	1	0
1	1	0	0	0	0	0	0	0	0	1	0
1	0	0	1	0	0	0	0	0	0	0	1
1	1	0	1	0	0	0	0	0	0	0	1



Вход Input							Выход Output		
A8 B8	A4 B4	A2 B2	A1 B1	AO ≤BO	AO =BO	AO >BO			
15 14	2 1	7 9	10 11	5	6	4	12	3	13
1 0	×	×	×	×	×	1	0	0	1
A8=B8	1 0	×	×	×	×	1	0	0	1
A8=B8	A4=B4	1 0	×	×	×	1	0	0	1
A8=B8	A4=B4	A2=B2	1 0	×	×	1	0	0	1
A8=B8	A4=B4	A2=B2	A1=B1	0	0	1	0	0	1
A8=B8	A4=B4	A2=B2	A1=B1	0	1	0	0	1	0
A8=B8	A4=B4	A2=B2	A1=B1	1	0	0	1	0	0
A8=B8	A4=B4	A2=B2	0 1	×	×	×	1	0	0
A8=B8	A4=B4	0 1	×	×	×	×	1	0	0
A8=B8	0 1	×	×	×	×	×	1	0	0
0 1	×	×	×	×	×	×	1	0	0

x – произвольное логическое значение
x – "don't care" logic value



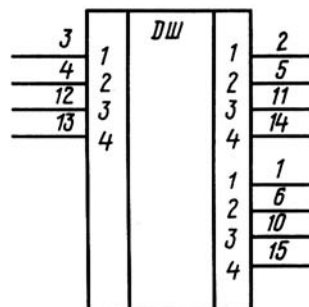


K590KH1

Таблица истинности
 Validity Table

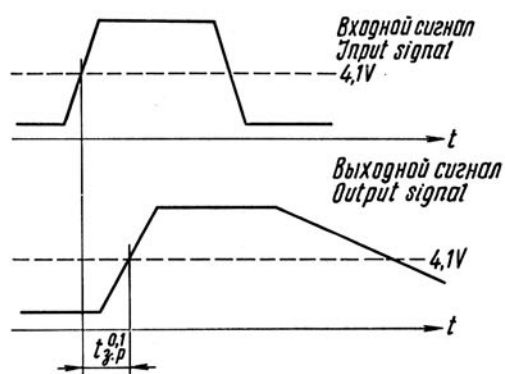
Уровни на логических входах Levels at the logic inputs				Открытый аналого- вый вход Open analog input
Разрешение Enable	2 ²	2 ¹	2 ⁰	
1	0	0	0	1
1	0	0	1	2
1	0	1	0	3
1	0	1	1	4
1	1	0	0	5
1	1	0	1	6
1	1	1	0	7
1	1	1	1	8
0	X	X	X	Все закрыты All closed

X - при любом уровне
 X - at any level



K590KH2

ВРЕМЕННЫЕ ДИАГРАММЫ TIME DIAGRAM



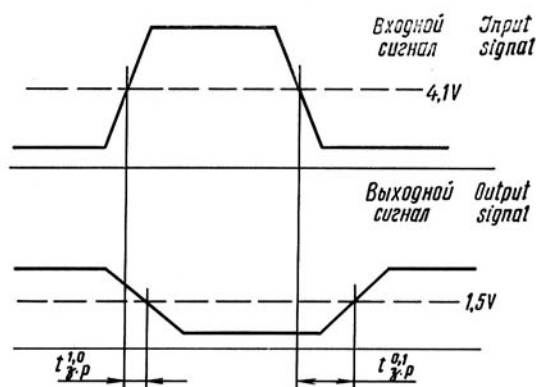
Уровни отсчета параметра микросхемы K176KT1:

$t_{з.р.}$ - время задержки распространения

Reference levels for measuring turn-on propagation delay time $t_{з.р.}^{1.0}$ and turn-off propagation delay time

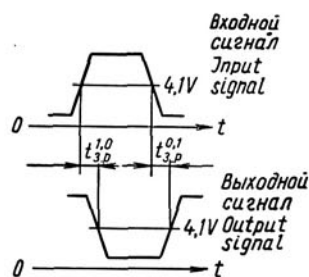
$t_{з.р.}^{0.1}$ of microcircuit K176KT1:

$t_{з.р.}$ - propagation delay time



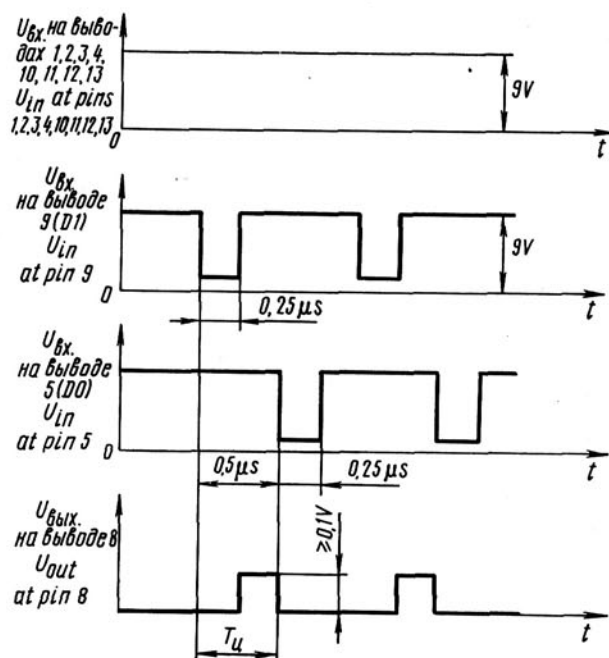
Уровни отсчета времени задержки распространения включения $t_{з.р.}^{1.0}$ и времени задержки распространения выключения $t_{з.р.}^{0.1}$ микросхемы K176PY1

Reference levels for measuring turn-on propagation delay time $t_{з.р.}^{1.0}$ and turn-off propagation delay time $t_{з.р.}^{0.1}$ of microcircuit K176PY1



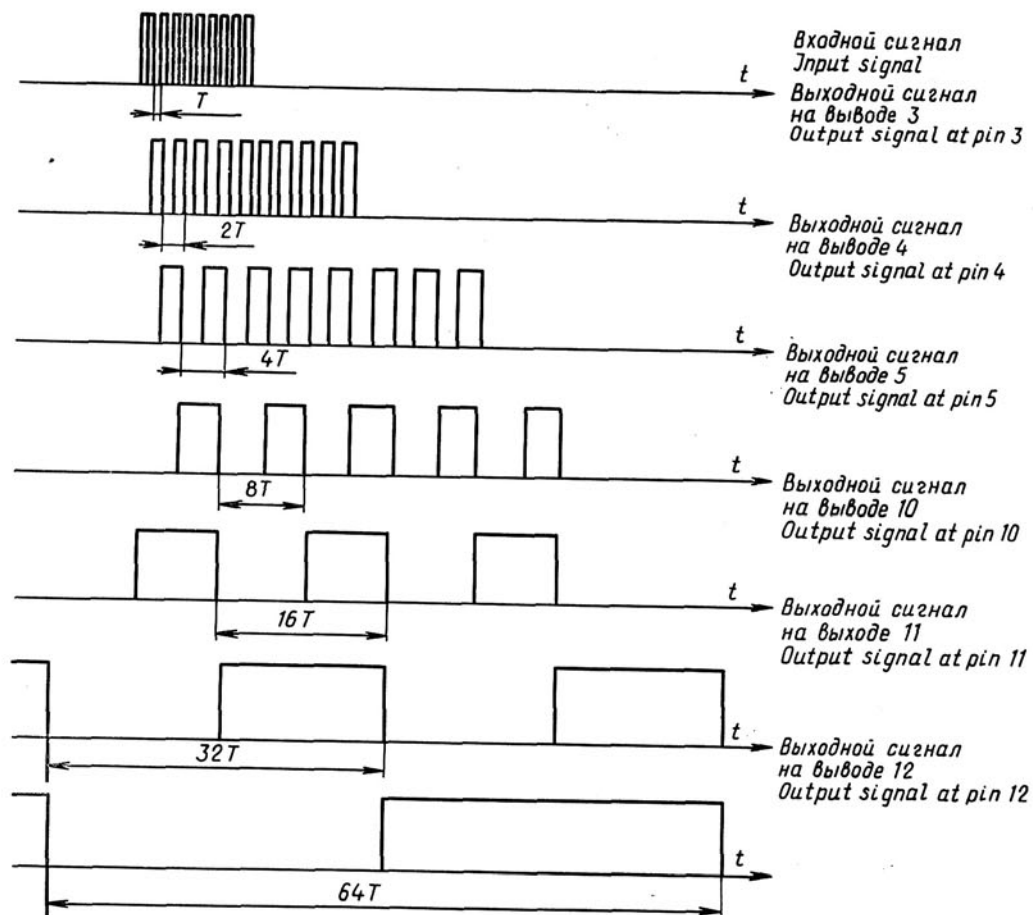
Уровни отсчета параметров времени задержки распространения включения $t_{з.р.}^{1.0}$, времени задержки распространения выключения $t_{з.р.}^{0.1}$ микросхем К176ЛП1, К176ЛП2, К176ЛП4, К176ЛЕ5, К176ЛЕ6, К176ЛА8, К176ЛА7, К176ЛА9, К176ЛЕ10, К176ЛП11, К176ЛП12

Reference levels for measuring turn-on propagation delay time $t_{з.р.}^{1.0}$ and turn-off propagation delay time $t_{з.р.}^{0.1}$ of microcircuits К176ЛП1, К176ЛП2, К176ЛП4, К176ЛЕ5, К176ЛЕ6, К176ЛА8, К176ЛА7, К176ЛА9, К176ЛЕ10, К176ЛП11, К176ЛП12

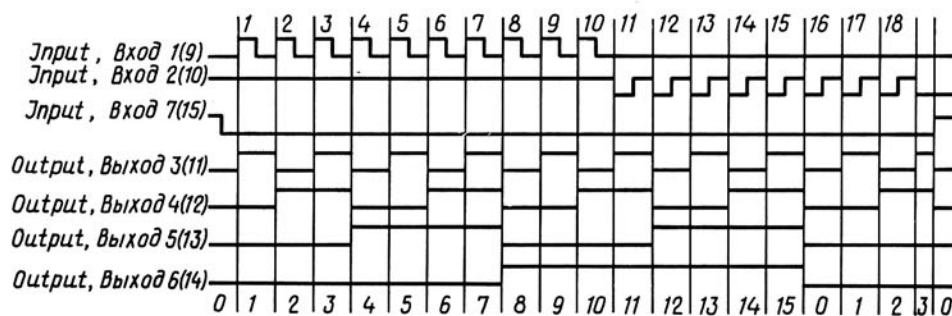


Осциллограмма входных и выходных напряжений микросхемы К176PM1 при измерении $T_{ц}$

Input and output voltage waveform for microcircuit К176PM1 when measuring $T_{ц}$



Осциллограммы входных и выходных сигналов микросхемы К176IE1
Waveforms of input and output signals of microcircuit К176IE1



Временная диаграмма работы микросхемы ЭК561ИЕ10П

Performance time diagram of microcircuit ЭК561ИЕ10П

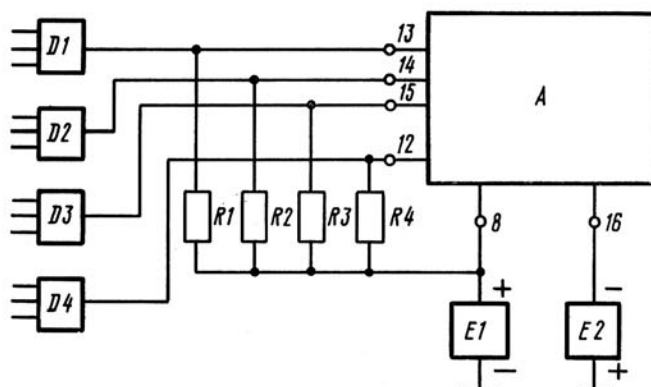


Схема согласования микросхем серии К590 с ТТЛ схемами:

A – микросхема; E1, E2 – источники питающего напряжения; R1—R4 – согласующие резисторы; D1—D4 – схемы транзисторно-транзисторной логики (ТТЛ)

E1 = + (5 ± 0,5) В; E2 = - (15 ± 1,5) В; R1 = R2 = R3 = R4 = (3...10) кОм

Interface diagram for microcircuits of the K590 family and TTL circuits:

A – microcircuit; E1, E2 – supply voltage sources; R1—R4 – matching resistors; D1—D4 – transistor-transistor logic (TTL) circuits;

E1 = + (5 ± 0.5) V; E2 = - (15 ± 1.5) V; R1 = R2 = R3 = R4 = (3 to 10) kΩ

Элементы управления ЗУ Memory Control Elements

K170

Микросхемы серии K170 предназначены для работы в устройствах управления памятью УВМ.

Microcircuits of the K170 family are designed for operation in memory control units of digital computers.

ОСНОВНЫЕ ЭЛЕКТРИЧЕСКИЕ ПАРАМЕТРЫ BASIC SPECIFICATIONS

Таблица 1
Table 1

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления, мА Current consumption, mA		Остаточное напряжение, В Residual voltage, V	Выходной ток, мА Output current, mA		Время задержки распространения, нс Propagation delay time, ns	
			в состоянии лог. «0» log. "0" state	в состоянии лог. «1» log. "1" state		закрытой схемы closed circuit	открытой схемы open circuit	при включении turn-on	при выключении turn-off
Серия K170 Family K170									
1 K170AA1	Два формирователя втекающих токов на 200 мА Dual 200 mA influx current driver	5±0,25	30	15	0,85—1,45	0,025	—	95	40
2 K170AA2	Формирователь втекающего тока на 500 мА 500 mA influx current driver	5±0,25	40	17	0,9—1,55	0,05	—	95	40
3 K170AA3	Формирователь вытекающего тока на 500 мА 500 mA efflux current driver	5±0,25	4 5	7 10	0,9—1,5	0,6	—	65	50
4 K170AA4	Формирователь вытекающего импульсного тока на 500 мА 500 mA efflux pulse driver	5±0,25	5	7	0,9—1,5	0,1	2,5	50	65
5 K170AA6	Два формирователя втекающих токов на 200 мА с функцией «ИЛИ» Dual 200 mA OR influx current driver	5±0,25	30	14	0,7—1,2	0,025	—	40	40

Таблица 2

Table 2

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Выходное напряжение, В Output voltage, V		Время задержки распространения при включении, нс Turn-on propagation delay time, ns	Ток потребления, мА Current consumption, mA		
			лог. «0» log. "0"	лог. «1» log. "1"		на строб-входах strobe inputs	на строб-входах, входах управления каналами, управления полярностью strobe input, channel control inputs, polarity control inputs	на строб-входах, входах управления каналами strobe inputs, channel control input
Серия K170 Family K170								
1 K170УЛ1	4-канальный однополярный усилитель воспроизведения Four-channel single pole read amplifier	$5 \pm 0,25$ — $5 \pm 0,25$	0,4	2,4	45	30	—	—
2 K170УЛ2	2-канальный усилитель воспроизведения с управляемой полярочувствительностью Two-channel read amplifier with controlled polarity sensitivity	$5 \pm 0,25$ — $5 \pm 0,25$	0,4	2,4	60	—	36	—
3 K170УЛ4	3-канальный 2-полярный усилитель воспроизведения Two-channel double pole read amplifier	$5 \pm 0,25$ — $5 \pm 0,25$	0,4	2,4	60	—	—	36

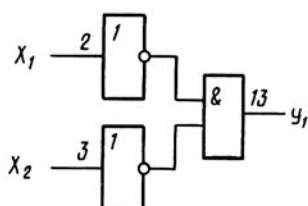
Таблица 3

Table 3

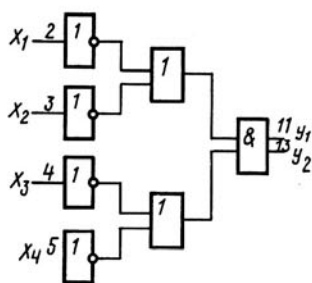
Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Выходное напряжение, В Output voltage, V		Время задержки распространения, нс Propagation delay time, ns		Ток потребления, мА Current consumption, mA	
			лог. «0» log. "0"	лог. «1» log. "1"	при включении turn-on	при выключении turn-off	при лог. «0» at log. "0"	при лог. «1» at log. "1"
Серия K170 Family K170								
1 K170УЛ5	2-канальный усилитель воспроизведения с управляемой полярочувствительностью и триггерным выходом Two-channel controlled-polarity read amplifier with flip-flop output	$5 \pm 0,25$ — $5 \pm 0,25$	0,4	2,4	40	—	38	—
2 K170УЛ6	2-канальный 2-полярный усилитель воспроизведения с триггерными выходами Two-channel double-pole read amplifier with flip-flop outputs	$5 \pm 0,25$ — $5 \pm 0,25$	0,4	2,4	40	—	38	—
3 K170УЛ7	1-канальный высокочувствительный усилитель воспроизведения Single-channel high-sensitivity read amplifier	$5 \pm 0,25$ — $5 \pm 0,25$	0,4	2,4	30	40	—	46

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления, мА Current consumption, mA		Выходной ток, мА Output current, mA		Выходное напряжение, В Output voltage, V		Время задержки распространения, нс Propagation delay time, ns	
			в состоянии лог. «0» log. "0" state	в состоянии лог. «1» log. "1" state	открытого состояния open-state	закрытого состояния closed-state	лог. «0» log. "0"	лог. «1» log. "1"	при включении turn-on	при выключении turn-off
Серия K170 Family K170										
1 K170АП1	Два формирователя сигналов для линий связи блоков ЭВМ Dual signal generator for computer units communication lines	$5 \pm 0,25$ $-5 \pm 0,25$	35 —44	35 —50	15	0,1	—	—	15	25
2 K170УП1	Два усилителя сигналов для линий связи блоков ЭВМ Dual signal amplifier for computer units communication lines	$5 \pm 0,25$ $-5 \pm 0,25$	30 —25		—	—	0,4	2,4	15	25

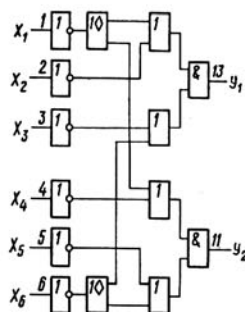
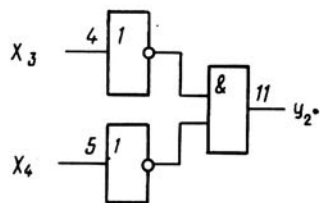
ФУНКЦИОНАЛЬНЫЕ СХЕМЫ FUNCTIONAL DIAGRAMS



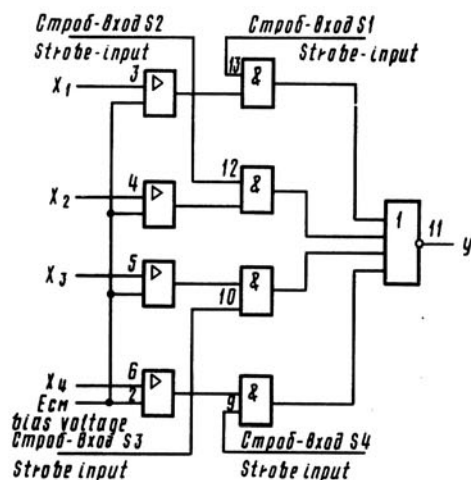
K170AA1



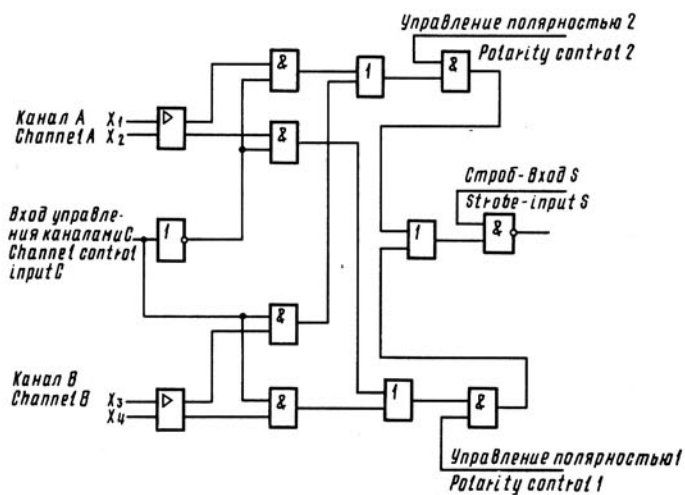
K170AA2,
K170AA3,
K170AA4



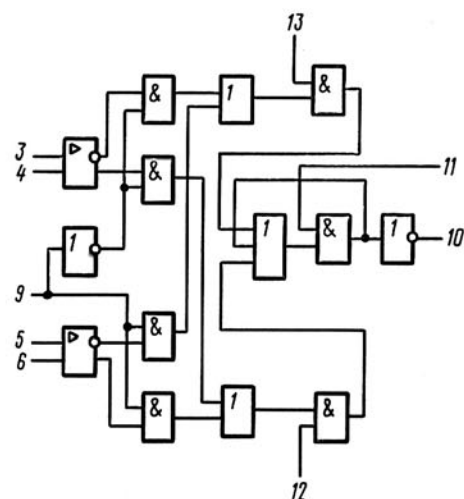
K170AA6



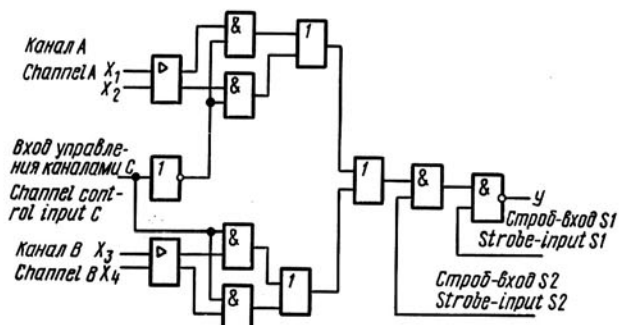
K170УЛ1



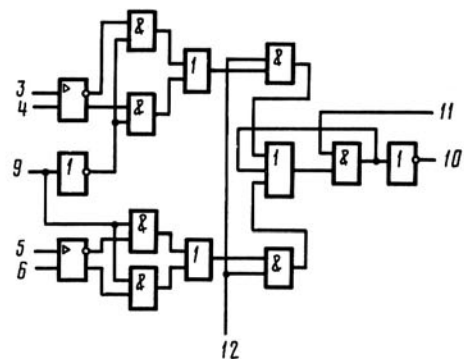
К170УЛ2



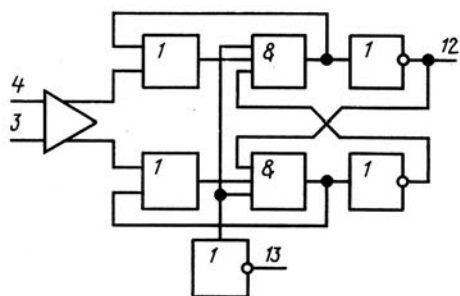
К170УЛ5



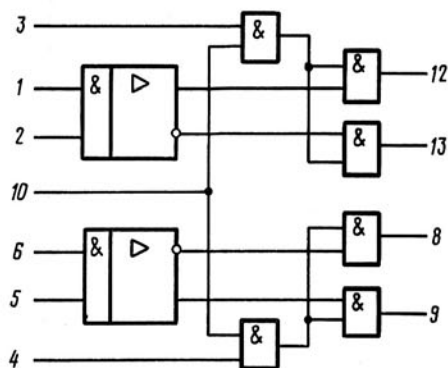
К170УЛ4



К170УЛ6

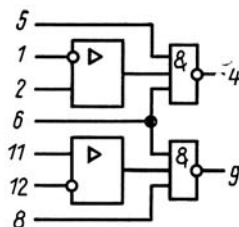


К170УЛ7



К170АП1

Вывод	Назначение	Lead	Function
1	Вход 1	1	Input 1
2	Вход 2	2	Input 2
3	Строб-вход 1	3	Strobe input 1
4	Строб-вход 2	4	Strobe input 2
5	Вход 3	5	Input 3
6	Вход 4	6	Input 4
10	Строб-вход	10	Strobe input
8, 9, 12, 13	Выходы	8, 9, 12, 13	Outputs

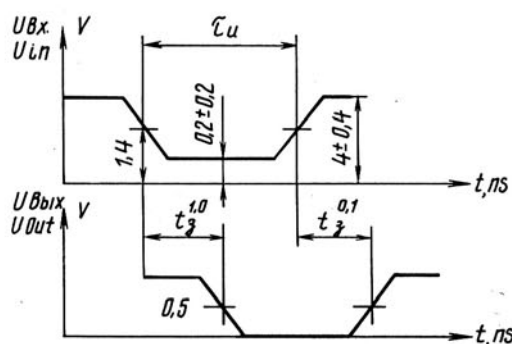


K170УП1

Вывод	Назначение
1	Вход 1
2	Вход 2
4	Выход 1
5	Строб-вход 1
6	Строб-вход
8	Строб-вход 2
9	Выход 2
11	Вход 4
12	Вход 3

Lead	Function
1	Input 1
2	Input 2
4	Output 1
5	Strobe input 1
6	Strobe input
8	Strobe input 2
9	Output 2
11	Input 4
12	Input 3

ВРЕМЕННЫЕ ДИАГРАММЫ TIME DIAGRAM



Эпюра входного и выходного импульсов напряжения при измерении временных параметров микросхем K170AA1, K170AA2, K170AA6

Параметры входного импульса: длительность фронта и спада не более 15 нс; длительность импульса $\tau_u = (500 \pm 50)$ нс на уровне 1,4 В; частота следования не более 200 кГц; уровень отсчета выходного тока соответствует значению выходного напряжения $[(0,5-10,5) \pm 0,3]$ В;

t_z – время задержки

Input and output voltage waveform when measuring time characteristics of microcircuits K170AA1, K170AA2 and K170AA6

Input pulse characteristics:

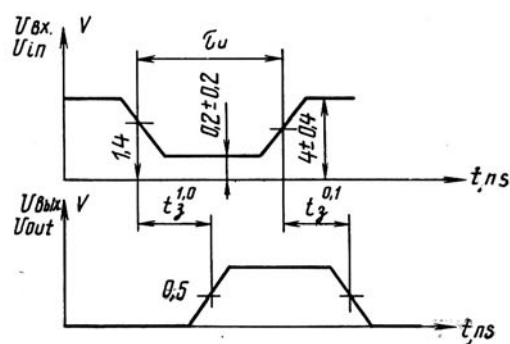
rise and fall time, max. 15 ns;

pulse duration $\tau_u = (500 \pm 50)$ ns at 1.4 V level;

repetition rate, max. 200 KHz;

output current is measured at output voltage of $[(0,5-10,5) \pm 0,3]$ V;

t_z – time delay



Эпюра входного и выходного импульсов напряжения при измерении временных параметров микросхем K170AA3, K170AA4.

Параметры входного импульса: длительность фронта и спада не более 15 нс; длительность импульса $\tau_u = (500 \pm 50)$ нс на уровне 1,4 В; частота следования не более 200 кГц

Уровень отсчета выходного тока соответствует следующему значению выходного напряжения $[(0,5-9,5) \pm 0,3]$ В;

t_z – время задержки

Input and output voltage waveform when measuring time characteristics of microcircuits K170AA3 and K170AA4

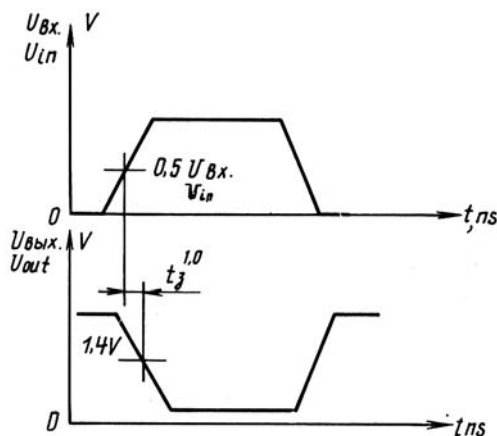
Input pulse characteristics:

rise and fall time, max. 15 ns;

pulse duration $\tau_u = (500 \pm 50)$ ns at 1.4 V level;

repetition rate, max. 200 KHz;

output current is measured at output voltage of $[(0,5-9,5) \pm 0,3]$ V



Эпюра входного и выходного импульсов напряжения при измерении времени задержки включения $t_z^{1,0}$ микросхем K170УЛ1, K170УЛ2, K170УЛ4

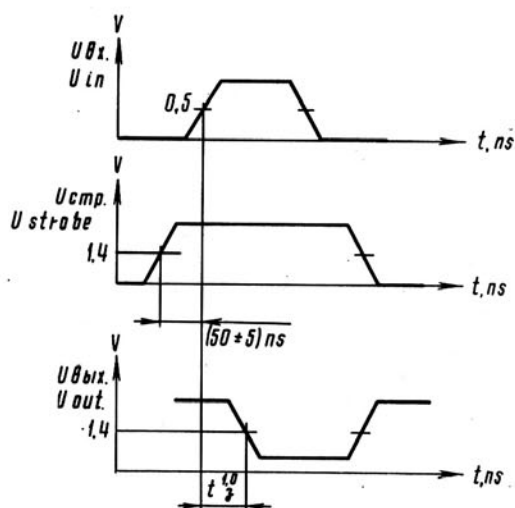
Параметры входного импульса $U_{вх}$: длительность фронта и спада не более 15 нс; длительность импульса (500 ± 50) нс на уровне 0,5 с амплитудой (20 ± 2) мВ для микросхем K170УЛ2, K170УЛ4 и с амплитудой (200 ± 20) мВ для микросхемы K170УЛ1

Input and output voltage waveform when measuring turn-on propagation delay time $t_z^{1,0}$ of microcircuits K170УЛ1, K170УЛ2 and K170УЛ4

Input pulse characteristics (U_{in}):

rise and fall time, max. 15 ns;

pulse duration (500 ± 50) ns at 0.5 level (amplitude (20 ± 2) mV for microcircuit K170УЛ2 and K170УЛ4; amplitude (200 ± 20) mV for microcircuits K170УЛ1



Эпюры импульсов напряжения при измерении времени задержки включения $t_{3,1.0}^{1.0}$ микросхем К170УЛ5, К170УЛ6

Параметры входного сигнала $U_{\theta x}$:

длительность импульса на уровне 0,5 (50—100) нс; амплитуда ($34 \pm 3,4$) мВ для К170УЛ5, (20 ± 2) мВ для К170УЛ6; длительность фронта и спада не более 15 нс.

Параметры сигнала строб-входа U_s :

длительность импульса на уровне 0,5 (200—500) нс; амплитуда ($4 \pm 0,4$) В; длительность фронта и спада не более 15 нс

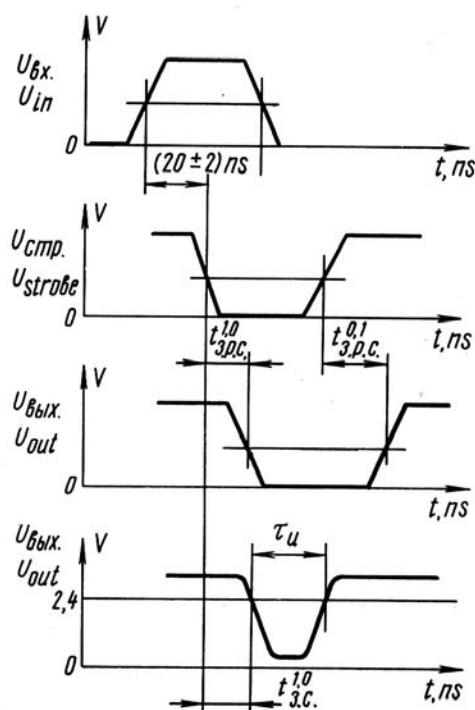
Waveforms of voltage pulses when measuring turn-on delay time $t_{3,1.0}^{1.0}$ of microcircuits К170УЛ5, К170УЛ6.

Characteristics of input signal U_{in} :

pulse width on the 0.5 level is 50 to 100 ns; pulse amplitude is (34 ± 3.4) mV for К170УЛ5 and (20 ± 2) mV for К170УЛ6; transition times are maximum 15 ns.

Characteristics of strobe input signal U_s :

pulse width on the 0.5 V level is 200 to 500 ns; amplitude is (4 ± 0.4) V; transition times are maximum 15 ns



Эпюры импульсов напряжения при измерении времени задержки распространения строба включения $t_{3,р.с.}^{1.0}$, времени задержки распространения строба выключения $t_{3,р.с.}^{0.1}$, времени задержки строба включения $t_{3,с.}^{1.0}$, длительности импульса τ_u микросхемы К170УЛ7. Импульсное напряжение входного сигнала $U_{\theta x}$:

амплитуда ($0,55 \pm 0,055$) мВ; длительность (100 ± 10) нс на уровне 0,5; длительность фронта и спада в пределах (5—15) нс; частота следования 100 кГц.

Импульсное напряжение строб-входа U_s :

амплитуда ($4 \pm 0,4$) В; длительность (100 ± 10) нс на уровне 0,5; длительность фронта и спада не более 5 нс; частота следования соответствует частоте следования импульсного напряжения $U_{\theta x}$. Уровни отсчета: $U_{\theta x} = 0,5$ амплитуды; $U_s = (1,4 \pm 0,14)$ В; $U_{\theta_{вых}} = (1,4 \pm 0,14)$ В

Waveforms of voltage pulses when measuring turn-on strobe propagation delay time $t_{3,р.с.}^{1.0}$, turn-off strobe propagation delay time $t_{3,р.с.}^{0.1}$, turn-on strobe delay time $t_{3,с.}^{1.0}$, pulse width τ_u of microcircuit К170УЛ7

Input signal pulse voltage U_{in} :

amplitude, ($0,55 \pm 0,055$) mV; width (100 ± 10) ns on 0.5 level; transition times, between 5 and 15 ns; repetition rate, 100 kHz.

Strobe input pulse voltage U_s :

amplitude, ($4 \pm 0,4$) V; width, (100 ± 10) ns on 0.5 level; transition times, maximum 5 ns; repetition rate, corresponds to that of pulse voltage U_{in} .

Reference levels: $U_{in} = 0.5$ of amplitude;

$U_s = (1,4 \pm 0,14)$ V; $U_{out} = (1,4 \pm 0,14)$ V

СЕРИИ ИНТЕГРАЛЬНЫХ МИКРОСХЕМ

INTEGRATED MICROCIRCUITS FAMILIES

Специальные микросхемы для ЦВМ Special Microcircuits for Digital Computers

K511

K514

K559

Микросхемы серии K511 с малой потребляемой мощностью, повышенной помехозащищенностью и нагрузочной способностью предназначены для создания систем числового программного управления станками.

Микросхемы серии K514 предназначены для работы в электронной аппаратуре в качестве дешифраторов логических сигналов из двоичного кода 8-4-2-1 в семисегментный код для питания цифровых полупроводниковых индикаторов.

Микросхемы серии K559 предназначены для передачи и приема дискретной информации по магистральной шине.

Microcircuits of the K511 family noted for low power consumption, high noise immunity, and large fan-out, are designed for building numerical programmed control systems for machines tools.

Microcircuits of the K514 family are designed for use in electronic equipment as decoders of 8-4-2-1 binary logic signals to 7-segment data for semiconductor displays.

Microcircuits of the K559 family are designed for the transmission and reception of discrete data over a bus.

ОСНОВНЫЕ ЭЛЕКТРИЧЕСКИЕ ПАРАМЕТРЫ BASIC SPECIFICATIONS

Таблица 1
Table 1

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Мощность потребления, мВт Power consumption, mW	Выходное напряжение, В Output voltage, V		Время задержки, нс Delay time, ns		Нагрузочная способность Fan-out
				лог. «0» log. "0"	лог. «1» log. "1"	включения turn-on	выключения turn-off	
1	2	3	4	5	6	7	8	9
Серия K511 Family K511								
1 K511ЛА1	Четыре логических элемента «2И-НЕ» Quad 2-input NAND gate	15±1,5	330	1,5	12	150	300	25
2 K511ЛА2	Три логических элемента «3И-НЕ» Triple 3-input NAND gate	15±1,5	248	1,5	12	150	300	25
3 K511ЛА3	Два логических элемента «4И-НЕ» с пассивным выходом и расширением по «И» Dual AND-expandable 4-input NAND gate with passive output	15±1,5	165	1,5	12	150	400	25
4 K511ЛА4	Два логических элемента «4И-НЕ» с расширением по «И» Dual AND-expandable 4-input NAND gate	15±1,5	165	1,5	12	150	300	25
5 K511ЛА5	Четыре логических элемента «2И-НЕ» с пассивным выходом Quad 2-input NAND gate with passive output	15±1,5	330	1,5	12	150	400	25

1	2	3	4	5	6	7	8	9
6 K511ЛИ1	Два логических элемента «И» с расширением по «И» и открытым коллекторным выходом Dual AND-expandable 4-input gate with open collector output	15±1,5	173	1,5	—	200	250	200
7 K511ПУ1	Преобразователь высокого уровня в низкий High-to-low level converter	15±1,5	280	0,45	—	150	300	25
8 K511ПУ2	Преобразователь низкого уровня в высокий Low-to-high level converter	15±1,5	248	1,5	12	150	300	25

Таблица 2
Table 2

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток пот- ребления, мА Current consump- tion, mA	Выходное напряжение, В Output voltage, V		Время задержки рас- пространения, нс Propagation delay time, ns		Пороговое напря- жение, В Threshold voltage, V	
				лог. «0» log. "0"	лог. «1» log. "1"	при вклю- чении turn-on	при вы- ключении turn-off	лог. «0» log. "0"	лог. «1» log. "1"
Серия K511 Family K511									
1 K511ТВ1	Два «J-K» триггера Dual J-K-flip-flop	15±1,5	35	1,5	12	400	600	6	8
2 K511ИЕ1	Двоично-десятичный счетчик (универсаль- ный декадный счетчик с предустановом для систем промышленной автоматики) Binary-decimal counter (general-purpose pre- set decade counter for industrial automation systems)	15±1,5	36	1,5	12	400	600	6	8
3 K511ИД1	Дешифратор двоично- десятичного кода в десятичный Binary/decimal to decimal decoder	15±1,5	30	1,5	55	—	—	6	8

Таблица 3
Table 3

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Мощность потребления, мВт Power consumption, mW	Выходное напряжение, В Output voltage, V		Нагрузочная спо- собность Fan-out
				лог. «0» log. "0"	лог. «1» log. "1"	
Серия K514 Family K514						
1 K514ИД1	Дешифратор для семисегмент- ного полупроводникового индикатора с разьединенными анодами сегментов Decoder for 7-segment semi- conductor display with separate segment anodes	5±0,25	300	0	1	Индикатор Display АЛ304А, АЛ304Б
2 K514ИД2	Дешифратор для семисегмент- ного полупроводникового индикатора с разьединенными катодами сегментов Decoder for 7-segment semi- conductor display with separate segment cathodes	5±0,25	300	0	1	Индикатор Display АЛ305А, АЛ305Б

Таблица 4
Table 4

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления, мА Current consumption, mA		Выходное напряжение лог. «0», В Log. "0" output voltage, V	Выходной ток лог. «1», мА Log. "1" output current, mA	Ток утечки на выходе микросхемы, мкА Output leakage current, μ A
			в состоянии лог. «0» log. "0" state	в состоянии лог. «1» log. "1" state			
Серия K514 Family K514 1 K514KT1	Электронный ключ Electronic switch	$4 \pm 0,8$	0,5	50	0,5	$40 \cdot 10^{-3}$	100

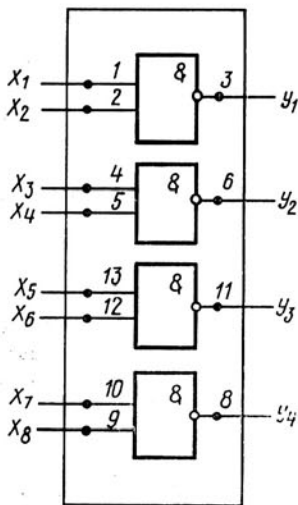
Таблица 5
Table 5

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления, мА Current consumption, mA		Выходное напряжение, В Output voltage, V		Время задержки распространения, нс Propagation delay time, ns	
			лог. «0» log. "0"	лог. «1» log. "1"	лог. «0» log. "0"	лог. «1» log. "1"	при включении turn-on	при выключении turn-off
Серия K559 Family K559 1 K559ИП1	Четыре магистральных передатчика Quad bus transmitters	$5 \pm 0,5$	60	20	0,8	—	30	30
2 K559ИП2	Четыре магистральных приемника Quad bus receivers	$5 \pm 0,5$	54	33	0,4	2,4	30	30

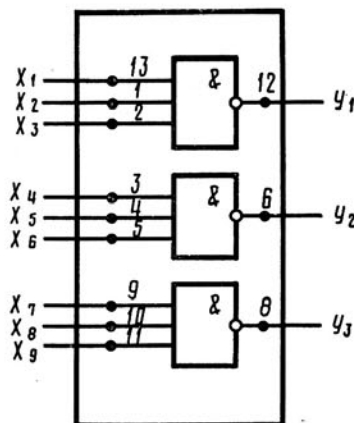
Примечание. Выходной ток лог. «1» для K559ИП1 – 25 мкА

Note. Output current in log. "1" mode for K559ИП1 is 25 μ A

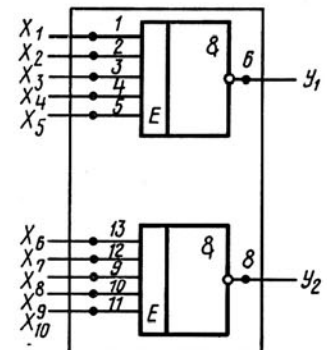
ФУНКЦИОНАЛЬНЫЕ СХЕМЫ FUNCTIONAL DIAGRAMS



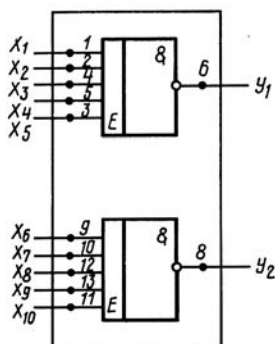
K511ЛА1



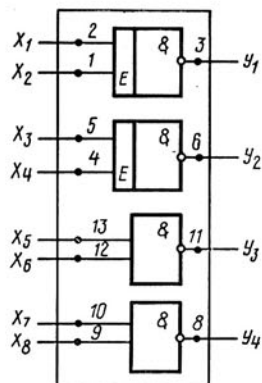
K511ЛА2



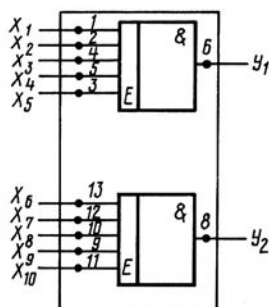
K511ЛА3



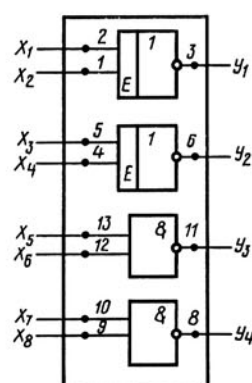
K511ЛА4



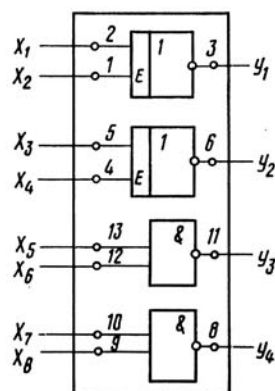
K511ЛА5



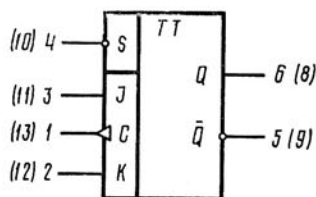
K511ЛИ1



K511ПУ1

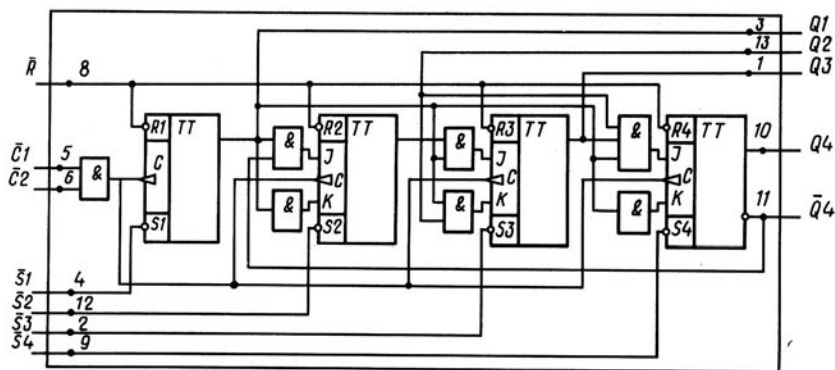


K511ПУ2



K511ТВ1

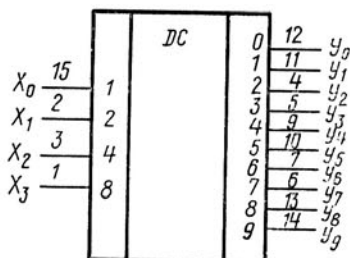
Вывод	Назначение	Lead	Function
1	Вход тактовый C1	1	Clock input C1
2	Вход K1 установка «0»	2	K1 "0" setting input
3	Вход I1 установка «1»	3	I1 "1" setting input
4	Вход S1 установка «1»	4	S1 "1" setting input
5	Выход Q1	5	Q1 output
6	Выход Q2	6	Q2 output
8	Выход Q2	8	Q2 output
9	Выход Q2	9	Q2 output
10	Вход S2 установка «1»	10	S2 "1" setting input
11	Вход I2 установка «1»	11	I2 "1" setting input
12	Вход K2 установка «0»	12	K2 "0" setting input
13	Вход тактовый C2	13	Clock input C2



K511ИЕ1

Вывод	Назначение
1	Выход Q3
2	Вход S3 установка «1»
3	Выход Q1
4	Вход S1 установка «1»
5	Вход C1 тактовый
6	Вход C2 тактовый
8	Вход R установка «0»
9	Вход S4 установка «1»
10	Выход Q4
11	Выход Q4
12	Вход S2 установка «1»
13	Выход Q2

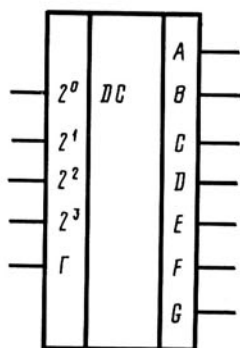
Lead	Function
1	Q3 output
2	S3 "1" setting input
3	Q1 output
4	S1 "1" setting input
5	Clock input C1
6	Clock input C2
8	R "0" setting input
9	S4 "1" setting input
10	Q4 output
11	Q4 output
12	S2 "1" setting input
13	Q2 output



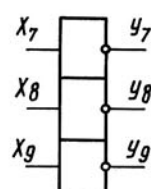
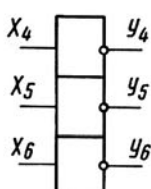
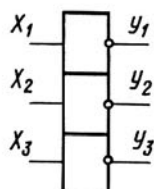
К511ИД1

Таблица истинности при синхронной работе
Synchro Mode Validity Table

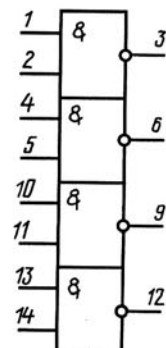
Вход Input				Выход Output										Единица счета Unit of count
X ₀	X ₁	X ₂	X ₃	Y ₀	Y ₁	Y ₂	Y ₃	Y ₄	Y ₅	Y ₆	Y ₇	Y ₈	Y ₉	
0	0	0	0	0	1	1	1	1	1	1	1	1	1	0
1	0	0	0	1	0	1	1	1	1	1	1	1	1	1
0	1	0	0	1	1	0	1	1	1	1	1	1	1	2
1	1	0	0	1	1	1	0	1	1	1	1	1	1	3
0	0	1	0	1	1	1	1	0	1	1	1	1	1	4
1	0	1	0	1	1	1	1	1	0	1	1	1	1	5
0	1	1	0	1	1	1	1	1	1	0	1	1	1	6
1	1	1	0	1	1	1	1	1	1	1	0	1	1	7
0	0	0	1	1	1	1	1	1	1	1	1	0	1	8
1	0	0	1	1	1	1	1	1	1	1	1	1	0	9
0	1	0	1	1	1	0	1	1	1	1	1	0	1	10
1	1	0	1	1	1	1	0	1	1	1	1	1	0	11
0	0	1	1	1	1	1	1	0	1	1	1	1	0	12
1	0	1	1	1	1	1	1	1	0	1	1	1	0	13
0	1	1	1	1	1	1	1	1	1	0	1	0	1	14
1	1	1	1	1	1	1	1	1	1	1	0	1	0	15



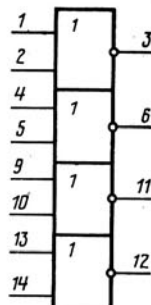
К514ИД1,
К514ИД2



К514КТ1

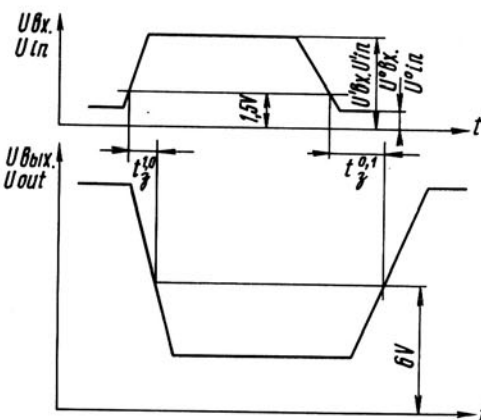


К559ИП1



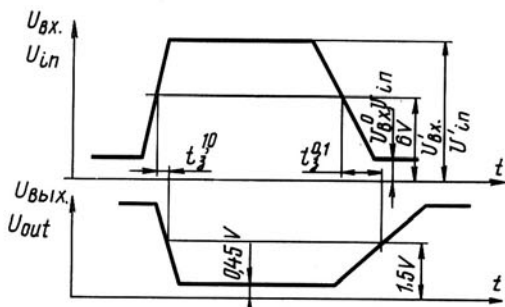
К559ИП2

ВРЕМЕННЫЕ ДИАГРАММЫ TIME DIAGRAMMS



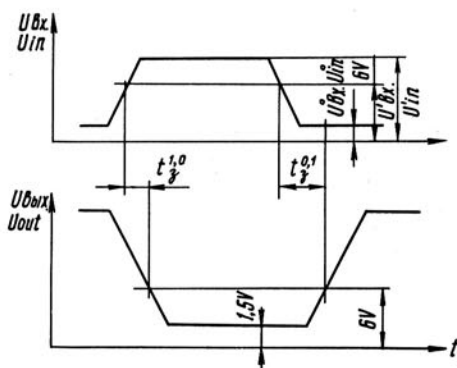
Входной и выходной импульсы при измерении динамических параметров микросхемы К511ПУ2:
 t_3 – время задержки

Input and output pulses when measuring dynamic characteristics of microcircuit K511ПУ2:
 t_3 – delay time



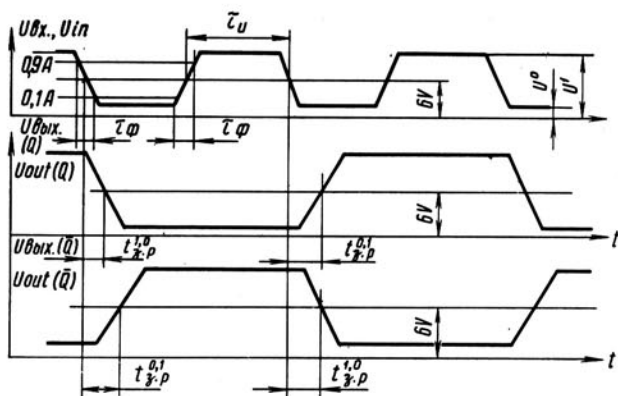
Входной и выходной импульсы при измерении динамических параметров микросхемы К511ПУ1:
 t_3 – время задержки

Input and output pulses when measuring dynamic characteristics of microcircuit K511ПУ1:
 t_3 – delay time



Входной и выходной импульсы при измерении динамических параметров микросхем K511ЛА1, K511ЛА2, K511ЛА3, K511ЛА4, K511ЛА5:
 t_3 – время задержки

Input and output pulses when measuring dynamic characteristics of microcircuits K511ЛА1, K511ЛА2, K511ЛА3, K511ЛА4, and K511ЛА5

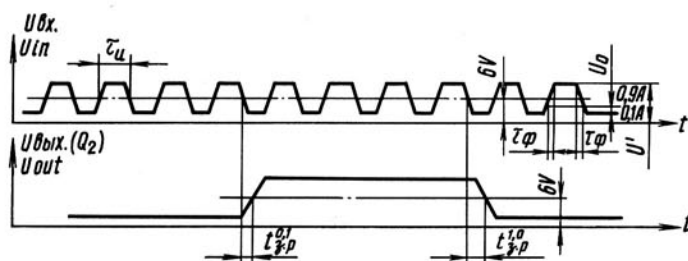


Форма входного и выходного импульсов при измерении времени задержки распространения включения $t_{з.р.}$ и времени задержки распространения выключения $t_{з.п.}$ по счетному входу микросхемы K511TB1

Параметры входного импульса:
 напряжение лог. «1» $10\text{ В} \leq U^1 \leq 12\text{ В}$; напряжение лог. «0» $U^0 \leq 1,5\text{ В}$; частота $f \leq 100\text{ кГц}$; длительность импульса $\tau_u = 0,5\text{—}5\text{ мкс}$; длительность фронтов $\tau_{\phi} \leq 100\text{ нс}$; $A = U^1 - U^0$

Waveforms of input and output pulses when measuring turn-on propagation delay time $t_{з.р.}$, and turn-off propagation delay time $t_{з.п.}$ at the count input of microcircuit K511TB1

Input pulse characteristics:
 Log. "1" voltage, $10\text{ V} \leq U^1 \leq 12\text{ V}$; log. "0" voltage $U^0 \leq 1.5\text{ V}$; frequency $f \leq 100\text{ kHz}$; pulse width $\tau_u = 0.5\text{ to }5\text{ }\mu\text{s}$; rise time $\tau_{\phi} \leq 100\text{ ns}$; $A = U^1 - U^0$.



Осциллограмма входных и выходных импульсов при измерении динамических параметров микросхемы K511IE1

Параметры входного импульса:
 напряжение лог. «1» $U^1 = 10\text{—}12\text{ В}$; напряжение лог. «0» $U^0 \leq 1,5\text{ В}$; частота $f \leq 100\text{ кГц}$; длительность импульса $\tau_u = 0,5\text{—}5\text{ мкс}$; длительность фронтов $\tau_{\phi} \leq 100\text{ нс}$; $A = U^1 - U^0$;

$t_{з.р.}$ – время задержки распространения

Waveforms of input and output pulses for measuring dynamic characteristics of microcircuit K511IE1

Input pulse characteristics:
 Log. "1" voltage $U^1 = 10\text{ to }12\text{ V}$; log. "0" voltage $U^0 \leq 1.5\text{ V}$; frequency $f \leq 100\text{ kHz}$; pulse width $\tau_u = 0.5\text{ to }5\text{ }\mu\text{s}$; rise time $\tau_{\phi} \leq 100\text{ ns}$; $A = U^1 - U^0$; $t_{з.р.}$ – propagation delay time

**СЕРИИ
ИНТЕГРАЛЬНЫХ
МИКРОСХЕМ**

**INTEGRATED
MICROCIRCUITS
FAMILIES**

Элементы ОЗУ и ПЗУ **Read/Write and Read-Only** **Memory Elements**

K524

K558

K565

Микросхемы серий K524, K558, K565 предназначены для построения постоянных запоминающих устройств радиоэлектронной аппаратуры.

Microcircuits of the K524, K558, K565 families are designed for building read-only memories for radio-electronic application.

ОСНОВНЫЕ ЭЛЕКТРИЧЕСКИЕ ПАРАМЕТРЫ **BASIC SPECIFICATIONS**

Таблица 1
Table 1

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Информационная емкость, бит Size, bit	Выходное напряжение, В ($U_{вх} = 5 \text{ В}$; $R_{сч} = 6 \text{ к}\Omega$) Output voltage, V ($U_{in} = 5 \text{ В}$, $R_{read} = 6 \text{ к}\Omega$)		Постоянный обратный ток, мкА ($U_{вх} = 20 \text{ В}$) Reverse direct current, μA ($U_{in} = 20 \text{ В}$)	Электрическая емкость, пФ Capacitance, pf
			лог. «0» log. "0"	лог. «1» log. "1"		
Серия K524 Family K524	Матрица-накопитель постоянного перепрограммируемого запоминающего устройства PROM storage array	128 256	2 2	3,5 3,5	100 100	100 100
1 K524РП1А						
K524РП1Б						

$U_{вх}$ – входное напряжение

$R_{сч}$ – нагрузочное сопротивление при считывании

U_{in} – input voltage

R_{read} – load resistance when reading out

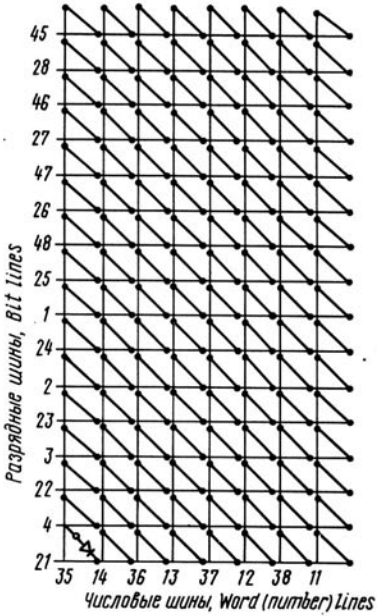
Таблица 2
Table 2

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Информационная емкость, бит Memory size, bit	Число разрядов в информационном слове Word size, bit	Удельная мощность потребления в режиме обращения, мВт/бит Storage access mode unit power consumption, mW/bit	Время хранения информации при отключенном питании, ч Non-volatility with supply cut off, h	Время выборки адреса, мкс Address access time, μ s	Число циклов перепрограммирования информации Reprogramming cycle number
1 Серия K558 Family K558 K558PE1 K558PE11	Матрица-накопитель постоянного запоминающего устройства с электрической сменой информации и со схемами управления Electrically alterable PROM storage array	$-12 \pm 0,6$ $+5 \pm 0,25$	2048 1024	8 4	0,15 0,3	3000	5	$1 \cdot 10^4$

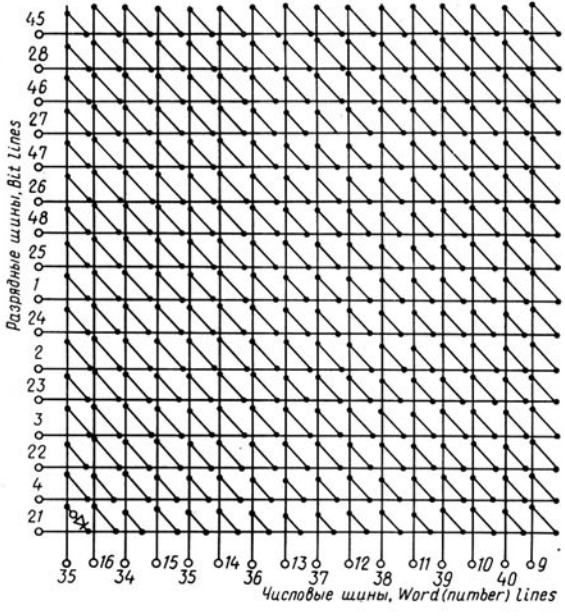
Таблица 3
Table 3

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления, мА (цикл – 1 мкс) Current consumption, mA (cycle time in 1 μ s)	Время выборки адреса, нс Address access time, ns	Длительность цикла, нс Cycle time, ns		Выходное напряжение, В Output voltage, V	
					считывания read	записи write	лог. «1» log. "1"	лог. «0» log. "0"
1 Серия K565 Family K565 K565PY1A K565PY1B	Оперативное запоминающее устройство емкостью 4096 бит со схемами управления 4096-bit read/write memory with control circuit	$12 \pm 0,6$ $5 \pm 0,25$ $-5 \pm 0,25$	25 15 25	270 480	450 800	640 1000	2,4 2,4	0,4 0,4

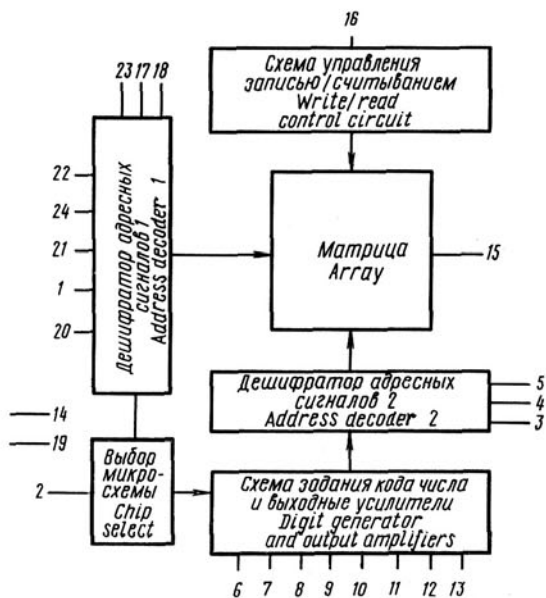
ФУНКЦИОНАЛЬНЫЕ СХЕМЫ FUNCTIONAL DIAGRAMS



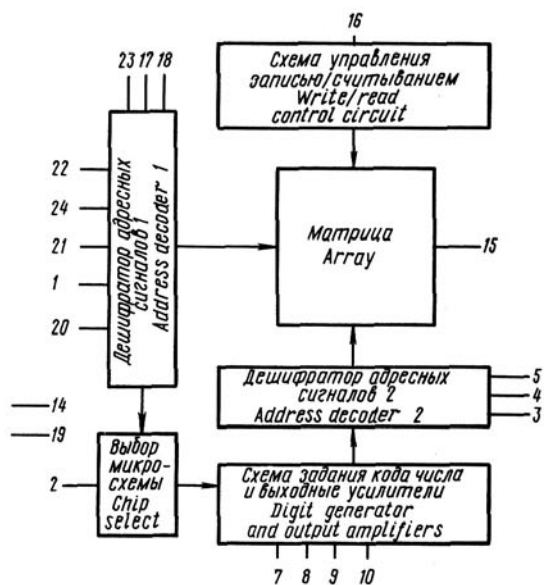
K524PΠ1A



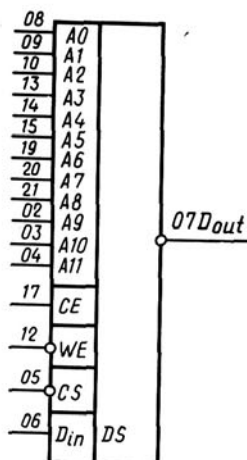
K524PΠ1B



K558PE1



K558PE11

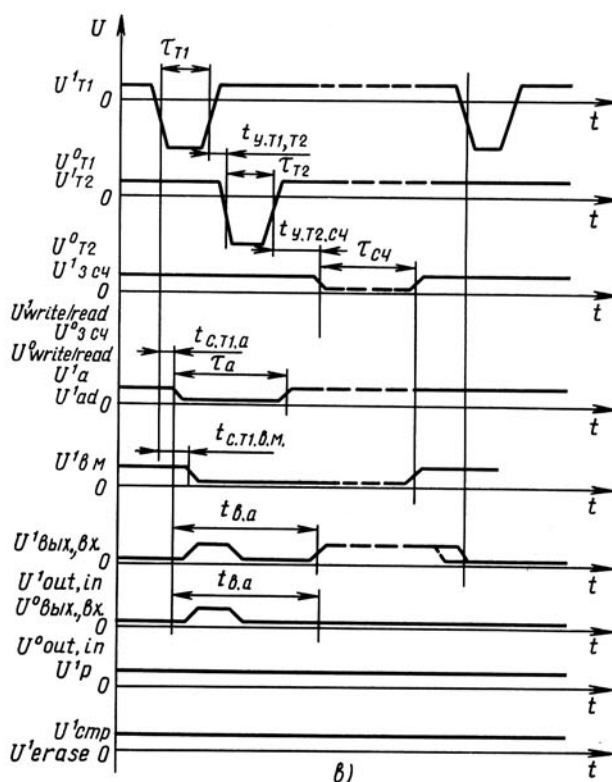
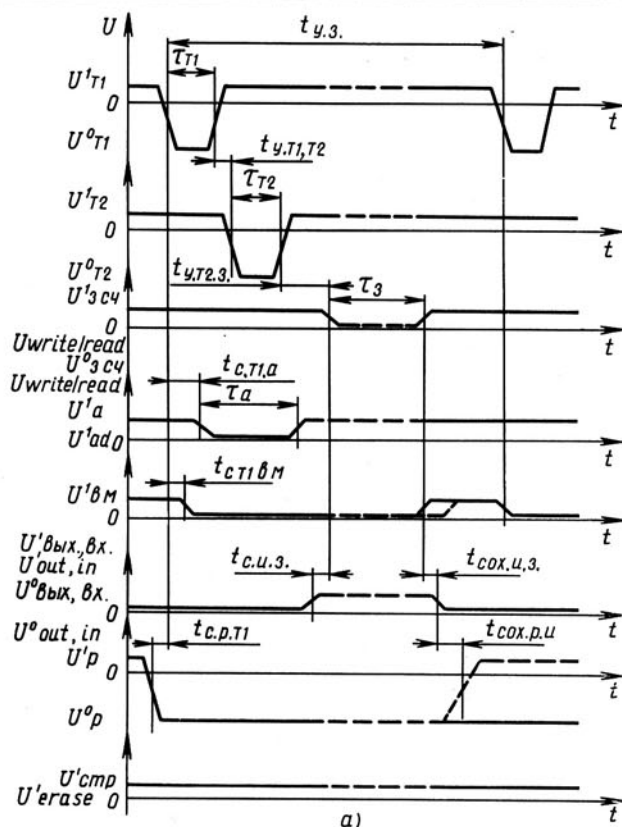


**K565PY1A,
K565PY1B**

Вывод	Назначение
2	Адресный вход А9
3	Адресный вход А10
4	Адресный вход А11
5	Вход сигнала «Выбор кристалла»
6	Информационный вход
7	Информационный выход
8	Адресный вход А0
9	Адресный вход А1
10	Адресный вход А2
12	Вход сигнала «Запись-считывание»
13	Адресный вход А3
14	Адресный вход А4
15	Адресный вход А5
17	Вход разрешающего сигнала
19	Адресный вход А6
20	Адресный вход А7
21	Адресный вход А8

Lead	Function
2	Address input A9
3	Address input A10
4	Address input A11
5	Chip select input
6	Data input
7	Data output
8	Address input A0
9	Address input A1
10	Address input A2
12	Write/read instruction input
13	Address input A3
14	Address input A4
15	Address input A5
17	Chip enable input
19	Address input A6
20	Address input A7
21	Address input A8

ВРЕМЕННЫЕ ДИАГРАММЫ TIME DIAGRAMS



Временная диаграмма напряжений сигналов микросхемы K558PE1: а) в режиме записи; б) в режиме считывания

Time diagram of signal voltages of microcircuit K558PE1: a) in write mode; b) in read mode

Таблица режима работы
Mode-of-Operation Table

Наименование параметра Parameter	Обозначение Symbol	Режим работы Mode of operation			
		Стирание Erase	Запись Write	Считывание Read	
				F=100 kHz	F=10 kHz
1	2	3	4	5	6
Длительность импульса тактового сигнала 1, мкс Clock pulse 1 width, μ s	τ_{T1}	—	0,8	0,8	0,8
Длительность импульса тактового сигнала 2, мкс Clock pulse 2 width, μ s	τ_{T2}	—	0,6	0,6	0,6
Длительность сигнала адреса, мкс Address code length, μ s	τ_a	—	1,5	1,5	1,5
Длительность сигнала стирания, мкс Erase time, μ s	τ_{cm}	5000	—	—	—
Длительность сигнала считывания, мкс Read time, μ s	τ_{c4}	—	—	7,2	80
Время удержания тактового сигнала 1 относительно тактового сигнала 2, мкс Clock pulse 1 hold time to clock pulse 2, μ s	$t_{y.T1.T2}$	—	0,05	0,05	0,05

1	2	3	4	5	6
Время удержания сигнала записи относительно тактового сигнала 2, мкс Write signal hold time to clock pulse 2, μ s Время сдвига сигнала адреса относительно тактового сигнала 1, мкс Address code time delay to clock pulse 1, μ s Время сдвига сигнала выбора микросхемы относительно тактового сигнала 1, мкс Chip enable delay to clock pulse 1, μ s Время сдвига сигнала записи относительно сигнала входной информации, мкс Write signal delay to input code, μ s Время сдвига тактового сигнала 1 относительно сигнала разрешения, мкс Clock pulse delay 1 to enable access signal, μ s Время сдвига сигнала стирания относительно сигнала разрешения, мкс Erase signal delay to enable access signal, μ s	$t_{y.T2.3}$	—	0,3	—	—
	$t_{c.T1.a}$	—	0,05	0,05	0,05
	$t_{c.T1.\theta M}$	—	0,05	0,05	0,05
	$t_{c.u.3}$	—	0,1	—	—
	$t_{c.p.T1}$	—	100	—	—
	$t_{c.p.cm}$	100	—	—	—

1	2	3	4	5	6
Время цикла записи, мкс Write cycle time, μs	$t_{ц.з.}$	—	5100	—	—
Время сохранения сигнала разрешения после сигнала входной информации, мкс Chip enable hold time after feeding input code, μs	$t_{cox.p.u.}$	—	100	—	—

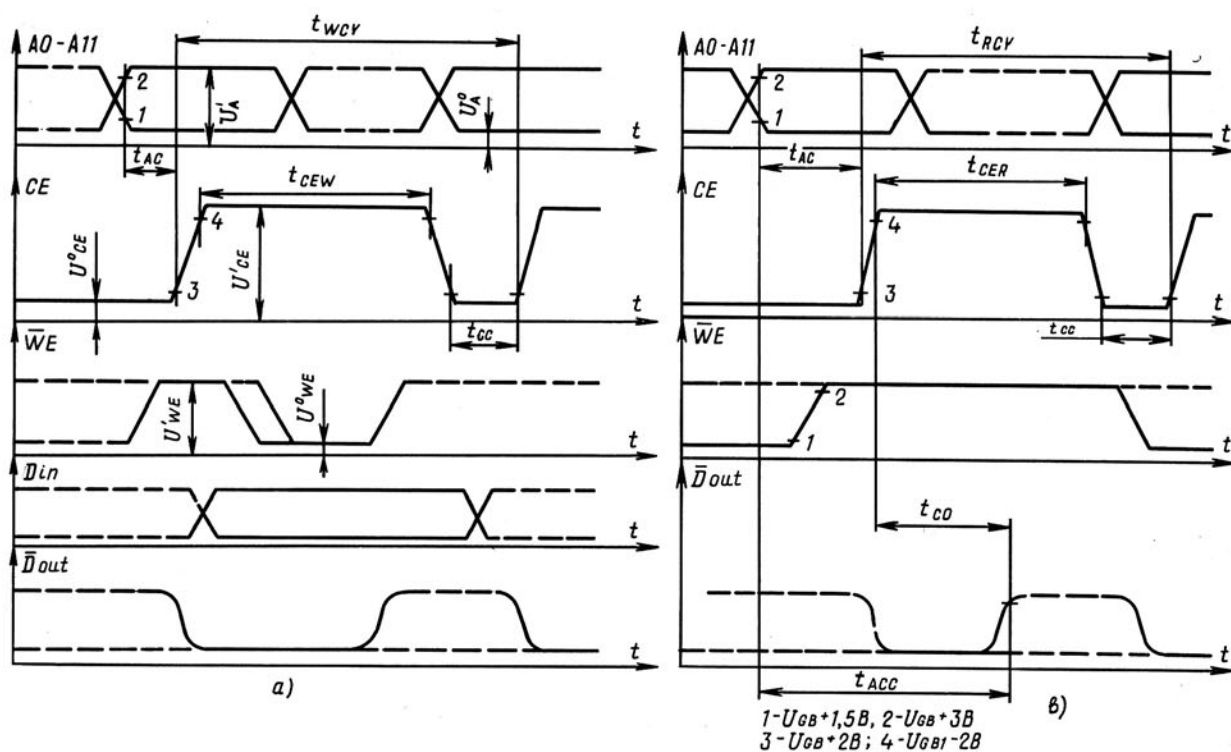
1	2	3	4	5	6
Время сохранения сигнала входной информации после сигнала записи, мкс Input code hold time after write signal, μs	$t_{cox.u.з.}$	—	0,1	—	—
Время сохранения сигнала разрешения после сигнала стирания, мкс Chip enable hold time after erase signal, μs	$t_{cox.p.cm.}$	100	—	—	—

$t_{y.з.}$ — время удержания сигнала записи;

$\tau_{з.}$ — длительность записи

t_{wh} — write signal hold time;

τ_w — write time



Временные диаграммы работы ОЗУ K565.

а) режим записи; б) режим считывания, регенерация, --- произвольное состояние на выходе

t_{ACC} — время выборки адреса; t_{RCY} — длительность цикла считывания; t_{WCY} — длительность цикла записи; t_{CEW} — длительность разрешающего сигнала в течение записи; t_{CO} — время задержки выходной информации относительно разрешающего сигнала; t_{CER} — длительность разрешающего сигнала в режиме считывания; t_{CC} — длительность нулевого состояния CE; t_{AC} — время задержки разрешающего сигнала относительно адреса;

Performance time diagrams of the family K565 read/write memory a) in write state; б) in read, refresh mode; --- "don't care state" at output;

1- $U_{GB}+1,5B$; 2- $U_{GB}+3B$; 3- $U_{GB}+2B$; 4- $U_{GB}-2B$

t_{ACC} — address access time; t_{RCY} — read cycle time; t_{WCY} — write cycle time; t_{CEW} — chip enable signal width during write mode; t_{CO} — output data delay time with respect to chip enable signal; t_{CER} — chip enable signal width during read mode; t_{CC} — CE zero state time; t_{AC} — address to chip enable set-up time

**СЕРИИ
ИНТЕГРАЛЬНЫХ
МИКРОСХЕМ**
**INTEGRATED
MICROCIRCUITS
FAMILIES**

Микропроцессорные схемы
Microprocessor Units

K584
K587
K588
K589

Микросхемы предназначены для работы в вычислительных и управляющих устройствах широкого применения.

The integrated microcircuits are designed for application in general-purpose computer and control systems.

ОСНОВНЫЕ ЭЛЕКТРИЧЕСКИЕ ПАРАМЕТРЫ
BASIC SPECIFICATIONS

Таблица 1
Table 1

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Ток питания, мА Supply current, mA	Выходное напряжение лог. «0», В Log. "0" output voltage, V	Время задержки распространения при включении, нс Turn-on propagation delay time, ns			Время задержки распространения при выключении, нс Turn-off propagation delay time, ns		
				шина входная – шина выходная микроя АЛУ и канал «А» Bus in – Bus out (by-passing ALU and channel A)	шина входная – шина выходная через АЛУ и канал «А» Bus in – Bus out (through ALU and channel A)	шина АДР по сигналу «приоритет» Bus "Addr" by "Priority" signal	шина входная – шина выходная микроя АЛУ и канал «А» Bus in – Bus out (by-passing ALU and channel A)	шина входная – шина выходная через АЛУ и канал «А» Bus in – Bus out (through ALU and channel A)	шина АДР по сигналу «приоритет» Bus "Addr" by "Priority" signal
Серия K584 Family K584 1 K584ИК1А, K584ИК1Б, K584ИК1В, K584ИК1Г	Четырехразрядный параллельный микропроцессор 4-bit parallel microprocessor	130±13	0,4	750	1400	480	750	1400	480

Таблица 2

Table 2

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления в статическом режиме, мА Static mode current consumption, mA	Выходное напряжение, В Output voltage, V		Время цикла, мкс Cycle time, μ s	Время нарастания выходного уровня, нс Output voltage rise time, ns	Входной ток утечки, мкА Input leakage current, μ A
				лог. «0» log. "0"	лог. «1» log. "1"			
1 Серия K587 Family K587 K587РП11	Управляющая память на основе программируемой логической матрицы «1» Programmed logic array "1" based control memory	9±0,9	5,0	0,5	7,6	2,0	270	0,5
2 K587РП12	Управляющая память на основе программируемой логической матрицы «2» Programmed logic array "2" based control memory	9±0,9	5,0	0,5	7,6	2,0	270	0,5
3 K587РП13	Управляющая память на основе программируемой логической матрицы «3» Programmed logic array "3" based control memory	9±0,9	5,0	0,5	7,6	2,0	270	0,5
4 K587РП14	Управляющая память на основе программируемой логической матрицы «4» Programmed logic array "4" based control memory	9±0,9	5,0	0,5	7,6	2,0	270	0,5
5 K587РП15	Управляющая память на основе программируемой логической матрицы «5» Programmed logic array "5" based control memory	9±0,9	5,0	0,5	7,6	2,0	270	0,5

Таблица 3

Table 3

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления в статическом режиме, мА Static mode current consumption, mA	Выходное напряжение, В Output voltage, V		Время выполнения, мкс Execution time, μ s		Ток утечки входов, мкА Input leakage current, μ A
				лог. «0» log. "0"	лог. «1» log. "1"	коммутации switching	операции operation	
1 Серия K587 Family K587 K587ИК1	БИС обмена информации Data exchange LSI circuit	9±0,9	0,6	0,5	7,6	1,5	1,5	0,25

Таблица 4

Table 4

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления в статическом режиме, мкА Static mode current consumption, μ A	Выходное напряжение, В Output voltage, V		Время задержки, мкс Propagation delay time, μ s			Емкость нагрузки, пФ Load capacitance, pF
				лог. «0» log. "0"	лог. «1» log. "1"	по цепям circuit	по цепям К1П, К2П, К3П circuits K1P, K2P, K3P	по цепям К1В, К2В, К3В circuits K1B, K2B, K3B	
1 Серия K587 Family K587 K587ИК2	4-битовое арифметическое устройство микропроцессора 4-bit microprocessor arithmetic unit	9±0,9	700	0,5	7,4 (по цепям Ф2) (Ф2 circuits) 7,6 (по цепям каналов К1, К2) (circuit of K1, K2 channels)	2,5	1,5	4,0	50

Таблица 5

Table 5

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления в статическом режиме, мкА Static mode circuit consumption, μ A	Выходное напряжение лог. «1», В Log. "1" output voltage, V	Выходной ток, мА Output current, mA		Время считывания информации из матрицы, нс Read time, ns	Время выдачи макрокоманды, нс Macroinstruction time, ns	Время задержки приема команды, нс Instruction response delay time, ns
					лог. «1» log. "1"	лог. «0» log. "0"			
Серия K588 Family K588 1 K588ИК1	Устройство микропрограммного управления микропроцессора Microprocessor microinstruction control unit	$5 \pm 0,5$	700	4,1	—0,04	1,6	1500	300	700

Таблица 6

Table 6

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления, мА Current consumption, mA	Выходное напряжение, В Output voltage, V		Ток выключенного состояния, мА Turn-off state current, mA		Выходной ток лог. «1», мА Log. "1" output, current mA
				лог. «0» log. "0"	лог. «1» log. "1"	не более max.	не менее min.	
Серия K589 Family K589 1 K589ИК01	Блок микропрограммного управления Microprogram control unit	$5 \pm 0,25$	240	0,5	2,4	30	—30	30
2 K589ИК02	Центральный процессорный элемент Central processor unit	$5 \pm 0,25$	190	0,5	2,4	0,1	—0,1	—
3 K589ИК03	Схема ускоренного переноса Fast jump circuit	$5 \pm 0,25$	130	0,5	2,4	0,1	0,1	—
4 K589ИК14	Блок приоритетного прерывания Priority interrupt unit	$5 \pm 0,25$	130	0,5	2,4	—	—	100
5 K589ИР12	Многорежимный буферный регистр Multimode buffer register	$5 \pm 0,25$	130	0,5	3,65	20	—20	—

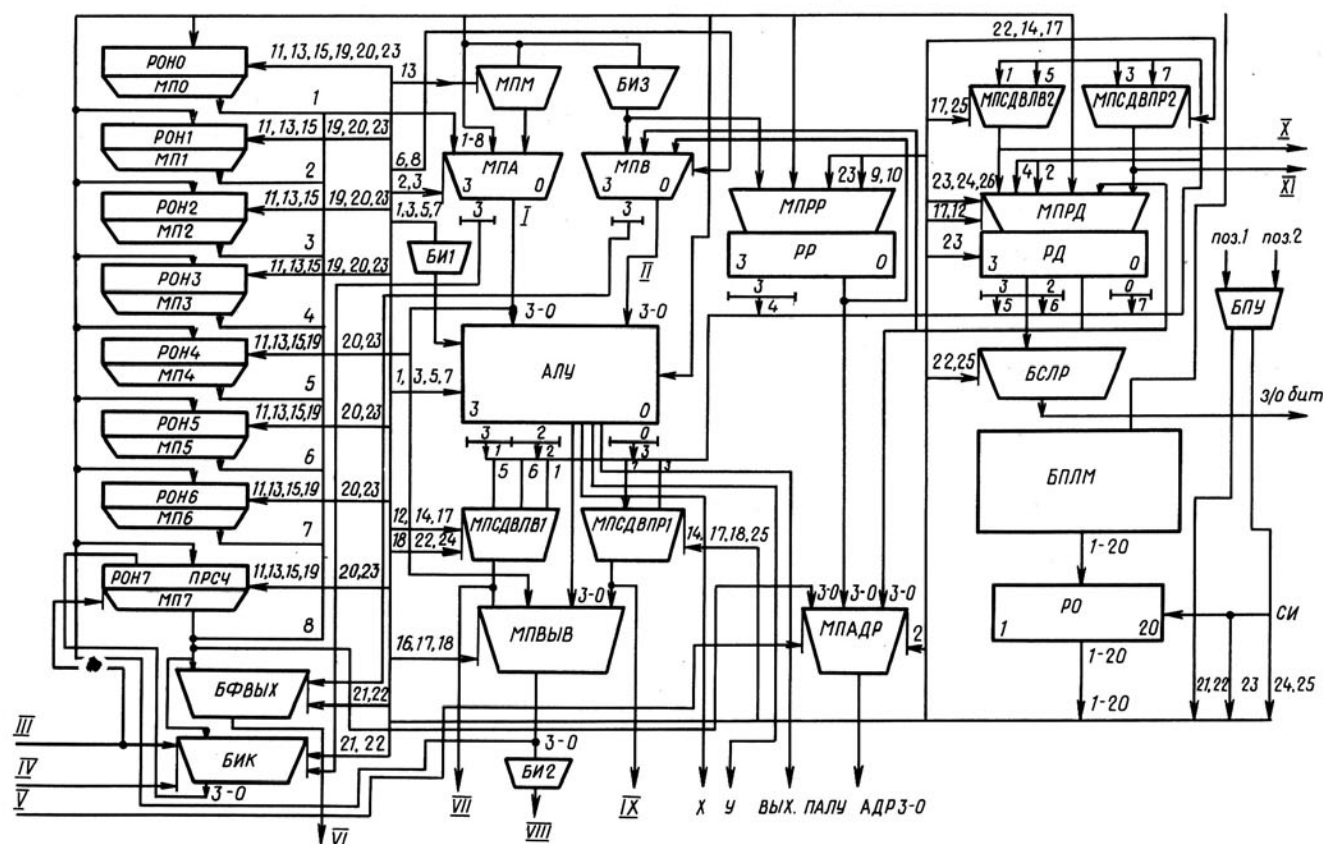
Таблица 7

Table 7

Обозначение микросхемы Microcircuit designation	Функциональное назначение Function	Напряжение источника питания, В Supply voltage, V	Ток потребления, мА Current consumption, mA	Выходное напряжение, В Output voltage, V		Время задержки распространения при включении и выключении, нс Turn-on/off propagation delay time, ns		Входной ток, мА Input current, mA	
				лог. «0» log. "0"	лог. «1» log. "1"	от входов «А» до входов «В» "А" input to "В" 1/0	от входов «В» до выходов «С» "В" output to "С" 1/0	лог. «0» log. "0"	лог. «1» log. "1"
1	2	3	4	5	6	7	8	9	10
Серия K589 Family K589 1 K589АП16	Шинный формирователь Bus driver	$5 \pm 0,25$	130	0,7 (выводы 3, 6, 10, 13) leads 3, 6, 10, 13) 0,5 (выводы leads 2, 5, 11, 14)	2,4 (выводы 3, 6, 10, 13) leads 3, 6, 10, 13) 3,65 (выводы leads 2, 5, 11, 14)	30	25	—0,25 (выводы leads 3, 4, 6, 7, 9, 10, 12) —0,5 (выводы leads 1, 15)	40 (выводы leads 4, 7, 9, 12) 80 (выводы leads 1, 15)

1	2	3	4	5	6	7	8	9	10
2 K589АП26	Шинный формирователь инвертирующий Inverting bus driver	$5 \pm 0,25$	130	0,7 (выводы leads 3, 6, 10, 13) 0,5 (выводы leads 2, 5, 11, 14)	2,4 (выводы leads 3, 6, 10, 13) 3,65 (выводы leads 2, 5, 11, 14)	30	25	—0,25 (выводы leads 3, 4, 6, 7, 9, 10, 12) —0,5 (выводы leads 1, 15)	40 (выводы leads 4, 7, 9, 12) 80 (выводы leads 1, 15)

ФУНКЦИОНАЛЬНЫЕ СХЕМЫ FUNCTIONAL DIAGRAMS



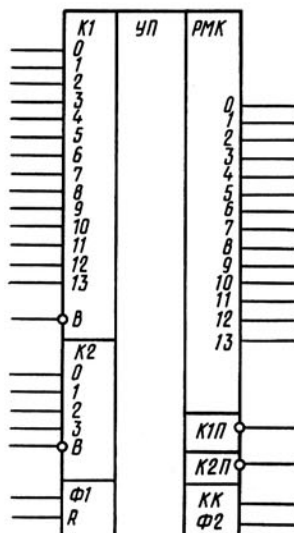
K584ИК1А, K584ИК1Б, K584ИК1В, K584ИК1Г

РОН — регистр общего назначения; МП — мультиплексер; ПРСЧ — программный счетчик; БФВЫХ — блок формирования выходной; БИК — блок инкремента; МПМ — мультиплексер магистрали; БИ — блок инвертора; АЛУ — арифметико-логическое устройство; МПСДВЛВ — мультиплексер сдвига влево; МПСДВПР — мультиплексер сдвига вправо; МПВЫВ — мультиплексер вывода; МППР — мультиплексер рабочего регистра;

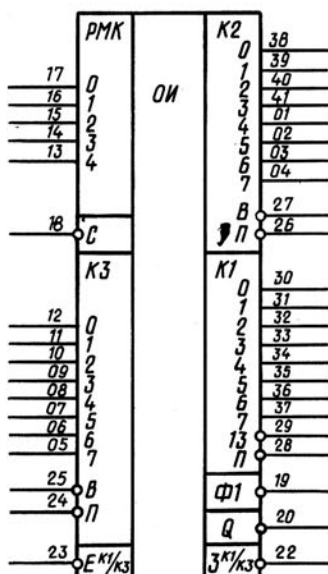
РР — рабочий регистр; МПАДР — мультиплексер адреса; МПРД — мультиплексер регистра дополнительного; БСПР — блок селекции разрядов; БПЛМ — блок программируемой логической матрицы; БПУ — блок позиционного управления; РО — регистр операций; СИ — синхроимпульс
I — шина А; II — шина В; III — вход переноса счетчика; IV — управление инкремента; V — приоритет; VI — выход программного счетчика; VII — сдвиг влево 1; VIII — шина 3—0 (выход); IX — сдвиг вправо 1; X — сдвиг влево 2; XI — сдвиг вправо 2

РОН — general-purpose register; МП — multiplexer; ПРСЧ — program counter; БФВЫХ — output driver; БИК — incremental unit; МПМ — bus multiplexer; БИ — inverter unit; АЛУ — arithmetical and logical unit; МПСДВЛВ — left shift multiplexer; МПСДВПР — right shift multiplexer; МПВЫВ — output multiplexer; МППР — working register multiplexer; РР — working register; МПАДР — address multiplexer; МПРД — auxiliary register multiplexer;

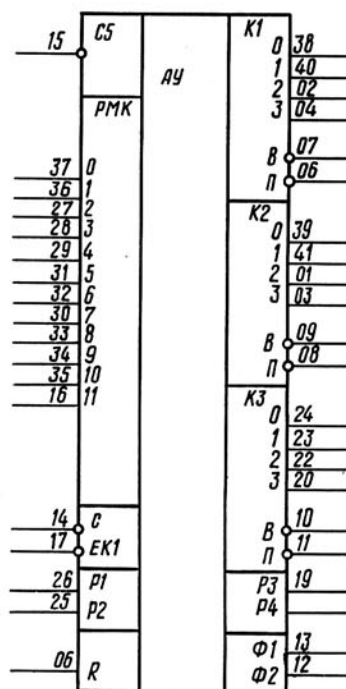
БСПР — digit order selector; БПЛМ — programmable logic array unit; БПУ — position control unit; СИ — sync pulse; Вых ПАПУ — ALU transfer output; ПОЗ — position
I — A bus; II — B bus; III — counter transfer input; IV — incremental unit control; V — priority; VI — program counter; VII — left shift 1; VIII — 3—0 bus (output); IX — right shift 1; X — left shift 2; XI — right shift 2



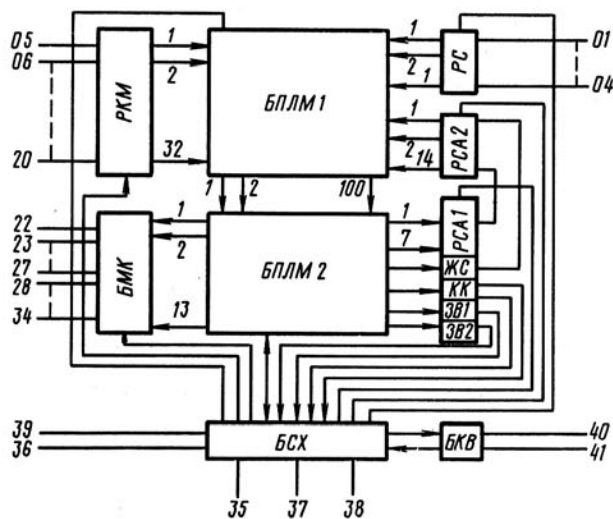
**K587РП11,
K587РП12,
K587РП13,
K587РП14,
K587РП15**



K587ИК1



K587ИК2



K588ИК1

БПЛМ1 – блок программируемой логической матрицы 1; БПЛМ2 – блок программируемой логической матрицы 2; БМК – буфер микрокоманды; БСХ – блок синхронизации; БКВ – блок квитирования; РСА1 – регистр следующего адреса 1; РСА2 – регистр следующего адреса 2; РС – регистр состояния; ЖС, КК, 3В1, 3В2 – блок служебных признаков

БПЛМ1 – programmable logic array 1; БПЛМ2 – programmable logic array 2; БМК – microcommand buffer; БСХ – clock; БКВ – acknowledgment unit; РСА1 – next address 1 register; РСА2 – next address 2 register; РС – state register; ЖС, КК, 3В1, 3В2 – order indication unit

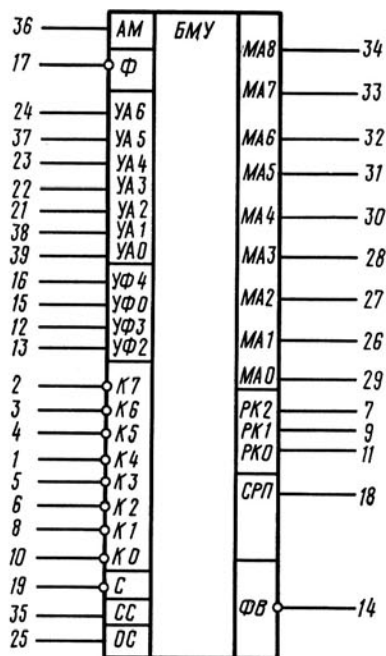
Тип микросхемы Microcircuit type	Классификационные параметры Grade characteristics (parameters)		
	I _{вх.} макс., мА I _{in.} max., mA	I _{вых.} макс., мА I _{out.} max., mA	Функционирование Operation
K584ИК1А	0,25* 0,5**	0,25* ¹ 0,5* ²	Выполняются все типы операций All operations performed
K584ИК1Б	0,375* 0,75**	0,375* ¹ 0,75* ²	Выполняются все типы операций All operations performed
K584ИК1В	0,75* 1,0**	0,75* ¹ 1,0* ²	Выполняются все типы операций All operations performed
K584ИК1Г	Ток не регламентируется Current not specified	Ток не регламентируется Current not specified	Выполняются все типы операций All operations performed

Примечания:

* – для выводов 1–5, 13, 20, 21, 25, 26, 28, 29, 35, 44–47;
** – для выводов 22, 30;
*¹ – для выводов 10, 14–17, 23, 33, 34, 36, 37, 39–41;
*² – для выводов 6, 9, 11, 12, 27

Notes:

* – for leads 1–5, 13, 20, 21, 25, 26, 28, 29, 35, 44–47;
** – for leads 22, 30;
*¹ – for leads 10, 14–17, 23, 33, 34, 36, 37, 39–41;
*² – for leads 6, 9, 11, 12, 27

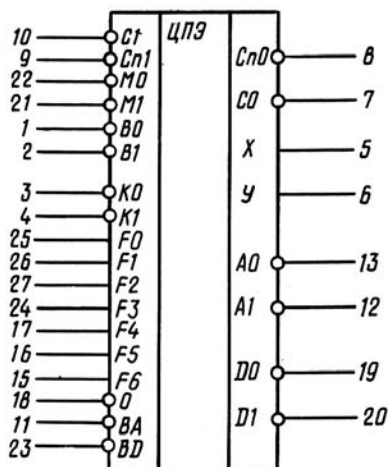


K589И K01

Вывод	Назначение	Lead	Function
1, 2, 3, 4	Входы первой части кода команды	1, 2, 3, 4	first part of command code inputs
5, 6, 8, 10	Входы второй части кода команды	5, 6, 8, 10	second part of command code inputs
7	Выход второго разряда регистра РК2	7	register PK2 second bit output
9	Выход первого разряда регистра РК1	9	register PK1 first bit output
11	Выход нулевого разряда регистра РК0	11	register PK0 zero bit output
12, 13	Входы разрешения выдачи информации по выходу 14 (УФ3, УФ2)	12—13	output 14 data output enable inputs (УФ3, УФ2)
14	Выход признаков ФВ	14	ФВ index output
15, 16	Выходы разрешения приема информации по входу 17 (УФ0, УФ1)	15, 16	input 17 data-in enable inputs (УФ0, УФ1)
17	Вход признаков Ф	17	index Ф output
18	Выход stroba разрешения прерывания СРП	18	interrupt enable strobe output СРП
19	Вход синхронизации С	19	clock input C
21—24; 37—39	Входы управления регистром адреса микрокоманды	21—24, 37—39	microcommand address register control inputs
25	Вход общего stroba ОС	25	common strobe input ОС
26—29	Выходы адреса колонки микрокоманды	26—29	microcommand column address outputs
30—34	Выходы адреса строки микрокоманды	30—34	microcommand line address outputs
35	Вход разрешения выдачи адреса строки СС	35	line address enable input
36	Вход загрузки адреса микрокоманды	36	microcommand address load input

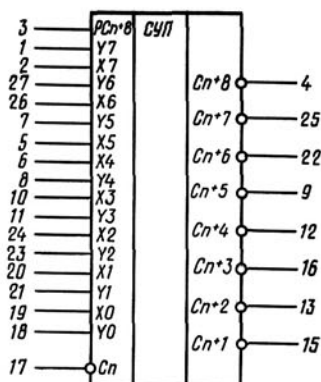
Выходы 7, 9, 11 – с открытым коллектором

Inputs 7, 9, 11 – with open collector



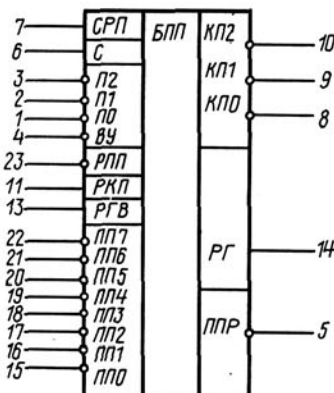
K589И K02

Вывод	Назначение	Lead	Function
1, 2	Входы внешней шины В0, В0	1, 2	external bus inputs B0, B1
3, 4	Входы маскирующей шины К0, К1	3, 4	masking bus inputs K0, K1
5, 6	Входы ускорения переноса X, Y	5, 6	carry speed-up inputs X, Y
7	Выход переноса C0	7	carry output CO
8	Выход сдвига вправо Cn0	8	right shift output Cn0
9	Вход для сдвига вправо Cn1	9	right shift input Cn1
10	Вход переноса C1	10	carry input CI
11	Вход разрешения адреса ВА	11	address enable input BA
12, 13	Выходы адреса памяти A1, A0	12—13	memory address outputs A1, A0
15—17, 24—27	Входы кода микрокоманды F6—F0	15—17, 24—27	microcommand code inputs F6—F0
18	Вход синхронизации	18	clock input
19, 20	Выходы данных D0; D1	19, 20	data outputs D0, D1
21, 22	Входы данных M1, M0	21, 22	data inputs M1, M0
23	Вход разрешения данных BD	23	data enable input BD



K589IK03

Вывод	Назначение	Lead	Function
1, 27, 7, 8, 11, 23, 21, 18	Входы группового переноса $Y_7 \rightarrow Y_0$	1, 27, 7, 8, 11, 23, 21, 18	group carry inputs $Y_7 \rightarrow Y_0$
2, 26, 5, 6, 10, 24, 20, 19	Входы группового переноса $X_7 \rightarrow X_0$	2, 26, 5, 6, 10, 24, 20, 19	group carry inputs $X_7 \rightarrow X_0$
17	Вход переноса C_n	17	carry input C_n
4, 25, 22, 9, 12, 16, 13, 15	Выходы переноса $C_n+8 \rightarrow C_n+1$	4, 25, 22, 9, 12, 16, 13, 15	carry outputs $C_n+8 \rightarrow C_n+1$

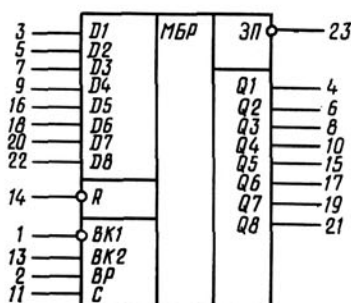


K589IK14

Вывод	Назначение	Lead	Function
1, 2, 3	Входы текущего приоритета	1, 2, 3	current priority inputs
4	Вход выборки группы уровней прерываний ВУ	4	interrupt level group select input ВУ
5	Выход сигнала прерывания инверсной ППР	5	interrupt input (inverted) ППР
6	Вход синхронизации С	6	clock input С
7	Вход строга разрешения прерывания СРП	7	interrupt enable strobe input СРП
8, 9, 10	Выходы кода запроса на прерывание	8, 9, 10	interrupt request code outputs
11	Вход разрешения выдачи информации на выходе КПО-КП2-РКП	11	data output enable input КПО-КП2, РКП
13	Вход разрешения группы уровней на прерывание РГВ	13	interrupt level group enable input РГВ
14	Выход разрешения группы уровней на прерывание РГ	14	interrupt level group enable output РГ
15—22	Входы запроса на прерывание	15—22	interrupt request inputs
23	Вход разрешения приема текущего приоритета РПП	23	current priority reception input РПП

Выводы 8, 9, 10 и 5 – выводы с открытым коллектором

Leads 8, 9, 10, and 5 are open-collector leads



K589IP12

Вывод	Назначение	Lead	Function
1	Вход выбора кристалла ВК1	1	chip enable input ВК1
2	Вход выбора режима ВР	2	mode enable input ВР
3, 5, 7, 9, 16, 18, 20, 22	Входы информации	3, 5, 7, 9, 16, 18, 20, 22	data inputs
4, 6, 8, 10, 15, 17, 19, 21	Выходы информации	4, 6, 8, 10, 15, 17, 19, 21	data outputs
11	Вход строга С	11	strobe input С
13	Вход выбора кристалла ВК2	13	chip enable input ВК2
14	Вход установки нуля R	14	reset ("0" setting) input R
23	Выход запроса прерывания ЗП	23	interrupt request output ЗП

Таблица истинности
Validity Table

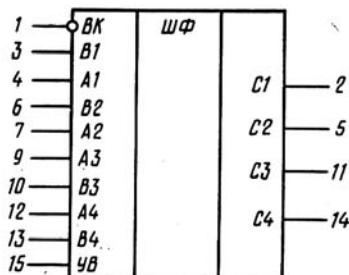
Вход Input	Вывод Output
C	BP
BK1	BK2
CS1 or CS2	Q1—Q8
0	0
1	0
0	1
1	1
0	0
1	0
0	1
1	1
0	1
1	1

Таблица истинности
Validity Table

Вход Input	Вывод Output
R	BK1
CS1 or CS2	C
0	0
0	1
1	0
1	1
0	0
1	0
1	1
1	1

0 – состояние логического нуля
1 – состояние логической единицы
┐ – задний фронт импульса

0 – Log. "0" state
1 – Log. "1" state
┐ – Pulse fall



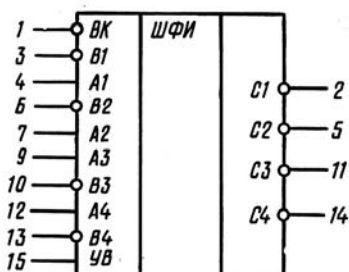
K589AP16

**Таблица истинности
Validity Table**

Логическое состояние по входам логики управления Control logic input level		Направление передачи информации Data transfer direction
ВК Cs	УВ Output control	
0	0	Передача от входов A1—A4 на выходы B1—B4 Transfer from A1—A4 inputs to B1—B4 outputs
0	1	Передача от входов B1—B4 на выходы C1—C4 Transfer from B1—B4 inputs to C1—C4 outputs
1	0	Отсутствие передачи No data transfer

Вывод	Назначение
1	Вход выборки кристалла ВК
2, 5, 11, 14	Выходы информации C1—C4
3, 6, 10, 13	Входы-выходы реверсивной передачи информации B1—B4
4, 7, 9, 12	Входы информации A1—A4
15	Вход управления выдачей информации

Lead	Function
1	Chip select input BK
2, 5, 11, 14	Data outputs C1—C4
3, 6, 10, 13	Reversing data transfer inputs/outputs B1—B4
4, 7, 9, 12	Data inputs A1—A4
15	Data output control input



K589AP26

**Таблица истинности
Validity Table**

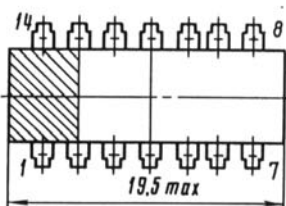
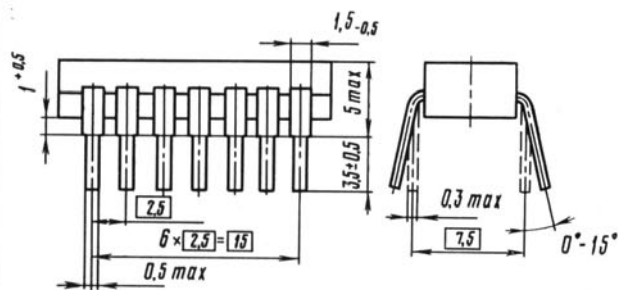
Логическое состояние по входам логики управления Control logic input state		Направление передачи информации Data transfer direction
ВК Cs	УВ Output control	
0	0	Передача от входов A1—A4 на выходы B1—B4 Transfer from A1—A4 inputs to B1—B4 outputs
0	1	Передача от входов B1—B4 на выходы C1—C4 Transfer from B1—B4 inputs to C1—C4 outputs
1	1	Отсутствие передачи No transfer

Вывод	Назначение
1	Вход выборки кристалла
2, 5, 11, 14	Выходы информации C1—C4
3, 6, 10, 13	Входы-выходы реверсивной передачи информации B1—B4
4, 7, 9, 12	Входы информации A1—A4
15	Вход управления выдачей информации

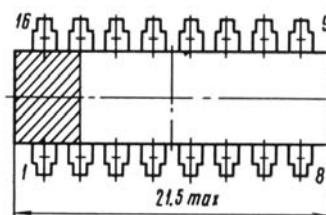
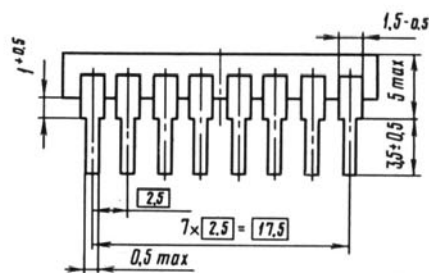
Lead	Function
1	Chip select input
2, 5, 11, 14	Data outputs C1—C4
3, 6, 10, 13	Reversing data transfer inputs/outputs B1—B4
4, 7, 9, 12	Data inputs A1—A4
15	Data output control input

Корпуса Packages

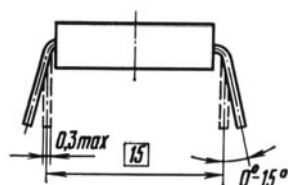
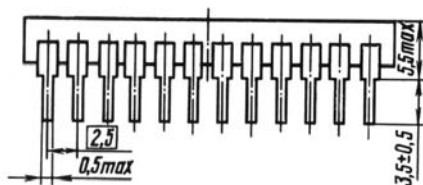
КОРПУСА ПРЯМОУГОЛЬНЫЕ ПЛАСТМАССОВЫЕ RECTANGULAR PLASTIC PACKAGES



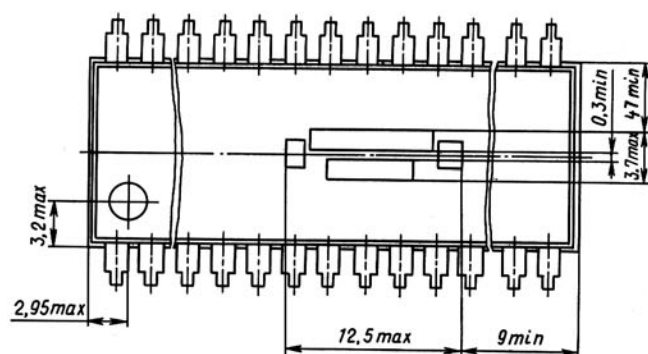
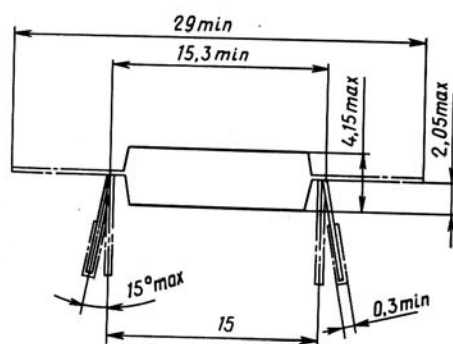
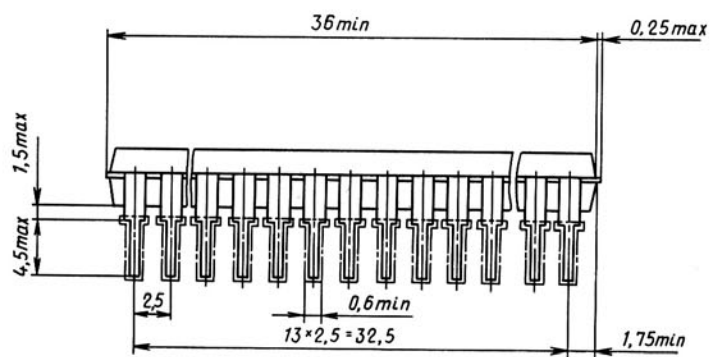
201.14-1
201.14-2



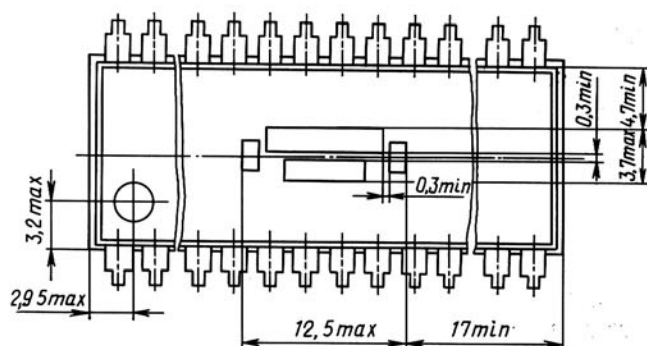
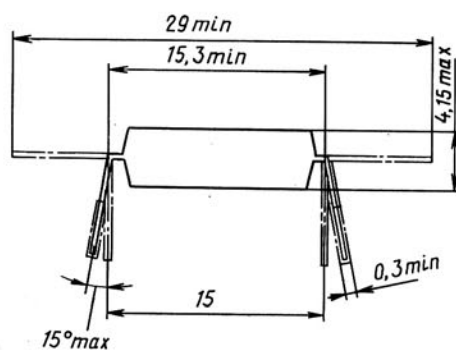
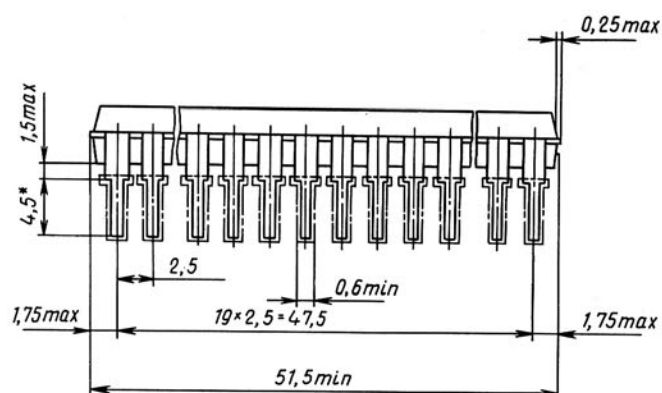
238.16-1
238.16-2



239.24-1
239.24-2

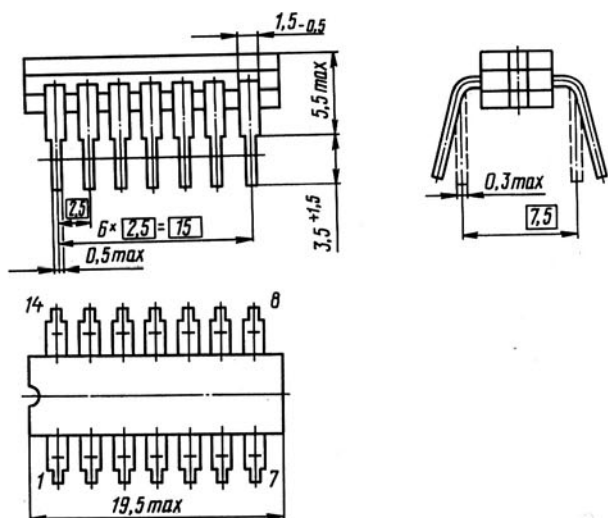


2121.28-1

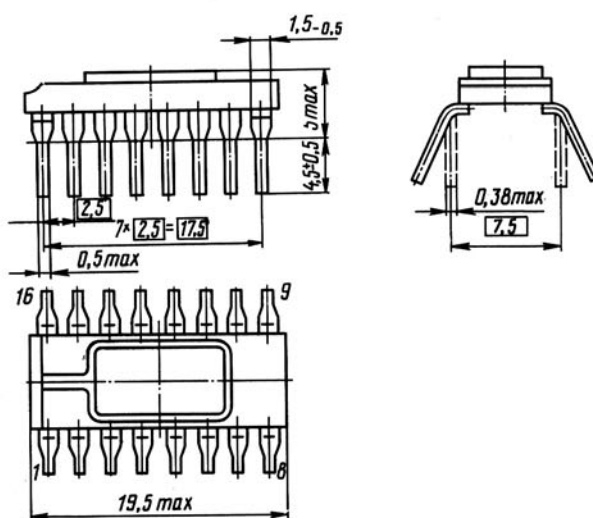


2123.40-1

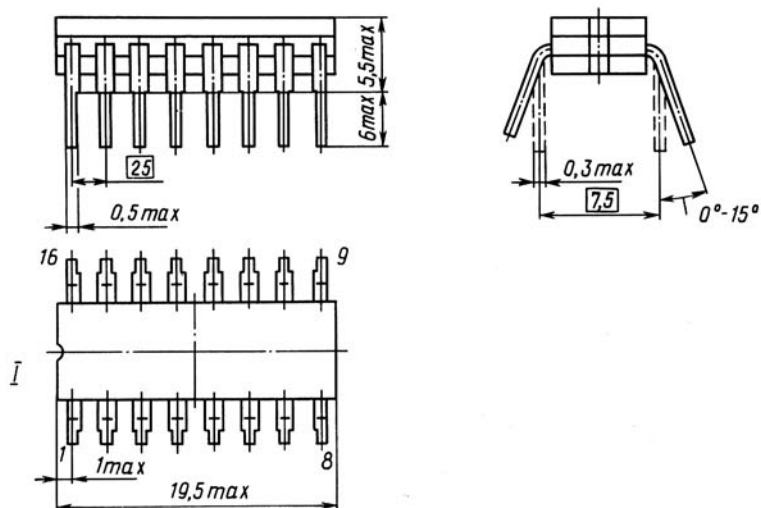
КОРПУСА ПРЯМОУГОЛЬНЫЕ КЕРАМИЧЕСКИЕ RECTANGULAR CERAMIC PACKAGES



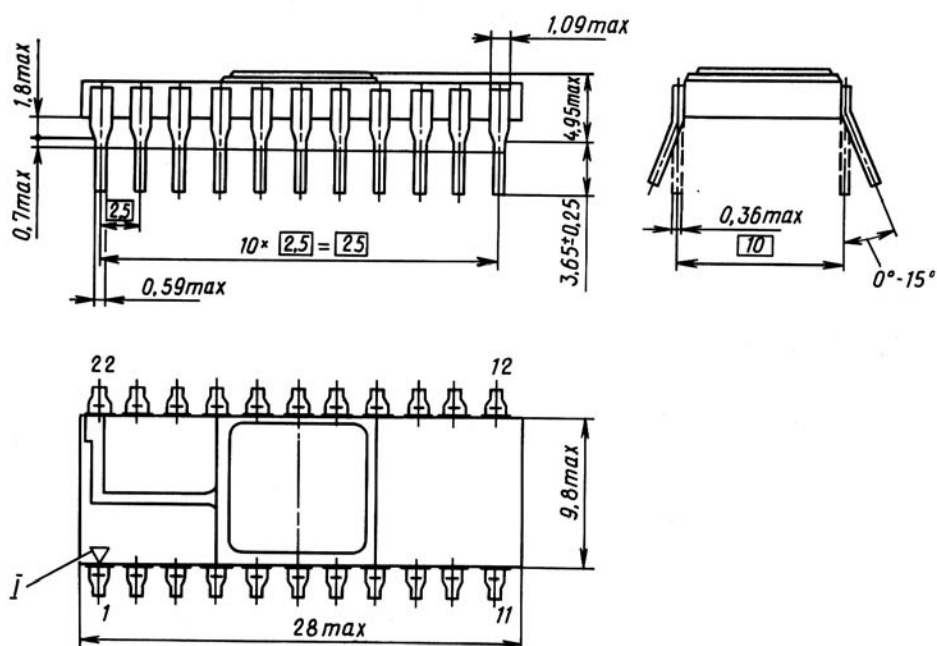
201.14-8
201.14-9
I – ключ
I – switch



201.16-1

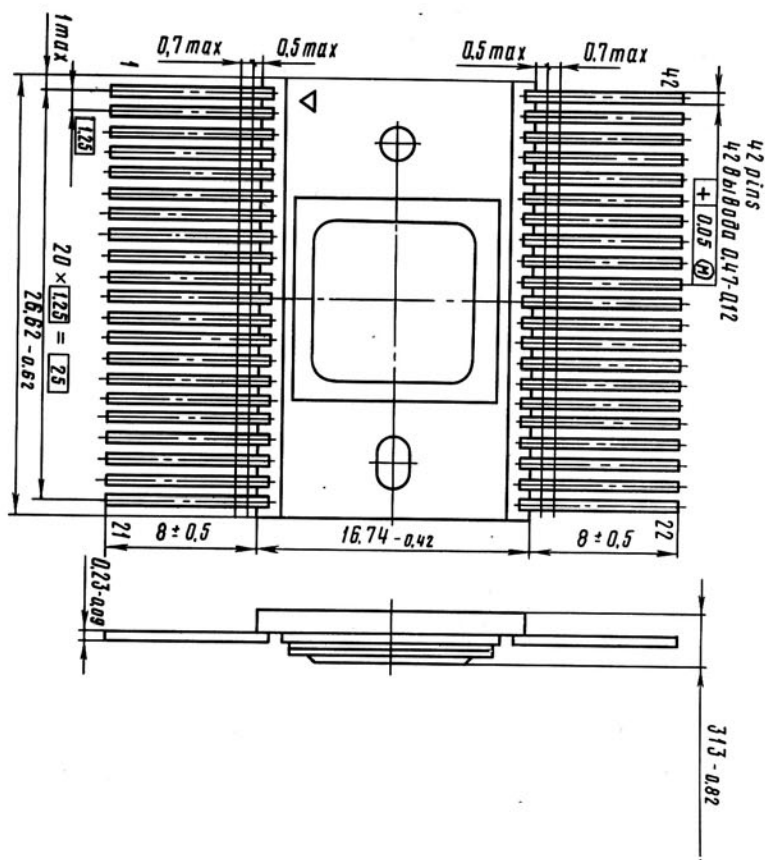


201.16-5
201.16-6
I – ключ
I – switch

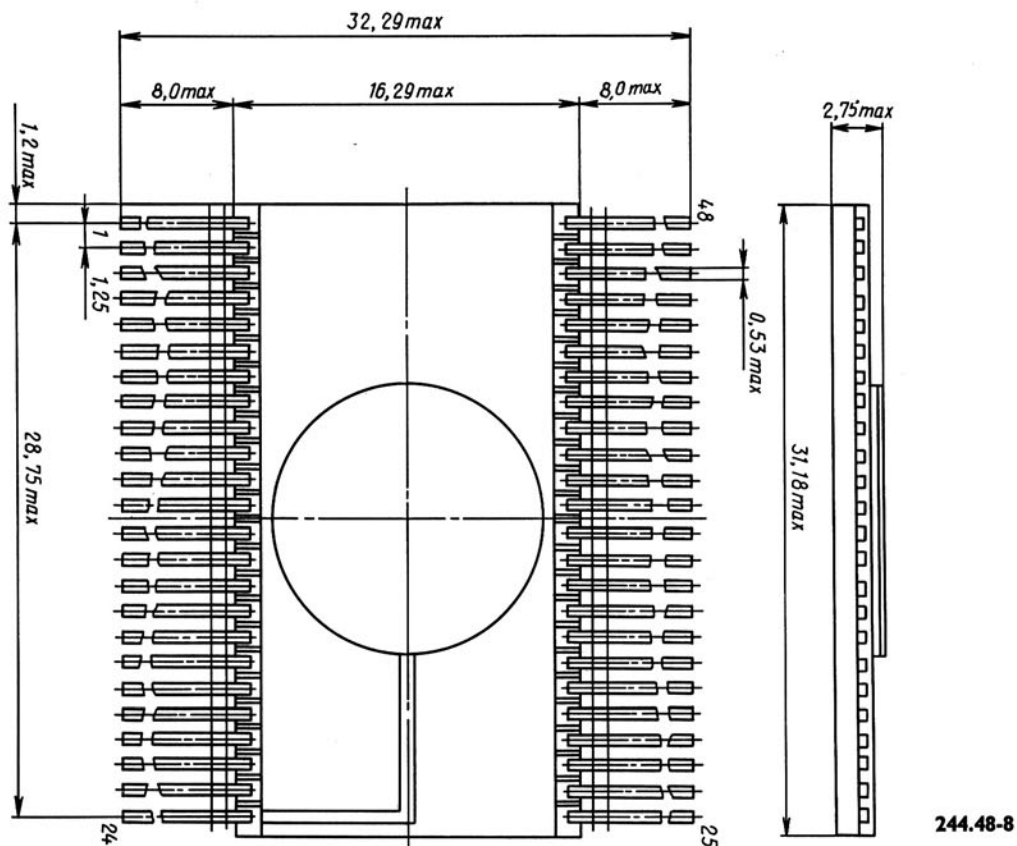


210A.22-1

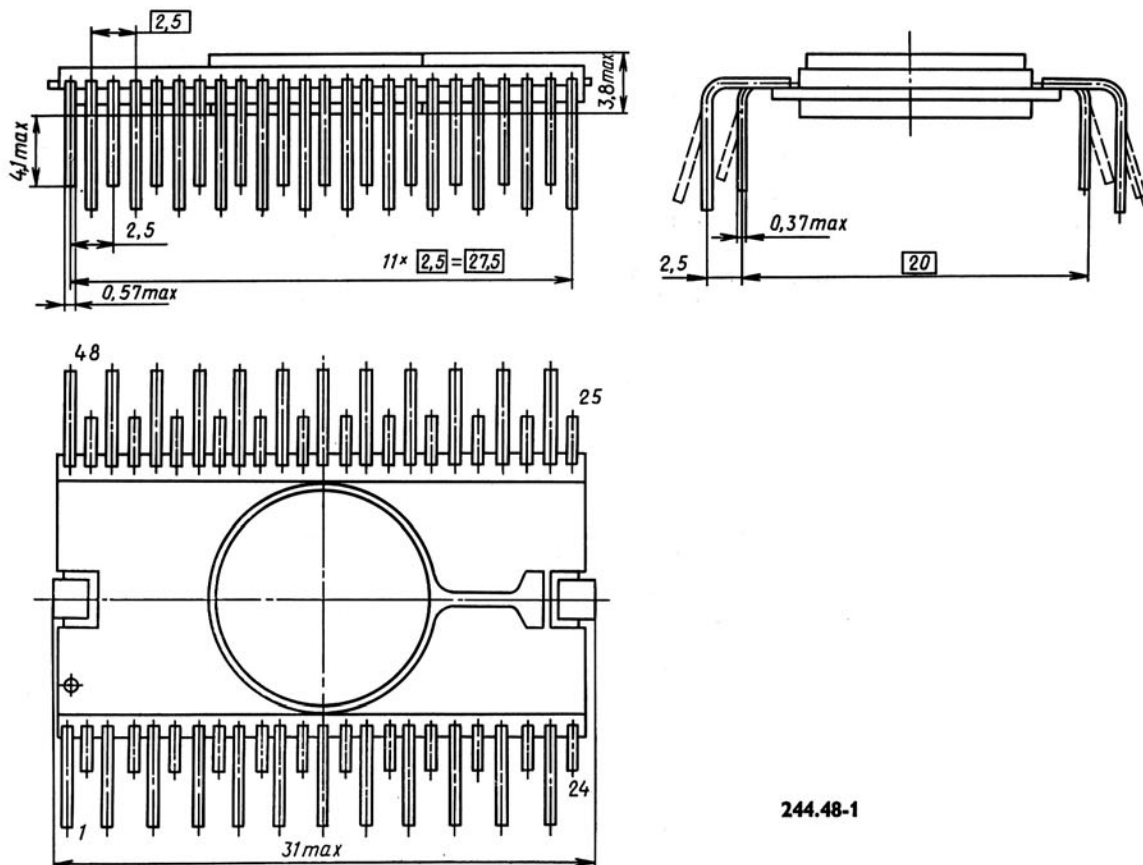
I — ключ
I — switch

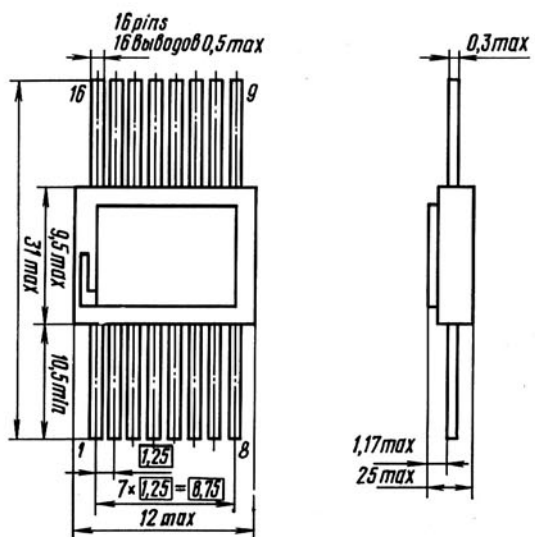


429.42-1

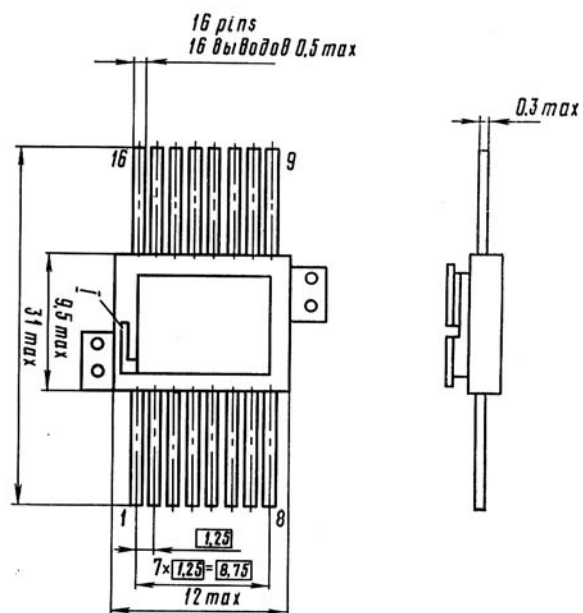


КОРПУСА ПРЯМОУГОЛЬНЫЕ МЕТАЛЛОКЕРАМИЧЕСКИЕ RECTANGULAR SINTERED-METAL PACKAGES



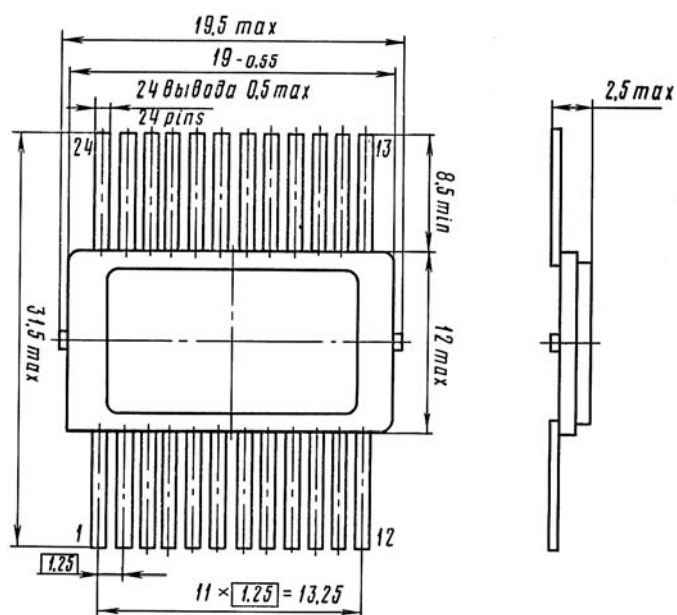


402.16-1

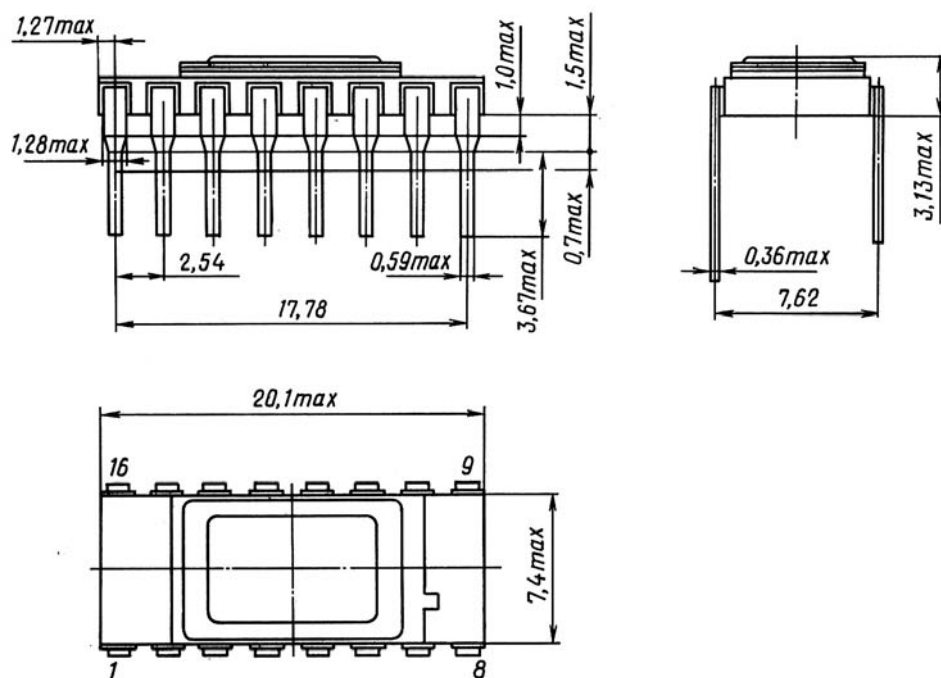


402.16-2

I – ключ
I – switch

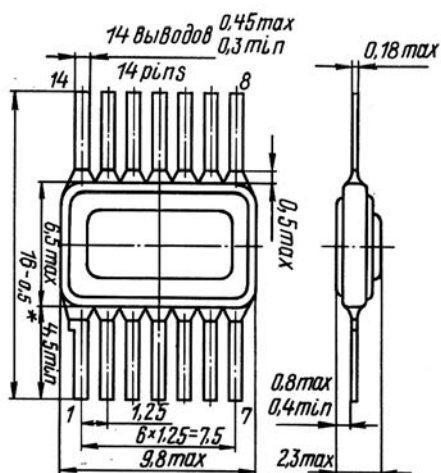


405.24-1



2103.16-A

КОРПУС ПРЯМОУГОЛЬНЫЙ МЕТАЛЛОСТЕКЛЯННЫЙ RECTANGULAR GLASS-METAL PACKAGE



401.14-4